T.C. İNÖNÜ ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

SEZGİSEL ALGORİTMALARLA KESİR DERECELİ PIDA DENETÇİ TASARIMI VE BOZUCU DIŞLAMA PERFORMANSININ İYİLEŞTİRİLMESİ

DOKTORA TEZİ NECATİ ÖZBEY

Bilgisayar Mühendisliği Anabilim Dalı

Tez Danışmanı: Prof. Dr. Celaleddin YEROĞLU

EYLÜL 2020

T.C İNÖNÜ ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

SEZGİSEL ALGORİTMALARLA KESİR DERECELİ PIDA DENETÇİ TASARIMI VE BOZUCU DIŞLAMA PERFORMANSININ İYİLEŞTİRİLMESİ

DOKTORA TEZİ

Necati ÖZBEY (23615190254)

Bilgisayar Mühendisliği Anabilim Dalı

Tez Danışmanı: Prof. Dr. Celaleddin YEROĞLU

EYLÜL 2020

TEŞEKKÜR

Bu tez çalışmasının her aşamasında yardım, öneri, bilgi, tecrübe ve desteklerini esirgemeden beni her konuda yönlendiren danışmanım kıymetli hocam Sayın Prof. Dr. Celaleddin YEROĞLU'na,

Çalışmalarımda beni her konuda öneri, bilgi ve yardımlarıyla destekleyen Doç. Dr. Barış Baykant ALAGÖZ'e ve tez izleme komitesi üyesi Doç. Dr. Bilal ŞENOL'a,

Lisansüstü öğretimim boyunca fikirleri ile yol gösteren, destek olan Tekirdağ Namık Kemal Üniversitesi, Çorlu Mühendislik Fakültesi, Elektronik ve Haberleşme Mühendisliği Bölümü Öğretim Üyesi hocam Prof. Dr. Hafiz ALİSOY'a,

Her zaman her konuda yardımlarını esirgemeyen bütün Bilgisayar Mühendisliği Bölümü hocalarına, tüm hayatım boyunca olduğu gibi tez çalışmalarım süresince de benden her türlü desteklerini ve fedakârlıklarını esirgemeyen eşim Öğretim Görevlisi Fatma Yeliz ÖZBEY'e, oğlum Mustafa Kerem ÖZBEY'e ve kızım Ayşe Sudenaz ÖZBEY'e sonsuz teşekkür ederim.

ONUR SÖZÜ

Doktora tezi olarak sunduğum "Sezgisel Algoritmalarla Kesir Dereceli PIDA Denetçi Tasarımı ve Bozucu Dışlama Performansının İyileştirilmesi" başlıklı bu çalışmanın bilimsel ahlak ve geleneklere aykırı düşecek bir yardıma başvurmaksızın tarafımdan yazıldığına ve yararlandığım bütün kaynakların hem metin içinde hem de kaynakçada yöntemine uygun biçimde gösterilenlerden oluştuğunu belirtir, bunu onurumla doğrularım.

Necati ÖZBEY



TEŞEKKÜR	i			
ONUR SÖZÜ	ii			
İÇİNDEKİLERiii				
ÇIZELGELER DIZINI	V			
ŞEKILLER DIZINI	vi			
SEMBOLLER VE KISALTMALAR	viii			
	ix			
ABSTRACT	X			
1. GIRIŞ	I			
2. KURAMSAL TEMELLER				
2.1 Kesir Derecen Matematiksel Kavramlar	0			
2.1.1 Grunwald-Leunikov taninii	·····/			
2.1.2 Kleinaini-Liouvine taninii	/			
2.1.5 M. Caputo tallilli				
2.2 Tam sayı ve Kesii Dereceli denetçi yapışı	8			
2.2.1 Taili sayi dereceli denetçi yapısı	0			
2 3 Tamsavı ve Keşir Dereceli Denetcilerde Bozucu Dışlama	10			
2.5 Tullisuyi ve Resh Derecen Deneçînerde Dozaca Diştana 2 4 Referans Bozucu Orani (RDR) Yöntemi	12			
2.5 PIDA Denetci Yanısı	14			
2.6 Tezde kullanılan Sezgisel Optimizasyon Algoritmaları				
2.6.1 Parcacık sürü optimizasyon (PSO) algoritması	17			
2.6.2 SOS optimizasyon algoritması				
3. PIDA DENETÇİ TASARIMI VE BOZUCU	DIŞLAMA			
PERFORMANSININ İYİLEŞTİRİLMESİ				
PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmetrelerinin				
PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı	22 si22 22			
PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenme 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek	22 si22 22 22			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 	22 si22 22 24 ma Etkisi27			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 	22 si22 22 22 24 ma Etkisi27 27			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 Norek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 I Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.3.2 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.2 2 PIA denetçi için RDR analizi ve dala adimani 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 I Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.4 PIA algoritmaşı ile bozucu dışlamalı PIA denetçi taşarımı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 I Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi 3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 Nornek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi 3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı 3.3.5 Uygulama örnekleri 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 I Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi 3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı 3.5 Uygulama örnekleri 3.5.1 Örnek 1 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmer 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 I Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi 3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı 3.3.5 Uygulama örnekleri 3.3.5.2 Örnek 1 3.3.5.2 Örnek 2 3.4 Raştgele Arama Algoritması ile PIDA Denetçi Tasarımı ve Bozucu 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmezi 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 I Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3.1 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi 3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı 3.3.5 Uygulama örnekleri 3.3.5.2 Örnek 2 3.4 Rastgele Arama Algoritması ile PIDA Denetçi Tasarımı ve Bozu 	22 si			
 PERFORMANSININ ÍYÍLEŞTÍRÍLMESÍ	22 si			
 PERFORMANSININ ÍYÍLEŞTÍRÍLMESÍ	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ 3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmet 3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı 3.1.2 Örnek 3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlar 3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.2 SOS algoritması ile PIDA denetçi tasarımı 3.2.1 Örnek 3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı 3.3 PIA denetçi yapısı 3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı 3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi 3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı 3.5.1 Örnek 1 3.5.2 Örnek 2 3.4 Rastgele Arama Algoritması ile PIDA Denetçi Tasarımı ve Bozu Performansının İyileştirilmesi 3.4.1 Rasgele arama algoritmasının PIDA denetçi yapısı 3.4.3 RA algoritması ile tasarlanan PIDA denetçi yapısı 3.4.3 RA algoritması ile bozucu dışlama performansı 	22 si			
 PERFORMANSININ İYİLEŞTİRİLMESİ	22 si 22 24 24 ma Etkisi 27 28 28 33 34 34 35 36 39 39 39 42 39 1cu Dışlama 44 44 45 YIDA denetçi 48			

İÇİNDEKİLER

3.4.4.1 Örnek 1	. 51
3.4.4.2 Örnek 2	. 54
4. KESİR DERECELİ PID VE PIDA DENETÇİ TASARIMI VE BOZUCU	J
DIŞLAMA PERFORMANSININ İYİLEŞTİRİLMESİ	. 57
4.1 İki Serbestlik Dereceli Sistem için KDPID Tasarımı ve Bozucu Dışlama	
Performansının İyileştirilmesi	.57
4.1.1 KDPID denetçide bozucu dışlama RDR indeksleri	.58
4.1.2 Rasgele arama algoritması ile KDPID denetçinin bozucu dışlama	
performansi	. 59
4.1.3 Simülasyon örnekleri	.62
4.1.3.1 Örnek 1	. 63
4.1.3.2 Örnek 2	. 66
4.2 KDPIDA Denetçilerin Uzlaşma Odaklı Rasgele Arama Algoritması ile	
Tasarımı ve Bozucu Dışlama Performansının Belirlenmesi	.70
4.2.1 2DOF Kontrol Sisteminde KDPIDA denetçi yapısı ve RDR Etkisi	.70
4.2.2 KDPIDA denetçinin RDR analizi	.73
4.2.3 Uzlaşma eğrisini kullanan UORA algoritması ile KDPIDA denetçi tasarır	nı
	.78
4.2.4 KDPIDA denetçi tasarım örnekleri	.83
4.2.4.1 Örnek 1 (Uzun Zaman Gecikmeli Sistem)	. 84
4.2.4.2 Örnek 2 (Doğrusal Olmayan TRMS Modeli)	. 90
4.2.4.3 Örnek 3 (Otomatik Voltaj Regülatörü (AVR) Modeli)	. 92
5. SONUÇ VE ÖNERİLER	. 96
5.1 Bu Tezden Üretilen Yayınlar	.98
KAYNAKLAR	100
ÖZGEÇMİŞ	118

ÇİZELGELER DİZİNİ

Çizelge 4.1 : <i>G</i> (<i>s</i>) için tasarlanmış denetçilerin katsayı değerleri	87
Cizelge 4.2 : <i>G</i> (<i>s</i>)'in optimum kontrolü için denetçilerin performansları	89



ŞEKİLLER DİZİNİ

Şekil 2.1 : Filtre ve bozucu eklenmiş geribeslemeli kapalı döngü kontrol sistemi	12
Şekil 2.2 : Kapalı çevrim PIDA kontrol sistemi.	14
Şekil 2.3 : PSO algoritmasında parçacığın konum değişimi.	18
Şekil 2.4 : PSO algoritmasının akış diyagramı.	19
Şekil 2.5 : SOS sözde kodu.	21
Sekil 3.1 : PSO lie PIDA denetçi tasarım sureci.	23
Sekil 3.2 : Birim geri bestemeli kapali çevrim sistemin Matlab Simulink modeli	24
Sekil 3.3 : Opumizasyon surecinde amaç ionksiyonunun değişimi.	23
Seki 5.4 : $C_{I(S)}$, $C_{G6(S)}$ ve $C_{GA6(S)}$ he kontrol ednen sistemin birni basamak tenkileri	26
Sekil 3.5 : $C_1(s)G(s)$ sisteminin Bode eğrisi	26
Sekil 3.6 : Bozucu girisli kapalı cevrim birim geri beslemeli PIDA kontrol sistemi.	
,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	28
Sekil 3.7 : SOS Algoritmasının PIDA'va uvgulanmasının akıs divagramı	30
Sekil 3.8 : SOS algoritması ile tasarlanan PIDA kontrol sisteminin Matlab Simulink	
modeli.	31
Şekil 3.9 : SOS algoritması ile tasarlanan PIDA kontrol sisteminin birim basamak	
tepkileri	31
Şekil 3.10 : Sisteme eklenen giriş bozucu işareti	32
Şekil 3.11 : Tasarlanan PIDA kontrol sisteminin bozucu eklenmiş birim basamak	
tepkileri	33
Şekil 3.12 : Kapalı çevrim birim geri beslemeli PIA kontrol sistemi	34
Şekil 3.13 : Kapalı çevrim PIA ve PI kontrol sisteminin RDR spektrumları	36
Şekil 3.14 : Filtre eklenmiş PIA kontrol sistemi	37
Şekil 3.15 : PIA denetçinin RDR spektrumu.	40
Şekil 3.16 : Optimizasyon işlemi sırasında tasarım parametresinin değişimi	41
Şekil 3.17 : Optimizasyon sırasında <i>E</i> 'nin değişimi	41
Şekil 3.18 : PIA ve PI denetçi kontrol sisteminin birim basamak tepkisi.	42
Şekil 3.19 : Zaman gecikmeli sistem için PIA ve PI kontrol sisteminin birim	40
basamak tepkisi.	43
Şekli 3.20 : Kapalı çevrim PIDA ve klasik PID kontrol sistemninin KDK	17
Solvil 3 21 • Filtre eklenmis PIDA kontrol sistemi	4/
Sakil 3.22 • RDR ile karesel hata tonlami (F) iliskisi	40 /10
Sekil 3.22 : RDA kontrol sisteminin Matlab/Simulink modeli	51
Sekil 3.24 : PIDA denetcinin RDR spektrumu	52
Sekil 3.25 : Optimizasyon islemi sırasında tasarım parametresinin değisimi.	52
Sekil 3.26 : Optimizasyon sırasında <i>E</i> 'nin değisimi	53
Şekil 3.27 : Optimize edilmiş PIDA ve PID denetçili kontrol sisteminin birim	
basamak tepkisi	53
Şekil 3.28 : PIDA denetçinin RDR spektrumu.	55
Şekil 3.29 : Optimizasyon sırasında E'nin değişimi	55
Şekil 3.30 : Optimize edilmiş PIDA ve PID denetçili kontrol sisteminin birim	
basamak tepkisi	56
Şekil 4.1 : 2DOF KDPID kontrol sisteminin blok şeması	60
Şekil 4.2 : Matlab / Simulink simülasyon ortamında optimizasyon süreci	62
Sekil 4.3 : 2DOF KDPID kontrol sistemi Matlab / Simulink modeli	63
Şekil 4.4 : Optimizasyon süresince <i>E_{min}</i> yakınsaması	64

Şekil	4.5 : KDPID denetçi sisteminin RDR spektrumu.	54
Şekil	4.6 : Optimizasyon sürecinde KDPID denetçi tasarım parametrelerin aldığı	
	değerler	65
Şekil	4.7 : KDPID denetçi tasarımının Matlab/Simulink simülasyonun birim	
	basamak cevabı.	65
Şekil	4.8 : Şekil 4.7'deki birim basamak cevabının yakınlaştırılmış görünümü	66
Şekil	4.9 : TRMS rotor kontrol platformu [254]	67
Şekil	4.10 : Optimizasyon süresince <i>E_{min}</i> yakınsaması	67
Şekil	4.11 : Tasarlanan KDPID denetçi sisteminin RDR spektrumunu	58
Şekil	4.12 : Optimizasyon sürecinde KDPID denetçi tasarım parametrelerin aldığı	
	değerler	58
Şekil	4.13 : Simulink simülasyonundan optimize edilmiş kontrol sistemlerinin	
	basamak cevabı	59
Şekil	4.14 : Şekil 4.13'de gösterilen kontrol sistem yanıtlarının yakından görünümü.	
		59
Şekil	4.15 : Kapalı çevrim KDPIDA denetçi sistemi	71
Şekil	4.16 : $K_i = 1$ ve $K_d = 1$ denetçi katsayıları için RDR spektrumu	75
Şekil	4.17 : Aynı denetçi katsayıları için KDPID ve KDPIDA'nın RDR Spektrumu.	
		77
Şekil	4.18 : 2DOF KDPIDA denetçi sisteminin blok şeması.	79
Şekil	4.19 : $\alpha = 2$ için kabul edilebilir ve yasak bölge uzlaşma eğrisi	31
Şekil	4.20 : UORA algoritmasının akış şeması	35
Şekil	4.21 : Tasarlanan 2DOF KDPIDA ve KDPID denetçilerin RDR spektrumları.	
	8	37
Şekil	4.22 : Denetçilerin birim basamak ve bozucu dışlama cevaplarının	
	karşılaştırılması	38
Şekil	4.23 : Her bir denetçi için kontrol hatalarının değişimi.	38
Şekil	4.24 : Beyaz gürültü ve basamak bozucuya denetçilerin cevapları	39
Şekil	4.25 : 2DOF KDPIDA kontrol sistemi Matlab Simulink modeli	90
Şekil	4.26 : Uç denetçinin doğrusal olmayan TRMS sisteminde basamak cevabı)1
Şekil	4.27 : Uç denetçinin bozucu dışlama performansı	92
Şekil	4.28 : Üç denetçinin kontrol hatalarının değişimi	92
Şekil	4.29 : AVR modeli için tasarlanan denetçilerin basamak cevapları	93
Şekil	4.30 : Tasarlanan AVR modelindeki denetçilerin bozucu dışlama	
	performansları.	94
Şekil	4.31 : Tasarlanan AVR modelindeki denetçilerin kontrol hatalarının değişimi.	
		94

SEMBOLLER VE KISALTMALAR

2DOF	: Two Degree of Freedom (İki serbestlik dereceli)
AVR	: Automatic Voltage Regulator (Otomatik Gerilim Düzenleyici)
CORS	: Consensus Oriented Random Search (Uzlaşma Odaklı Rasgele Arama)
FOPID	: Fractional Order Proportional Integral Derivative (Kesir Dereceli Oransal İntegral Türev)
FOPIDA	: Fractional Order Proportional Integral Derivative Acceleration (Kesir Dereceli Oransal İntegral Türev İvme)
GDT	: Geçiş durum tepkisi (transient response)
KDPID	: Kesir Dereceli Oransal İntegral Türev (Proportional Integral Derivative)
KDPIDA	: Kesir Dereceli Oransal İntegral Türev İvme (Proportional Integral Derivative Acceleration)
PI	: Oransal İntegral (Proportional Integral)
PD	: Oransal Türev (Proportional Derivative)
PIA	:Oransal-İntegral-İvme (Proportional Integral Accelerator)
PID	: Oransal İntegral Türev (Proportional Integral Derivative)
PIDA	: Oransal İntegral Türev İvme (Proportional Integral Derivative Acceleration)
PSO	: Parçacık Sürü Optimizasyonu
SNR	: Signal to Noise Ratio (Sinyal Gürültü Oranı)
SOS	: Symbiotic Organism Search (Symbiyotik Organizma Arama)
RA	: Rasgele Arama
RS	: Random Search (Rasgele Arama)
RDR	: Reference to Disturbance Ratio (Referans Bozucu Oranı)
TRMS	: Twin Rotor MIMO System
UORA	: Uzlaşma Odaklı Rasgele Arama

ÖZET

Doktora Tezi

SEZGİSEL ALGORİTMALARLA KESİR DERECELİ PIDA DENETÇİ TASARIMI VE BOZUCU DIŞLAMA PERFORMANISININ İYİLEŞTIRİLMESİ

Necati ÖZBEY

İnönü Üniversitesi Fen Bilimleri Enstitüsü Bilgisayar Mühendisliği Anabilim Dalı

118+X sayfa

2020

Danışman: Prof. Dr. Celaleddin YEROĞLU

Sistemlerin kontrol performansının daha da iyileştirilmesi amacıyla uzun yıllardan beri çeşitli denetçi tasarım modelleri geliştirilmektedir. Özellikle hassas kontrol uygulamalarında geliştirilen bu denetçi modellerinin bozucu dışlama performansının da ivilestirilmesi önemli bir araştırma konusu olmuştur. Bu tez çalışmasında, literatürde yüksek dereceli sistemlerin kontrolünde etkili olduğu öne sürülen PIDA denetçilerin tasarımı ve bozucu dışlama performansının iyileştirilmesi konusunda çalışmalar yapılmıştır. Bu amaçla bu denetçilerin önce tamsayı dereceli daha sonra da kesir dereceli versiyonları ele alınmıştır. Bu kapsamda Bölüm 3'te önce PIDA denetçi parametrelerinin PSO algoritması ile belirlenmesi üzerine bir yöntem geliştirilmiş, bu tasarım yöntemi ile elde edilen PIDA denetleyicinin başarımı, literatürdeki Gradiyant arama ve Genetik algoritma optimizasyon yöntemleri ile karşılaştırılmış, simülaşyon sonuçlarının daha iyi performans sergilediği görülmüştür. Ayrıca, optimum PIDA denetleyici, SOS algoritması ile tasarlanmış ve kontrol performansı, mevcut arama algoritmalarından Gradiyant Arama ile karşılaştırılmış bozucu dışlama performansının daha iyi olduğu gösterilmiştir. Daha sonra PIA denetçi parametreleri, RDR ölçütü ile kontrol hatası arasında bir uzlaşma sağlanarak RA optimizasyon algoritması ile tasarlanmış ve birim basamak yerleşme noktası kontrol performansı ile bozucu dışlama performanslarının birlikte iyileştirilebildiği gösterilmiştir. Diğer bir çalışmada da RA algoritması çoklu amaç fonksiyonu ile kullanılarak, birim basamak referans giris kontrol performansı ile bozucu dışlama performanslarının birlikte iyileştirilebildiği, referans giriş filtreli iki serbestlik dereceli kapalı çevrim PIDA denetçi RDR analizine dayalı olarak tasarlanmıştır. Bölüm 4'te ise önceki bölümde önerilen yöntemler, denetçilerin kesir dereceli versiyonlarına uyarlanmıştır. Bu kapsamda, önce iki serbestlik dereceli bir sistem için KDPID tasarımı yapılmış ve bozucu dışlama performansı iyileştirilmiştir. Daha sonra, referans giriş filtresi içeren bir 2DOF KDPIDA kontrol sistemi tasarımı için uzlaşma eğrisi odaklı UORA algoritması önerilerek bu algoritma ile RDR spektrumu klavuzunda, KDPIDA denetçinin hem referans giriş kontrol performansının hem de bozucu dışlama performansının birlikte iyileştirilebildiği bir tasarım tekniği önerilmiştir.

Anahtar Kelimeler: Kesir Dereceli PIDA Denetçi, Optimizasyon, Bozucu dışlama

ABSTRACT

Phd. Thesis

FRACTIONAL ORDER PIDA CONTROLLER DESIGN VIA HEURISTIC ALGORITHMS AND IMPROVEMENT OF THE DISTURBANCE REJECTION PERFORMANCE

Necati ÖZBEY

Inonu University Graduate School of Nature and Applied Sciences Department of Computer Engineering

118+X pages

2020

Supervisor: Prof. Dr. Celaleddin YEROĞLU

Various control system design models have been developing for years to improve the control performance of the systems. Especially in sensitive control applications, improving the disturbance rejection performance of these control system models, has also been an important research topic. In this thesis, studies have been conducted on the design of PIDA controllers, which are claimed to be effective in controlling high-order systems, and on improving the disturbance rejection performance. For this purpose, at first, the integer order and then the fractional order versions of these controllers are studied. In this context, in Section 3, a method was developed for determining the PIDA controller parameters with the PSO algorithm. The performance of the PIDA controller obtained with this design method was compared with the Gradient search and Genetic algorithm optimization methods in the literature. The simulation results were shown that the proposed design method performs better. In addition, the optimum PIDA controller is designed with SOS algorithm and its disturbance rejection performance has been shown to be better than Gradient Search algorithms. Than, PIA controller parameters has been computed with the RA optimization algorithm by providing a compromise between the RDR criterion and control error, and it has been shown that unit step setpoint control performance and disturbance rejection performances can be improved together. In another study, two degrees of freedom closedloop PIDA control system with reference input filter has been designed based on RDR analysis using the RS algorithm, where unit step reference input control performance and disturbance rejection performances can be improved together. In Section 4, the methods proposed in the previous section are adapted to the fractional-order versions of the controllers. In this context, FOPID has been designed for a two degree of freedom control system and the disturbance rejection performance has been improved. Then, the CORS algorithm has been proposed for the design of 2DOF FOPIDA control system with reference input filter. A design technique has been proposed using this algorithm in the RDR spectrum guide, in which both reference input control performance and disturbance rejection performance of the FOPIDA controller can be improved together.

Keywords: Fractional Order PIDA Controller, Optimization, Disturbance Rejection.

1. GİRİŞ

Kesir dereceli matematiğin başlangıcı her ne kadar yaklaşık 300 yıl öncesine kadar gitse de karmaşıklığı nedeni ile ilk yıllarda araştırmacıların ilgisini çok çekmemiştir. Fakat son yıllarda tam sayı dereceli matematiğe göre kesir dereceli matematikle birçok fiziksel sistemin gerçeğe daha yakın tanımlanması araştırmacıların büyük ilgisini çekmektedir. Bu nedenle kesir dereceli matematik, elektrik devreleri [1], kimyasal işlemler [2], sinyal işleme [3-5], bio mühendislik [6], batarya hücreleri [7] kontrol sistemleri [8] gibi birçok mühendislik alanında başarıyla uygulanmaya başlanmıştır.

Kesir dereceli diferansiyel denklemeler dinamik sistemlerin gerçeğe daha yakın modellenmesinde etkin çözümler üretmektedir. Son yıllarda kontrol teorisi ve uygulamalarında yaygın kullanım alanı bulmuştur. Kesir dereceli denetçi tasarımlarının tamsayı dereceli denetçilere göre daha etkin, verimli ve performanslı olduğu çeşitli çalışmalarla ileri sürülmektedir [9].

Denetçilerin performanslarını belirleyen parametrelerin en uygun değerlerini bulmak için son yıllarda optimizasyon algoritmalarından giderek daha fazla faydalanılmaktadır [10-11]. Optimizasyon yöntemleri, ekonomi, yönetim, planlama, lojistik, robotik, optimal tasarım, mühendislik, sinyal işleme, varyasyon hesabı, yönetim ve karar süreçlerinin optimizasyonu veya optimal kontrol için denetçi parametrelerinin belirlenmesi gibi çok farklı alanlarda uygulanmaktadır [12-19].

Son yıllarda, geri beslemeli kontrol sistemlerinin tasarımında kesir dereceli matematik kullanımına araştırmacıların ilgisi daha da artırmıştır. Fransız araştırma grubu olan CRONE (Commande Robuste d'Ordre Non Entier) Oustaloup öncülüğünde kesir dereceli dinamik sistemlerin denetimi ve geliştirme araçları üzerinde çalışmıştır [20]. Fakat kesir dereceli PID denetçi tasarımı ilk kez 1999'da Podlubny tarafından önerilmiştir [21].

Kontrol bilimi alanındaki gelişmeler endüstrinin hemen hemen her alanına olumlu katkılar sağlamaktadır. [22-23]. Kontrol alanındaki bilimsel çalışmaların önemli bir kısmı denetçi tasarımı ile ilgilenmektedir. Çünkü daha iyi ayarlanmış denetçi parametreleri sistemlerin kontrol performansını iyileştirmekte ve daha etkili kontrol sağlamaktadır.

Oransal-İntegral (Proportional-Integral/PI), Oransal-Türev (Proportional-Derivative/PD) ve Oransal-İntegral-Türev (Proportional-Integral-Derivative/PID) denetçiler endüstride çok yaygın kullanılmaktadır. Denetçi yapılarının verimliliğini daha da artırmak için çalışmalar yıllardır sürmektedir [24-33].

Son yıllarda bilgisayar teknolojisinin gelişmesi ve hızlanması ile nümerik çözümler ve yapay zeki algoritmalar önemli gelişmeler kaydetmiştir [34]. Farklı mühendislik çözümleri için geliştirilen optimizasyon algoritmalarının sayısı gün geçtikçe artmaktadır. Genetik algoritma (GA), Karınca koloni algoritması, Yarasa algoritması, Parçacık sürü optimizasyonu (PSO) gibi sezgisel yöntemler ile daha etkili sonuçlar elde edilmeye başlanmıştır [35-39].

Geleneksel PID denetçiler düşük dereceli sistemlerde iyi performans gösterirken daha yüksek dereceli sistemlerde bazen yetersiz kalabildiği ileri sürülmektedir. Bu nedenle Jung ve Dorf 1996'da daha yüksek dereceli sistemlerde daha etkin kontrol sağlayabilmek için Oransal-Integral-Türev-İvme (Proportional-Integral-Derivative-Acceleration/PIDA) denetçi yapılarını önermişlerdir [40-42].

Optimizasyon algoritmaları PIDA denetçi tasarımında da yaygın kullanım alanı bulmuştur. Örneğin, harmonik arama optimizasyonu ile AVR güç sistemi için [43] GA kullanan bir yöntemle [44] ayrık zaman sistemlerde bir indüksiyon motorunun kontrolünde [46] AC motor hız kontrolünde [47], işlemsel yükselteçlerde [48], ateş böceği optimizasyon algoritması ile AVR güç sisteminde [49], PSO algoritması ile [50], yarasa optimizasyon algoritması ile AVR güç sisteminde [51] PIDA denetçi tasarımı başarıyla gerçekleştirilmiştir.

Gerçek kontrol sistemi uygulamalarında sadece sistemin birim basamak performansının iyi olması yeterli olmaz. Bunun yanında öngörülemeyen bozuculara karşı da sistemin dayanıklı olması gerekir.

Bütün denetçilerde olduğu gibi PI, PD ve PID denetçilerin de hala bazı zayıf yanları bulunmaktadır. Bu zayıf yanlarından biri de çevresel bozucuların ve sistem tarafından oluşturulan iç bozucuların denetçi performansını ciddi bir şekilde etkileyebilmesidir. Bu güne kadar PI, PD ve PID denetçilerin bozucu dışlama kapasitesi üzerine çeşitli çalışmalar yapılagelmiş ve birçok öneri ileri sürülmüştür [52-61]. Denetçi tasarımında Referans Bozucu Oranı (Reference to Disturbance Ratio/RDR) ile bozucu dışlama kapasitesinin belirlenmesi, kontrol sistemlerinin bozucu dışlama performansı açısından önemli olduğu ileri sürülmüştür [53-55,57]. RDR indeksi bazı çalışmalarda denetçi tasarımında [56] ve bozucu dışlama performansının incelenmesinde [57] uygulanmıştır.

Ayrıca yüksek dereceli sistemlerin kontrolü için önerilen yöntemlerden biri olarak sunulan PIDA denetçilerin de çevresel ve iç bozuculara karşı bazı zayıf yanları da bulunmaktadır. Bu zayıf yanlarını telafi etmek için, bozucuların denetçi performansı üzerindeki olumsuz etkilerini azaltan bir denetçi tasarımı yapısı önerilebilir. PIDA denetçiler içeren kapalı çevrim kontrol sistemlerinde RDR ile bozucu dışlama kapasitesinin belirlenmesi, kontrol sistemlerinin bozucu dışlama performansı açısından önemlidir [30-31]. RDR indeksi bazı çalışmalarda denetçi tasarımında ve bozucu dışlama performansının incelenmesinde [54,62] uygulanmıştır.

Birçok araştırmacı, kesir dereceli dinamik sistem modellerinin tam sayı dereceli dinamik sistem modellerine göre gerçek fiziksel sistemleri daha iyi temsil edilebildiğini ileri sürmektedir [63-66]. Bu nedenle 2000'li yıllardan itibaren kesir dereceli dinamik sistemler ve kesir dereceli denetçi tasarımları üzerine çalışmalar yapan araştırmacıların sayısı giderek artmıştır [67]. Birçok çalışma kesir dereceli denetçilerin endüstriyel uygulamalarını ele almaya başlamıştır [68]. Genel olarak kesir dereceli denetçilerin performansı iki temel noktaya dayandırılır. Bunlardan birisi denetçi parametrelerinin bozuculara karşı iyileştirilmesi [69-70], diğeri ise çevresel ve iç bozuculara karşı bozucu dışlama performansının artırılmasıdır [53-55,57,71-72]. Bu iki temel denetçi tasarımı geçek endüstriyel denetçi performansının iyileştirmek için yaygın olarak dikkate alınmaktadır.

Kesir dereceli PID (KDPID) denetçilerin performanslarını artırmak ve parametrelerini ayarlamak için çok çeşitli tasarım yöntemleri ve çalışmalar yapılmıştır [73]. Bu yöntemler, tasarım problemine bağlı olarak yaklaşık analitik, kural tabanlı ve sayısal olarak sınıflandırılabilir. Fakat bu yöntemler arasında genel analitik yöntemler daha az tercih edilmektedir. Genelde geleneksel tasarım kurallarına dayanan kural tabanlı yöntemler önerilmiştir [9]. Ayrıca, sayısal yöntemler KDPID denetçi parametre tasarım problemine başarıyla uygulanmıştır [9]. Son yıllarda daha çok optimizasyon tabanlı sayısal tasarım yöntemleri ele alınmıştır [17,74].

Yüksek dereceli sistemlerin kontrolü için önerilen PIDA denetçilerin kesir dereceli versiyonları da son yıllardaki çalışmalarda yer almaya başlamıştır. Kesir Dereceli PIDA (KDPIDA), PIDA denetçiye göre λ ve μ gibi fazladan iki parametreye sahip olacağından, daha fazla esnekliğe sahip kontrol tasarımı sağlayacaktır. Fakat bu parametreleri en uygun

şekilde ayarlamak oldukça güçtür. Bu tasarım işlemi için optimizasyon tekniklerinden yararlanılmaktadır. Literatürde PSO algoritması kullanılarak KDPIDA denetçinin parametrelerinin belirlenmesi çalışmaları bulunmaktadır. [75-76].

Diğer yandan, minimum RDR kısıtı, PID ve KDPID denetçilerin tasarım problemlerinde bir bozucu dışlama hedefi olarak da kullanılmıştır [53-55,77-81]. Bununla birlikte, bozucu dışlama kontrolü ile referans giriş kontrolü arasındaki tasarım dengesi, pratikte denetçi tasarlama yöntemlerinin etkinliğini azaltır. Bu tasarım dengesi problemini gidermek için, bozucu dışlama kontrolü durumunda adım cevabı performansını arttırmak için bir referans giriş filtresi geri beslemeli kontrol yapısına uygulanır [62]. Bu tezde aynı zamanda Uzlaşma Odaklı Rasgele Arama (UORA) algoritması kesir dereceli denetçilerin bozucu dışlama performansını iyileştirmek için önerilmiştir. UORA algoritması, referans giriş ve RDR performansları arasında ortaya çıkan tasarım dengesini sağlamak için bir uzlaşma eğrisi uygular [79].

Literatürde, PIDA denetçilerin tasarım problemi ve uygulaması sınırlı bir oranda incelenmiş ve denetçilerin tasarımı için çeşitli sezgisel algoritmalar kullanılmıştır [43-45,82]. Literatürdeki bilgilere göre, büyük zaman gecikmeli sistemler için bozucu dışlama kontrol performansı problemi henüz tam çözülmüş değildir. Bu tezdeki çalışmalardan birinde de, iki serbestlik dereceli (two degree of freedom/2DOF) KDPIDA'nın bozucu dışlama problemi için basit bir çözüm önerilmiştir [79].

Bir denetçinin hedefi, gelişmiş adım cevabı ve kararlılık için referans giriş hatasının en aza indirilmesini sağlamaktır. Diğer amacı ise, kontrol sistemlerinin bozucu dışlama kapasitesini arttırmaktır. Bu tez kapsamında önerilen UORA algoritması ile referans giriş kontrol hatalarını düşük seviyelerde tutarken daha yüksek RDR değerlerine doğru arama yönünü zorlayan bir uzlaşma eğrisinin kılavuzunda arama yapılabilir [62]. Sezgisel algoritmaların önemli bir komplikasyonu, simülasyon sonuçlarına göre kademeli olarak iyileştirmek için denetçi katsayılarının kararlı bir başlangıç konfigürasyonunun bulunmamasıdır. Bu problem, kararlı bir başlangıç çözümü elde etmek için bir analitik tasarım yöntemini rastgele arama ile birleştiren bir hibrid algoritma olan UORA ile çözülebilir.

Bu tez çalışması şöyle düzenlenmiştir. Bölüm 2'de kuramsal temeller; kesir dereceli matematiksel kavramlar, tamsayı ve kesir dereceli denetçi yapıları, tamsayı ve kesir dereceli denetçilerde bozucu dışlama, referans bozucu oranı, PIDA denetçi yapısı, optimizasyon ve

sezgisel algoritmalar incelenmiştir. Bölüm 3'de tamsayı dereceli PIDA denetçi tasarımı ve bozucu dışlama performansının iyileştirilmesi amacıyla PIDA denetçi parametrelerinin PSO algoritması ile belirlenmesi, PSO yöntemi ile PIDA denetçi tasarımı, SOS algoritması ile tasarlanan PIDA denetçinin bozucu dışlama etkisi, PIA denetçi tasarımı ve bozucu dışlama performansı, PIDA denetçi tasarımı ve bozucu dışlama performansının iyileştirilmesi çalışmaları yapılmıştır. Bölüm 4'de kesir dereceli PID ve PIDA denetçi tasarımı ve bozucu dışlama performansının iyileştirilmesi amacıyla iki serbestlik dereceli sistem için KDPID tasarımı ve bozucu dışlama performansının iyileştirilmesi, KDPIDA denetçilerin UORA algoritması ile optimum tasarımı ve bozucu dışlama performansının iyileştirilmesi için çalışmaları yapılmıştır. Bölüm 5'te ise sonuçlara yer verilmiştir.



2. KURAMSAL TEMELLER

2.1 Kesir Dereceli Matematiksel Kavramlar

Kesir dereceli hesaplamalar aslında türev veya integral elemanların üslü ifadelerinin birer gerçek sayı ya da karmaşık sayı olarak alınıp irdelendiği bir matematik bilim dalı olarak kabul edilegelmiştir [83-89].

Kesir dereceli ifadeler matematiksel olarak Denklem 2.1'deki gibi özetlenebilir.

$${}_{a}D_{t}^{\alpha} = \begin{cases} \frac{d^{\alpha}}{dt^{\alpha}} & \alpha > 0\\ 1 & \alpha = 0\\ \int_{a}^{t} (d\tau)^{(-\alpha)} & \alpha < 0 \end{cases}$$
(2.1)

Burda $\alpha \in R$ kesir derce operatörün değerini gösterir a ve t ise operatörün alt ve üst sınır değerlerini ifade etmektedir.

Kesirli dereceli hesaplamaların kökeninin 17. yüzyılın sonlarında akademisyenler arasındaki yazışmalardan kaynaklandığı ileri sürülmektedir. 1695'te Gottfried Leibniz ve L'Hospital arasındaki mektuplaşmalarda kesir dereceli hesaplama kavramını ortaya koymuşlardır [90]. Mektuplarda, L'Hospital'ın Leibniz'e bir fonksiyonun n. dereceden türevi olan $D^n f(x)/Dx^n$ için n=1/2 olursa ne olacağı sorusu kesir dereceli hesaplamaların başlangıcı sayılmaktadır. Daha sonraları Laplace 1812'de integral şeklinde kesirli bir türev tanımlamış, S.F. Lacroix ilk önce hesap metninde Laplace'ın çalışmasını içeren kesirli dereceli bir türevini irdelemiş, 1823'te Niels Abel'in tautochrone probleminin çözümünde bir integral denklemini çözmesi ile ilk kez kesirli dereceli bir hesaplama akademik çalışmalarda uygulanmaya başladığı ileri sürülmektedir [2,9, 91-92]. Daha sonraki yıllarda Euler, Fourier, gibi birçok matematikçi kesir dereceli hesaplamalar üzerinde araştırmalar yapmış, farklı tanımlar ve metotlar kullanarak kesir dereceli türev ifadesine anlam kazandırmaya çalışmışlardır [93]. Bu tanımlar arasından Riemann-Liouville, Grunwald-Letnikov ve Caputo'nun kesir dereceli türev ve integral için yapmış oldukları tanımlamalar bir hayli ilgi görmüş ve bu tanımlamaları temel alan birçok çalışma ve uygulamalar yapılmıştır. Kesir dereceli hesaplamalarda kullanılan birçok tanım vardır. Araştırmacıların özelliklede denetçi tasarımında kullanılanlardan bazıları aşağıdaki gibidir.

2.1.1 Grünwald-Letnikov tanımı

Grünwald-Letnikov, Anton Karl Grünwald tarafından tanıtılan ve daha sonra A. V. Letnikov tarafından gösterilen kesirli dereceli hesaplamalar için en yaygın kullanılan formüllerden biridir. Grünwald-Letnikov kesir dereceli türev tanımı [94] aşağıdaki Denklem 2.2'de verilmiştir.

$${}_{a}D_{t}^{\alpha}f(t) = \lim_{x \to 0} \frac{1}{h^{\alpha}} \sum_{r=0}^{\left\lfloor \frac{t-a}{h} \right\rfloor} (-1)^{r} {n \choose r} f(t-rh)$$
(2.2)

burada, $\left[\frac{t-a}{h}\right]$ tam sayı kısmıdır. *a* ve *t* sınır değerlerdir. *n* ise $n-1 < \alpha < n$ koşulunu sağlayan

tamsayı değerleridir.

Binom katsayısının değeri Denklem 2.3'teki şekilde hesaplanır;

$$\binom{n}{r} = \frac{\Gamma(n+1)}{\Gamma(r+1)\Gamma(n-r+1)}$$
(2.3)

Yukarıdaki denklemde kullanılan Gamma fonksiyonu [67] aşağıdaki Denklem 2.4 ile tanımlanabilir.

$$\Gamma = \int_0^\infty t^{x-1} dt, \Re(Z) > 0 \tag{2.4}$$

Bu tanım kesirli diferansiyel denklemlerin sayısal çözümünü elde etmede çokça tercih edilen bir yöntemdir.

2.1.2 Riemann-Liouville tanımı

Liouville, rasgele dereceli türevini sonsuz diziler olarak tanımlar. Bunun dezavantajı ise, sıralamanın sadece serinin yakınsak olduğu değerlerle sınırlı olmasıdır. Riemann-Liouville kesir dereceli türev tanımı [95] aşağıdaki Denklem 2.5'deki gibi verilebilir.

$${}_{a}D_{t}^{\alpha}f(t) = \frac{1}{\Gamma(n-\alpha)} \left(\frac{d}{dt}\right)^{n} \int_{a}^{t} \frac{f(\tau)}{\left(t-\tau\right)^{\alpha-n+1}} d\tau$$
(2.5)

a ve *t* sınır değerlerdir. *n* ise $n-1 < \alpha < n$ koşulunu sağlayan tamsayı değerleridir. Bu denklemde $\Gamma(.)$ Euler Gama fonksiyonunu ifade eder.

2.1.3 M. Caputo tanımı

Caputo tanımı, başlangıç koşullarının tipi ile kesir dereceli türevin tipi arasında doğrudan bağlantı olması nedeniyle mühendislik uygulamalarında yaygın olarak kullanılmaktadır [9,96].

$${}_{a}D_{t}^{\alpha}f(t) = \frac{1}{\Gamma(n-\alpha)} \int_{a}^{t} \frac{f^{n}(\tau)}{\left(t-\tau\right)^{\alpha-n+1}} d\tau$$
(2.6)

a ve *t* sınır değerlerdir. *n* ise $n-1 < \alpha < n$ koşulunu sağlayan tamsayı değerleridir.

2.2 Tam Sayı ve Kesir Dereceli Denetçi Yapıları

2.2.1 Tam sayı dereceli denetçi yapısı

Tam sayı dereceli denetçi denildiğinde ilk akla gelen ve eniyi bilinen ve en yalın hali ile bir geri besleme döngüsüne sahip endüstriyel kontrol işlemlerinde en çok tercih edilen ve hala araştırmacıların yoğun ilgisini çeken PID denetçi yapısıdır [28]. Endüstriyel uygulamalarında en çok tek giriş ve tek çıkışa (single input, single output/SISO) sahip PI ve PID denetçiler tercih edilmektedir. Bazı detaylı ve özel işlem süreçleri için çok girişli ve çok çıkışlı (multi-input and multi-output/MIMO) denetçi yapılarıda tercih edilebilmektedir. Bunun en önemli nedenleri; PI ve PID denetçilerin basit yapıları, kullanım kolaylığı ve endüstriyel işlemlerin büyük çoğunluğunda en uygun performansı sağlamalarıdır [30-32]. Bütün bunlara rağmen denetçi parametrelerinin ayarlanması ve performanslarının daha da artırılması ve yeni işlevsel özellikler kazandırılması için çeşitli çalışmalar, birçok yeni teknikler önerilmeye devam edilmektedir [97-99].

PID denetçi en yaygın Denklem 2.7 ile ifade edilir.

$$C(s) = K_p + \frac{K_i}{s} + K_d s$$
(2.7)

Bu ifadelerde K_p oransal kazanç sabiti, K_i integral kazanç sabit, K_d türev kazanç sabitidir [21].

PID denetçi katsayılarının en iyi değerlerini elde etmek için çok çeşitli yöntem önerilmiştir. Son yıllarda bu katsayılar analitik yöntemlerle birlikte sezgisel algoritmalarla en iyi değerlerinin elde edilmesine yönelik birçok çalışmalar yapıla gelmektedir. Analitik denetçi parametre belirleme yöntemleri esas olarak sistemin transfer fonksiyonu modellemesi ve varsayımlarına bağlıdır. Bununla birlikte, sistem modelleme tekniklerindeki sistem çıktılarını ve varsayımlarını etkileyen öngörülemeyen çevresel faktörler, gerçek fiziksel sistemlerin kesin bir teorik modellemesinin elde edilmesini imkânsız hale getirebilir. Ayrıca geçici değişikliklerin ve model belirsizliklerinin denetleyici performansı üzerindeki olumsuz etkilerinin üstesinde gelmek için denetleyici katsayılarının çevrimiçi otomatik olarak ayarlanması gerekir. Bu nedenle önceki kontrol deneyimleri kullanılarak adaptif denetçi yapılarının geliştirilmesi bu olumsuz etkileri giderebilir [16,28,100-101].

2.2.2 Kesir dereceli denetçi yapısı

Dünyada bazı sistemlerin tamsayı dereceli dinamik sistemlerle temsil edilebildiği veya çözülebildiği halde bazıları için ise, tamsayı dereceli çözümler yetersiz kaldığı aşikârdır. Bu tür dinamik sistemleri, kesir dereceli sistemlerin daha iyi temsil ettiğini ileri süren çalışmalar bulunmaktadır [67]. Bu nedenle son yıllarda kesir dereceli dinamik sistemler ve kesir dereceli denetçi tasarımı araştırmacıların yoğun ilgisini çekmektedir. Birçok araştırmacı, tamsayı dereceli denetçilere göre, kesirli dereceli denetçilerin daha performanslı olduğunu ileri sürerek, endüstriyel alanlarda kullanılması üzerinde çalışmalar başlatmışlardır [9,21,67].

Tam sayı dereceli denetçi yapıları ile ilgili yoğun bir çalışma olmasına karşın kesir dereceli denetçi çalışmaları 21. yüzyılın sonlarına doğru araştırmacıların ilgisini çekmiştir. Kesir dereceli denetçi aslında tamsayı dereceli denetçinin genişletilmiş halidir. KDPID olarak ifade edilen denetçiyi 1999'da Podlubny aşağıdaki formda önermiştir.

$$C_{PI^{\lambda}D^{\mu}}(s) = K_{p} + \frac{K_{i}}{s^{\lambda}} + K_{d}s^{\mu}$$
(2.8)

Denklemde λ kesir dereceli integralin derecesi, μ ise kesir dereceli türevin derecesidir. Ayrıca λ , $\mu \ge 0$ 'dır. Burada $\lambda = \mu = 0$ alınırsa bu denetçinin tamsayı dereceli denetçiye (PID) eşit olduğu görülmektedir. Kesir dereceli bir fonksiyonda integral veya türev hesabını yapmak zor olduğu için bu konuda bazı yaklaşık tanımlamalardan yararlanılır.

KDPID denetçinin ayarlanması, kesirli derece varlığı nedeniyle çok karmaşık olduğundan bilgisayar teknolojisi ve sinyal işleme metotlarının geliştirilmesi ile ivme kazanmıştır [102-103]. Ayrıca kesir dereceli integro-diferansiyel ifadelerin yaklaşık eşdeğerini elde ederek kontrol uygulamalarında kullanmak amacıyla literatürdre, Matlab Control Toolbox, Ninteger, FOMCON Toolbox, FOPID Toolbox, FOTF gibi simülasyon ve yazılım araçları geliştirilmiştir [104-108].

Kesir dereceli denetçinin parametreleri, sistemin gereksinimlerine göre belirlenir. Bu gereksinimler sönümleme oranı, yerleşme zamanı, kararlı durum hatası, dinamik özellikler vb. olabilir. Bu parametrelerin belirlenmesi için son yıllarda, genelde Denklem 2.9'da ifade edilen integral mutlak hata (*integral absolute error/IAE*) minimizasyonuna dayanan optimizasyon algoritmaları tercih edilmektedir.

$$IAE = \int_0^\infty \left| e(t) \right| dt \tag{2.9}$$

Son zamanlardaki birçok çalışma, simülasyon tabanlı ve deneysel tabanlı yöntemlerde KDPID denetçi tasarımı için çeşitli sezgisel optimizasyon yöntemlerini ele almıştır [16,74,77,98,109].

2.3 Tam Sayı ve Kesir Dereceli Denetçilerde Bozucu Dışlama

Bozucu dışlama etkisi, denetçi performansı üzerindeki bozucuların etkilerini azaltacak bir denetçi tasarımını gerçekleştirmeyi planlamaktadır. Bu yüzden, son zamanlarda geri beslemeli kontrol sistemlerinin tasarımı, araştırmacıların hem ilgisini çekmiş hem de en önemli problemlerinden biri olmuştur. Denetçi tasarımında, kararlılığın artırılması ile birlikte iyi bir performans sağlaması ve aynı zamanda iyi bir bozucu dışlama özelliğine sahip olması amaçlanır. Endüstriyel uygulamalarda, kontrol sistemleri çevresel ve iç bozuculardan etkilenmekte ve bu tahmin edilemeyen bozucular denetçi performansını ciddi şekilde olumsuz etkileyebilmektedir. Sistemler üzerinde, etkin bir bozucu dışlama performansı sağlandığında ise kontrol sistemleri için dayanıklı kontrol performansı elde edilebilir.

PI, PD, PID ve KDPID denetçiler kolay kullanımlarının yanı sıra bazı zayıf yanları da hala bulunmaktadır. Çevresel bozucu etkiler ve sistem tarafından oluşturulan iç bozucular bunlardan bazılarıdır. Son yıllarda PI, PD, PID ve KDPID denetçilerin bozucu dışlama kapasitesi üzerine çeşitli çalışmalar yapılagelmiş ve birçok öneri ileri sürülmüştür [52-62, 71-72,77]. Bu önerilerden biri de kapalı çevrim kontrol sistemlerinde RDR ile bozucu dışlama kapasitesinin belirlenmesidir [53-55]. RDR indeksi bazı çalışmalarda denetçi tasarımında [62, 77] ve bozucu dışlama performansının incelenmesinde [57] uygulanmıştır.

Pratik kontrol uygulamalarında, bozucu dışlayıcı kontrol yaygın olarak iki yöntemle uygulanmaktadır;

- Açık Yaklaşım Yöntemleri: Filtreler, gürültü ve durum gözleyiciler, bozucu tahmin ediciler, uyarlanabilir durum geri besleme denetçileri gibi ek ifadeler ve ek bloklar ekleyen yöntemler [110-113].
- Kapalı Yaklaşım Yöntemleri: Denetçilerin yapısal olarak RDR özelliklerini geliştirerek önceden tanımlı bir modele göre, kararlılık ve kutup yer değiştirmeye dayalı yöntemler [114-115]. Öngörülemeyen bozucu etkilere karşı dayanıklı kontrol sistemleri için, kontrol sisteminin duyarlılık fonksiyonunun (sensitivity function) sınırlanması [71] ve RDR indeks performansının artırılmasına dayanan tasarım yöntemleri öneren yaklaşımlar [53-55].

Temelde, yerleşme noktası kontrol performansı ile bozucu dışlayıcı kontrol performansı arasında ters ilişki vardır [55]. Tasarım probleminin ana hedefi, hem bozucu dışlama performansı hem de yerleşme noktası kontrol performansının kabul edilebilir derecede iyi olmasını sağlayan bir denetçi katsayılarının belirlenmesidir.

Literatürde denetçi tasarımında bozucu dışlama ile ilgili çok sayıda çalışmalar yapılmıştır. Bu çalışmalar yukarıda da belirtildiği gibi iki metotla uygulanmaktadır. Kapalı yaklaşım metodu ile yapılan çalışmalarda bazıları şunlardır. Koussiouris ve arkadaşları [115] bozucu dışlama, kararlılık ve kutup yerleştirme kullanarak ayrıştırma için çeşitli frekans bölgesi koşulları sunmuş ve diğer birçok çalışmada ise bozucu dışlama denetçi tasarım problemi, duyarlılık fonksiyon genliğinin minimizasyonu bakımından ele almıştır [71,116-117]. Szita ve arkadaşları [114] zaman gecikmeli sistemler için önceden tanımlanmış bir referans modeline göre kabul edilebilir bozucu dışlama elde etmek için frekans bölgesinde bir tasarım yöntemi önermiştir.

Ayrıca, yüksek kazançlı denetçiye dayalı bozucu dışlama kontrolü, genellikle ölçülemeyen bozucuların dışlanması olarak önerilmiştir [111,116]. Bununla birlikte çok sayıda çalışmada yüksek kazançlı kontrol uygulamaları ele alınmıştır [118-121]. Diğer bir metot olan açık yaklaşım ile ilgili yapılan çalışmalarda ise, Vrancic ve arkadaşları referans giriş filtresi ekleyerek PID denetçisinin bozucu dışlamada oldukça etkili olduğunu göstermiştir [59]. Chang gürültü tahmin ediciler metodu ile denetçi bozucu dışlama etkinliği önermiştir [111]. Bu yaklaşım yöntemlerinden ilave fonksiyon ve bloklar kontrol sistemlerinin yapısını zorlaştırabileceğinden, denetçi tasarımında ve işlemlerinde hesaplama zorluklarına neden olabilir.

Denetçi tasarımında bozucu dışlama etkinliği, genellikle ölçülemeyen bozucuların bastırılması olarak önerilmiştir [24,111].

2.4 Referans Bozucu Oranı (RDR) Yöntemi

Geri beslemeli kapalı çevrim kontrol sistemleri için bu güne kadar çok çeşitli gürültü bastırma ve bozucu dışlama yöntemleri önerilmiştir [111,122]. Ogata, bir kontrol sistemi çıkışında gürültünün bastırılması için gerekli koşulları denetçi, sistem ve kapalı çevrim transfer fonksiyonları bakımından ifade etmiştir. Birim geri beslemeli bir kapalı çevrim kontrol sisteminin bozucu dışlama performansını iyileştirmek için $|C_{(s)}G_{(s)}| \ge 1$ durumunun olması gerektiğini önermiştir [24]. Çünkü yüksek açık çevrim kazancı durumunda $(|C_{(s)}G_{(s)}|\ge 1)$ gürültü girişli bir sistemin transfer fonksiyonu olan $P_d(s)=Q(s)/d(s)$ sıfır değerine yaklaşabilmektedir. Bozucu dışlama performansı kapalı çevrim sistemin duyarlılık fonksiyonunun minimize edilmesi ile iyileştirilmektedir [71]. Daha sonra, kontrol uygulamaları için kapalı çevrim kontrol sisteminin bozucu dışlama etkinliği RDR ölçütü ile karakterize edilmiştir [53-55].

Şekil 2.1'de verilen, girişine filtre F(s)) eklenmiş bir lineer sistem için d(s) = 0 durumunda referans girişinden sistem çıkışına referans işaret kanalı geçiş fonksiyonu $P_r(s)$ ve r(s) = 0olması durumunda bozucu girişinden sistem çıkışına bozucu işaret kanalı geçiş fonksiyonları $P_d(s)$ şöyle yazılabilir:



Şekil 2.1 : Filtre ve bozucu eklenmiş geri beslemeli kapalı döngü kontrol sistemi.

$$P_r(s) = \frac{Q_r(s)|_{d=0}}{r(s)} = \frac{C(s)G(s)}{1 + C(s)G(s)}$$
(2.10)

$$P_d(s) = \frac{Q_d(s)|_{r=0}}{d(s)} = \frac{G(S)}{1 + C(s)G(s)}$$
(2.11)

Bu geçiş fonksiyonları yardımı ile kapalı çevrim kontrol sisteminin çıkışındaki referans işaretin ve bozucu işaretin spektral gücü ise $s = j\omega$ dönüşümü uygulanarak şöyle ifade edilmiştir [54-55]:

$$\left|Q_{r}(j\omega)\right|_{d=0}^{2} = \left|P_{r}(j\omega)\cdot r(j\omega)\right|^{2} = \left|P_{r}(j\omega)\right|^{2}\cdot\left|r(j\omega)\right|^{2}$$
(2.12)

$$\left|Q_{d}(j\omega)\right|_{r=0}^{2} = \left|P_{d}(j\omega) \cdot d(j\omega)\right|^{2} = \left|P_{d}(j\omega)\right|^{2} \cdot \left|d(j\omega)\right|^{2}$$
(2.13)

Haberleşme kanallarının sinyal iletim kalitesini ifade eden Sinyal Gürültü Oranı (Signal to Noise Ratio/SNR) ölçütüne benzer şekilde, kapalı çevrim sistemlerin bozucu dışlama kapasitesi RDR ölçütü

$$RDR = \frac{\left|Q_r(j\omega)\right|^2}{\left|Q_d(j\omega)\right|^2} = \frac{\left|P_r(j\omega)\right|^2 \cdot \left|r(j\omega)\right|^2}{\left|P_d(j\omega)\right|^2 \cdot \left|d(j\omega)\right|^2}$$
(2.14)

ile ifade edilmiştir. Burada bozucu dışlama performansının doğru ölçülebilmesi için referans işaretin enerjisi $|r(j\omega)|^2$ ile bozucu işaretin enerjilerinin eşit olduğu $|d(j\omega)|^2$ varsayılmıştır. Bu durumda RDR ölçütü,

$$RDR = \frac{\left|P_r(j\omega)\right|^2}{\left|P_d(j\omega)\right|^2} = \left|C(j\omega)\right|^2$$
(2.15)

ifadesi elde edilir. Burada, çok yüksek rakamsal değerleri nedeni ile RDR indeksinin desibel türünden ifade edilmesi tavsiye edilir.

$$RDR_{dB}(\omega) = 20\log|C(j\omega)| \tag{2.16}$$

Açısal frekansa ω bağlı ifade edilen RDR ölçütü her frekans bileşeni için kontrol sisteminin bozucu işareti referans giriş işaretine göre ne oranda dışlayacağını ifade eder. Pratik kontrol sistemleri genelde düşük frekans bölgesinde çalışan sistemlerdir. Bu nedenle kontrol sisteminin düşük frekans bölgesinde yüksek RDR değerlerine sahip olması bozucu dışlama kapasitesinin yüksek olmasını sağlar. Bu nedenle bozucu dışlayıcı en uygun denetçi tasarımı aşağıdaki kıstasa uyulması ile sağlanır [62,77].

$$\min\{RDR_{dB}(\omega)\} \ge M \quad , \omega \in [\omega_{\min}, \omega_{\max}]$$
(2.17)

Bu kıstas $\omega \in [\omega_{\min}, \omega_{\max}]$ bölgesinde RDR performansının bir alt limit olan $M \in R$ değerinden yüksek olmasını sağlar.

2.5 PIDA Denetçi Yapısı

Klasik PID'ye ivme terimi eklenerek PIDA denetçi yapısı elde edilir. PIDA denetçi tasarımında kullanılan yöntemlerden Dorf's yaklaşımı baskın kök konumlarını dikkate alarak bir karakteristik denklemi, sistemin kapalı çevrim geçiş fonksiyonunu kullanarakta diğer karakteristik denklemi elde eder. Bu iki karakteristik denklemi eşitleyerek PIDA denetçinin parametrelerini nümerik olarak sistematik hesaplar [123]. Katsayı Diyagram Metodu (KDM) [124-125] ise verilen karakteristik denklemin katsayılarına dayanır. Bu yaklaşımda sistemin derecesi PIDA denetçinin derecesinden büyük alınır. Kitti's yönteminde ise sadece kazanç değiştirilerek daha hızlı cevap elde edilebilir [126]. Literatürde önerilen analitik yöntemlerin dışında da çeşitli optimizasyon yöntemleri PIDA tasarımında yaygın kullanılmaya başlanmıştır [49,127-130].

PIDA denetçinin matematiksel ifadesi Denklem 2.18'deki gibidir.

$$C(s) = K_p + \frac{K_i}{s} + K_d s + K_a s^2$$
(2.18)

PIDA denetçi ile kontrol edilen birim geri beslemeli bir sistem Şekil 2.5'de verilmektedir. PIDA denetçilerin kesir dereceli versiyonu ise Denklem 2.8'de verilen KDPID denetçiye ivme terimi ($K_a s^2$) eklenerek KDPIDA olarak elde edilmektedir.



Şekil 2.2 : Kapalı çevrim PIDA kontrol sistemi.

2.6 Tezde kullanılan Sezgisel Optimizasyon Algoritmaları

Optimizasyon, genel olarak bir sistemde var olan kaynakların en verimli şekilde kullanılarak belirli amaçlara ulaşmayı sağlayan alternatifler içerisinden en iyi isteneni bulmak ve tanımlamak için matematiksel sonuçların ve sayısal yöntemlerin bir bütünü olarak ifade edilebilir [131].

Optimizasyon teknikleri yüzyılı aşkın bir süredir kullanılmaktadır. Başlangıçta, diferansiyel analizde, birçok pratik durumda ve teorik problemlerde ortaya çıkan fonksiyonların maksimum veya minimumlarını bulmak için uygulanan temel araç olmuştur [132]. Yirminci yüzyılın başında, makinelerde işleri verimli bir şekilde planlamak için kullanılmıştır. 1900'den itibaren bu işlemlerin matematiksel modelleri ve optimizasyon tekniklerinin geliştirildiği görülmektedir [133]. 20. Yüzyılın ortalarından itibaren bilgisayarların geliştirilmesi ile optimizasyon problemlerinin çözümleri programlama algoritmaları ile bir ileri aşamaya taşınmıştır [134]. Geleneksel optimizasyon tekniklerine ek olarak son yıllarda sezgisel ve meta sezgisel gibi yeni optimizasyon yöntemleri geliştirilmeye başlanmıştır [135-138].

Optimizasyon teorisinin, mühendislik problemlerinin çözümünde önemi sürekli artmaktadır. Bunun nedeni, uygulamalı matematik, bilgisayar bilimi, mühendislik, ekonomi de dâhil olmak üzere optimizasyonun çok çeşitli alanlarda kullanılmasıdır [139-143].

Optimizasyon teorisinin matematiksel sonuçlarını ve sayısal tekniklerini mühendislik problemlerine uygulamak için, optimize edilecek mühendislik sisteminin sınırlarını açıkça tanımlamak ve problemi açıkça ifade edecek bir model oluşturmak gerekir. Bu bileşik aktivite, mühendislik optimizasyonu problemini formüle etme sürecini oluşturur. İyi problem formülasyonu, bir optimizasyon çalışmasının başarısının mihenk taşıdır [144].

Birçoğu doğal sistemlerden esinlenen sezgisel, meta-sezgisel ve evrimsel algoritmalar, doğrusal programlama, doğrusal olmayan programlama, tamsayı programlama gibi diğer optimizasyon teknikleriyle çözülmesi zor veya imkansız olan optimizasyon problemlerine iyi yaklaşık çözümler hesaplamak için yaygın olarak kullanılan optimizasyon yöntemleridir. Sezgisel, Meta-sezgisel ve evrimsel algoritmalar, çok çeşitli gerçek dünya ve karmaşık mühendislik problemlerini çözmede etkili olduğu kanıtlanmış, problemden bağımsız geniş uygulanabilir yöntemlerdir. Son yıllarda sezgisel, meta-sezgisel ve evrimsel algoritmalar, gerçek dünyayı ve karmaşık mühendislik optimizasyon problemlerini çözmek için popüler yöntemler haline gelmiştir [11,74,109,145-153].

Kontrol mühendisliği problemlerinin çözümünde ve özelliklede denetçi tasarımlarında araştırmacıların önemli bir kısmı son yıllarda sezgisel algoritmaları tercih etmektedirler. Çünkü denetçi parametrelerinin analitik yöntemlerle çözümü oldukça zordur. Son yıllarda sezgisel algoritmalar kullanılarak denetçi peremeleri belirleme ile ilgi çok sayıda çalışma yapılmıştır. Bu sezgisel algoritmalardan bir kaçı aşağıda sıralanmıştır.

- Tabu Arama Algoritması [74,154-156]
- Tavlama Simülasyon Metodu Algoritması [157-159]
- Genetik Algoritma [35, 44-45, 60,160-163]
- Karınca Koloni Optimizasyonu Algoritması [36,164-170]
- Evrimsel Algoritma [171-176]
- Parçacık Sürü Optimizasyonu Algoritması [38,50,75-76,177-181]
- Yapay Arı Kolonisi Algoritması [182-183]
- Yarasa Algoritması [37,184-185]
- Ateş Böceği Algoritması [49,186-187]
- Gri Kurt Algoritması [188-191]
- Yapay Bağışıklık Algoritması [192-194]
- Guguklu (Cuckoo) Arama Algoritması vb. [195-197]

Kontrol alanındaki bilimsel çalışmalarda KDPID denetçiler temel denetleme organı olarak yaygınlaşmaktadır [26,198-202]. Ancak Yüksek dereceli sistemler için tercih edilen PIDA denetçilerin kesir dereceli versiyonu bu sistemlerin kontrolünü daha iyi sağlayabilir [40, 43-45]. Çünkü KDPIDA denetçilerde ayarlanan parametre sayısı artmaktadır. Ulaşılmak istenen kontrol sisteminin başarısı KDPIDA denetçinin katsayılarının uygun değerlerde seçilmesiyle sağlanabilir. Denetçi katsayılarının belirlenmesinde sıklıkla kullanılan yöntemlerden biri de sezgisel yöntemlerdir. Fazla zaman alması ve arama uzayının çok geniş olması gibi olumsuzluklardan dolayı bu yöntem her sistem için uygun olmayabilir. Bu nedenle, istenen davranışı gerçekleştirecek en uygun KDPIDA katsayılarının bulunması için sezgisel algoritmalara dayalı optimizasyon teknikleri kullanılabilir [75-76]. Çünkü sistemde iç ve dış etkilerden meydana gelebilecek bozucular erişilmek istenilen sonucu etkilemektedir. Dolayısıyla sezgisel algoritmalarla kesir dereceli PIDA denetçi tasarımı ve bozucu dışlama etkinliğinin belirlenmesi ile yüksek dereceli sistemlerin daha etkin kontrolünün yapılabilmesi için yöntemler belirlenebilir ve belirlenen yöntemler ile bu sistemlerde oluşabilecek bozucuların dışlanma performansı artırılabilir [203]. Denetçi parametrelerinin belirlenmesi konusunda kullanılmamış yeni sezgisel algoritmalar belirlenerek bu algoritmalarla KDPIDA denetçiler tasarlanabilir. Aşağıda verilen alt bölümlerde bu tezde kullanılan optimizasyon algoritmaları özetlenmiştir.

2.6.1 Parçacık sürü optimizasyon (PSO) algoritması

Bu alt bölümde detayları verilen PSO algoritması Bölüm 3.1'de önerilen PIDA denetçi tasarım yönteminde kullanılmıştır. Bu bölümdeki bilgiler bu tezden üretilen ve IDAP 2018 konferansında yayınlanan [50]'den alınarak aşağıda verildiği gibi özetlenmiştir;

"Parçacık sürü optimizasyonu, 1995 yılında Kennedy ve Eberhart tarafından lineer olmayan fonksiyonların optimizasyonu için kuş sürülerinin davranışları model alınarak önerilen bir sezgisel algoritmadır [178]. PSO, son yıllarda literatürde önemli yer tutan kesir dereceli sistemlerin kontrolü için yapılan optimizasyon çalışmalarında diğer optimizasyon algoritmaları ile kıyaslandığında daha objektif olduğu ve iyi bir performans gösterdiği ileri sürülmektedir [18,50,82].

PSO algoritmasına esin kaynağı olan kuş sürüleri, hayati ihtiyaçlarını karşılarken iletişim halinde hareket ederler. Sürünün lideri ihtiyacı karşılayacak en uygun pozisyona sahip bireydir. Sürekli hareket halinde olan kuşlar konumlarını sürü liderinin ve kendisinin o ana kadarki en iyi konumuna göre değiştirir. Her konum değişiminden sonra sürüde hedefe en uygun konumda olan kuş, sürüye liderlik eder. Sürüdeki kuşların konumlarının değişimi hedefe ulaşıncaya kadar devam eder. PSO algoritması da aynı yöntemi uygulayarak bir problemin en iyi sonucunu elde etmek için çözüm uzayında rastgele konumlara sahip bireylerden oluşan bir sürü oluşturur. Sürüdeki her bireye parçacık denir. Parçacıklar sürekli hareket halinde olan çözüm adaylarıdır. Her aday çözümünü probleme iletir. Problem her çözüm adayı için değerlendirilir. Probleme en iyi sonucu veren parçacık sürünün en iyi parçacığı kabul edilir. Sürünün en iyi parçacığı sürünün lideri olur. Bundan sonra tüm parçacıklar konumlarını ve hızlarını sürünün liderine ve o ana kadarki en iyi konumlarına göre ayarlar. Bu ayarlamalar problem için en uygun parçacık bulunana kadar devam eder [177,204-205]. Şekil 2.3'de parçacığın konum değişimi ve Şekil 2.4'de ise PSO'nun akış diyagramı verilmiştir.

PSO algoritması sırasıyla aşağıdaki adımları izlemektedir.

- Başlangıç sürüsü (parçacıklar) oluşturulur.
- > Parçacıkların pozisyonları ve hızları rastgele belirlenir.
- Parçacıkların amaç fonksiyonu (uygunluk değeri) değerleri hesaplanır.
- Parçacıkların en iyi pozisyonu ve sürünün iyisi belirlenir.

Parçacıkların yeni hız ve pozisyonları sırasıyla Denklem 2.19 ve Denklem 2.20 ile bulunur [178].

$$vn[t+1] = w[t]vn[t] + c1r1(xL, n[t] - xn[t]) + c2r2(xG, n[t] - xn[t])$$
(2.19)

$$xn[t+1] = xn[t] + vn[t+1]$$
(2.20)

Burada,

- vn[t+1]: Parçacığın yeni hızı,
- w[t]: Eylemsizlik katsayısı (Parçacığın optimum noktalara yerleşmesine yardımcı olur),
- vn[t]: Parçacığın önceki hızı
- o cl: Kendi en iyi pozisyonunu hatırlama katsayısı
- \circ r1:[0-1] arası rastgele sayı
- \circ xL, n[t]: Parçacığın şu ana kadarki en iyi konumu
- *xn*[*t*]: Parçacığın önceki konumu
- o c2: Sürü liderinin pozisyonunu hatırlama katsayısı
- o r2: [0-1] arası rastgele sayı
- *xG*, *n*[*t*]: Sürü liderinin pozisyonu

Burada klasik PSO algoritması tezin sonraki bölümünde PIDA denetçi tasarımına uyarlanarak bir optimizasyon yöntemi geliştirilmiştir."



Şekil 2.3 : PSO algoritmasında parçacığın konum değişimi.



Şekil 2.4 : PSO algoritmasının akış diyagramı.

2.6.2 SOS optimizasyon algoritması

Bu alt bölümde detayları verilen SOS algoritması Bölüm 3.2'de önerilen PIDA denetçi tasarımı ve bozucu dışlama performansının iyileştirilmesi yönteminde kullanılmıştır.

Bu bölümdeki bilgiler bu tezden üretilen ve IDAP 2018 konferansında yayınlanan [207]'den alınarak aşağıda verildiği gibi özetlenmiştir;

"SOS (Symbiotic Organisms Search), Cheng ve Prayogo 'nun geliştirdiği popülasyon tabanlı bir algoritmadır [206]. Algoritma, ekosistemdeki organizmalar arasında simbiyotik ilişkileri taklit eder. En çok rastlanan üç simbiyotik ilişki algoritmanın temel evrelerini oluşturmaktadır. Sırasıyla mutualizm (karşılıklı fayda sağlanan), kommensalizm (biri fayda sağlarken diğeri ne fayda nede zarar sağladığı ilişki) ve parazitizmdir (biri fayda sağlarken diğerinin zarar gördüğü ilişki). Her evre, incelenen organizmanın başka organizmayla değiştirilip değiştirilmeyeceğini belirler. Bu üç evre gerçekleştikten sonra algoritmanın yeni iterasyonu başlar ve bu işlem sonlandırma kriteri sağlanıncaya kadar devam eder. Algoritmanın sözde kodu Şekil 2.5'de verilmiştir [207].

SOS algoritması işleyişinde, organizmalar popülasyonu olan bir ekosistemi oluşturur, her organizmanın uygunluk değeri bulunarak ve en iyi organizma belirlenir. Daha sonraki adımda en iyi organizma ile rastgele seçilen organizma arasında biyolojik etkileşimler gerçekleştirilerek yeni nesil oluşturulup ve ekosistem güncellenir. Arzu edilen ekosistem büyüklüğü veya belirlenen sonlandırma kriteri sağlandığı noktada algoritma çalışması durdurularak en iyi organizma optimum çözüme aktarılır.

Algoritmanın performans kararlılığının düzeltilmesine yarayan, algoritmik parametreye ihtiyaç duymaması SOS'u diğer optimizasyon algoritmalardan ayıran başlıca niteliktir [208]."

Başla

Rastgele başlangıç popülasyonu üret, Xi (i = 1, 2, ..., n)

While durdurma kriterlerine ulaşılmadıkça do

```
For i = eco_size
```

En iyi organizmayı bul, Xbest

// Mutualizm evresi

j != i şartı ile rastgele, organizmalardan birini al, Xj

[Xinew, Xjnew] = *mutualizm*(Xi, Xj, Xbest)

If f([Xinew, Xjnew]) < f([Xi, Xj])

Xinew ve Xjnew çözümlerini Xi ve Xj ile değiştir

End if

// Kommensalizm evresi

j != i şartı ile rastgele, organizmalardan birini al, Xj

Xinew = *commensalism*(Xi, Xj, Xbest)

If f(Xinew) < f(Xi)

Xinew çözümünü Xi ile değiştir

End if

// Parazitizm evresi

j != i şartı ile rastgele, organizmalardan birini al, Xj

Xparazit = *parazitizm*(Xi)

If f(X parazit) < f(X j)

Xparazit' i Xj ile değiştir

End if

End for

End while

Bitir - Ekosistemdeki uygunluk değeri en iyisini Xbest' de tut

Şekil 2.5 : SOS sözde kodu.

3. PIDA DENETÇİ TASARIMI VE BOZUCU DIŞLAMA PERFORMANSININ İYİLEŞTİRİLMESİ

Tezin bu bölümünde PIDA denetçilerin çeşitli optimizasyon algoritmaları ile tasarımı yapılmış ve bozucu dışlama performansı incelenmiştir.

3.1 PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmesi

Bu bölümde önerilen PSO algoritması ile PIDA denetçi tasarım yöntemi bu tezden üretilen ve IDAP 2018 konferansında yayınlanan [50]'den aşağıda verildiği gibi özetlenmiştir;

"Tezin bu bölümünde yüksek dereceli sistemlerin kontrolünde kullanılan PIDA denetçi parametrelerinin PSO algoritması yardımıyla belirlenmesi üzerine bir yöntem geliştirilmiştir. Yüksek dereceli sistemlerin kontrolünde klasik denetçiler bazen yetersiz kalabilmektedir. Denetçi tasarımında karşılaşılan bu yetersizliğe çözüm bulabilmek için, bu sistemler için önerilen yöntemlerden biri olan PIDA denetçi tasarımında sezgisel optimizasyon algoritmaları uygulanarak başarı elde edilmiştir. Gerçekleştirilen bu tasarım yöntemi ile elde edilen PIDA denetleyicinin başarımı, literatürdeki Gradiyant arama [209] ve Genetik algoritma optimizasyon yöntemleri ile karşılaştırılmıştır. Önerilen yöntemin etkinliği elde edilen denetçinin birim basamak cevabı ve frekans tepkisi kullanılarak, literatürdeki mevcut yöntemlerle kıyaslanmış ve simülasyon sonuçları karşılaştırılarak daha etkin olduğu görülmüştür [203].

3.1.1 PSO Yöntemi ile PIDA Denetçi Tasarımı

Şekil 2.2'de verilen birim geri beslemeli kapalı çevrim kontrol sisteminde, sistemin çıkışının giriş sinyalini takip etmesini sağlamak için PIDA denetçi parametrelerinin en uygun ayarlanması gerekmektedir. Optimizasyonun amacı Şekil 3.1'deki e(t) hata sinyalini minimize etmektir. Şekil 3.1'deki hata sinyali ve optimizasyon algoritmasının amaç fonksiyonu sırasıyla Denklem 3.1 ve Denklem 3.2 ile tanımlanabilir.

$$e(t) = r(t) - y(t)$$
 (3.1)

$$j(\theta) = \min(e^2) \tag{3.2}$$

Denklem 3.2'de negatif değerlerin etkisini yok etmek için karesel hata tanımı kullanılmıştır. Optimizasyon algoritmasında PIDA denetçisinin K_p (oransal), K_i (integral), K_d (türev) ve K_a (ivme) parametrelerinin optimum değerleri Denklem 3.2'deki amaç fonksiyonu sağlanmaya çalışılarak elde edilmiştir. PIDA denetçi tasarımına uyarlanan PSO algoritması ile optimizasyon süreci Şekil 3.1'de görülmektedir.



Şekil 3.1 : PSO ile PIDA denetçi tasarım süreci.

PIDA denetçi tasarımına uyarlanmış PSO algoritmasının adımları aşağıdaki gibi verilebilir;

- Sisteme giriş sinyali gönderilir r(t)
- PSO, ilk denetçi parametre değerlerini belirler.
- PIDA denetçi $(G_c(s))$ çıkış sinyalini (u(t)) üretir.
- Kontrol edilen sistem (G_p(s)) ve PIDA denetçi sinyaline (u(t)) göre sistemin çıkış sinyali (y(t)) üretilir.
- Sistemin çıkış sinyali, giriş sinyalinden çıkarılıp fark (e(t)) elde edilir ve farkın (hatanın) karesi (e^2) alınarak amaç fonksiyonu $j(\theta)$ oluşturulur.
- Amaç fonksiyonu $j(\theta)$, PSO da değerlendirilip yeni parametre değerleri üretilerek amaç fonksiyonu sağlanmaya çalışılır.
- PSO algoritmasının maksimum iterasyon sayısı sağlanıyorsa işlem bitirilir.

3.1.2 Örnek

Bu tasarımda, uygulama ve benzetim çalışması için kullanılan Matlab Simulink modeli Şekil 3.2'de verilmiştir. Bu model optimizasyon algoritmasında çağrılarak üretilen yeni PIDA parametrelerine göre çıkış ve hata değeri hesaplanmakta ve hatayı minimize etmek için parametreler sürekli güncellenmektedir.



Şekil 3.2 : Birim geri beslemeli kapalı çevrim sistemin Matlab Simulink modeli.

PIDA denetçi tasarımı için aşağıdaki sistem ele alınmıştır [44].

$$G(s) = \frac{s^2 + 12s + 36}{s^4 + 38s^3 + 73s^2 + 36s + 1}$$
(3.3)

Şekil 3.1'de verilen optimizasyon süreci ile Denklem 3.3'deki sistem için tasarlanan PIDA denetçisi, Denklem 3.4'de verilmiştir.

$$C_1(s) = 959.4627 + \frac{986.0837}{s} + 287.9132s + 0.5s^2$$
(3.4)

Şekil 3.3'de verilmiş olan, PIDA optimizasyonu sürecindeki amaç fonksiyonunun değişimi optimizasyon algoritmasının etkinliğini göstermektedir.


Şekil 3.3 : Optimizasyon sürecinde amaç fonksiyonunun değişimi.

Burada önerilen yöntemle elde edilen PIDA denetçisinin ($C_1(s)$) etkinliğini test etmek için [44]'de önerilen Gradiyant Arama ($C_{G6}(s)$) ve Genetik Algoritma ($C_{GA6}(s)$) optimizasyon yöntemleri ile elde edilen PIDA denetçileri ile karşılaştırma yapılmıştır. Referans [44]'de önerilen Gradiyant Arama ve Genetik Algoritma ile elde edilen PIDA denetçilerinin eşdeğer geçiş fonksiyonları sırasıyla Denklem 3.5 ve 3.6'da verilmektedir.

$$C_{G6}(s) = \frac{6.664s^3 + 3.197s^2 + 2.602s + 0.02777}{s^3 + 4.69s^2 + 5.498s}$$
(3.5)

$$C_{GA6}(s) = \frac{140s^3 + 253.7s^2 + 149.9s + 29.06}{s^3 + 15.59s^2 + 60.74s}$$
(3.6)

Şekil 3.4 $C_1(s)$, $C_{G6}(s)$ ve $C_{GA6}(s)$ ile kontrol edilen birim geri beslemeli kapalı çevrim kontrol sisteminin birim basamak tepkilerini vermektedir. Bu şekilden de görüleceği gibi tasarlanan yöntemle elde edilen denetçi $C_1(s)$ diğerlerine göre daha iyi performans sergilemektedir. Ayrıca şekil 3.5'de verilen $C_1(s)G(s)$ sisteminin frekans tepkisi de PIDA denetçisinin etkinliğini göstermektedir.



Şekil 3.4 : $C_1(s)$, $C_{G6}(s)$ ve $C_{GA6}(s)$ ile kontrol edilen sistemin birim basamak tepkileri.



Şekil 3.5 : $C_1(s)G(s)$ sisteminin Bode eğrisi.

PIDA denetçi yapıları yüksek dereceli sistemlerin kontrolünde önemli yer tutmaktadır. Dolayısıyla, bu denetçiler için optimum tasarım yöntemlerinin geliştirilmesi literatüre önemli katkı sağlayacaktır. Şekil 3.5'de sistemin frekans tepkisinde de görüldüğü gibi PSO algoritması ile tasarlanan PIDA denetçi tasarımı yöntemi iyi performans sergilemektedir."

3.2 SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Dışlama Etkisi

Bu bölümde önerilen SOS algoritması ile PIDA denetçi tasarım yöntemi ve bozucu dışlama performansının iyileştirilmesi çalışması, bu tezden üretilen ve IDAP 2018 konferansında yayınlanan [207]'den aşağıda verildiği gibi özetlenmiştir;;

"Tezin bu bölümünde PIDA denetçi yapısının SOS optimizasyon algoritması ile tasarımı yapılmış ve bozucu dışlama performansı iyileştirilmiştir. SOS optimizasyonu [210-212] ve kontrol sisteminin performans analizleri Matlab/Simulink ortamında geliştirilen simülasyon modelleri ile yapılmıştır. Bu simülasyon ortamında PIDA denetçi katsayılarının ayarlanabilmesi için sistemin ortalama karesel kontrol hatası metasezgisel bir yöntem olan SOS algoritması ile optimize edilmiştir. Tasarlanan PIDA denetçi sinin sisteme eklenen bozucu sinyaline karşı etkinliği literatürde var olan bir denetçi ile karşılaştırılmış ve simülasyon değerlerinin, daha iyi sonuç ürettiği gözlemlenmiştir.

3.2.1 PIDA denetçi yapısı ve bozucu dışlama performansı

Bu bölümde Şekil 2.2'de verilen PIDA kontrol yapısı ve Denklem 2.18'de verilen PIDA denetçi transfer fonksiyonu kullanılmıştır [213]. Bozucu girişi olan bir sisteminin kontrolünde uygun denetçi parametrelerinin belirlenmesi kritik öneme sahiptir [52, 54-55, 213-214]. Çünkü endüstride uygulanan denetçi sistemleri genellikle tahmin edilemeyen iç ve dış bozucu etkilerine maruz kalmaktadır. Bu nedenle çeşitli denetçi yapılarının kontrol sisteminde bozucuyu dışladığı pek çok çalışma yapılmıştır [215-221]. Endüstride kontrol uygulamalarında sistemin bozucu dışlama performansı dikkate alınmalıdır. Denetçi tasarım uygulamalarında kapalı çevrim kontrol sistemi tasarımında bozucu dışlama performansı ve referans giriş kontrol performansı arasında bir uyum olduğu iyi bilinmektedir.

Kapalı çevrim sistemlerinin bozucu dışlama etkinliği, kullanılan denetçinin gücüne bağlıdır. Güçlü kontrol, yüksek kazançlı denetçi tasarımı ile mümkün olabilir. Bununla birlikte, yüksek kazançlı denetçiler giriş sinyallerinin keskin değişikliklerinde çok yüksek aşmaların bir yan etkisine de sahip olabilmektedir. Çünkü genellikle yüksek frekanslı bileşenler keskin değişimler oluşturur ve bu bileşenler alçak geçiren bir filtre kullanılarak düzeltilebilir. Referans girişi filtreleme bu noktada bir çözüm olabilmektedir [54].



Şekil 3.6 : Bozucu girişli kapalı çevrim birim geri beslemeli PIDA kontrol sistemi.

Şekil 3.6'da bozucu girişe sahip, PIDA denetçi yapısı ile kontrol edilen birim geri beslemeli bir kontrol sisteminin blok şeması gösterilmektedir. Tasarlanacak PIDA denetçinin yüksek kazanç katsayıları ile sistemin bozucu dışlama etkinliği artırılabilir.

3.2.2 SOS algoritması ile PIDA denetçi tasarımı

SOS algoritması ile PIDA tasarımı işlem basamakları aşağıdaki gibi gerçekleştirilmiştir.

Adım 1 : K_p , K_d , K_i ve K_a parametrelerinin çözüm aralığını belirlenir.

Adım 2: Belirlenen aralıkta aday çözüm kümesini oluştur ve her bir aday çözüm için uygunluk değerlerini aşağıda verilen ortalama karesel hata (mean squared error) formülü ile hesaplanır.

$$MSE = \frac{1}{n} \sum_{i=1}^{n} \left(\hat{X}_{i} - X_{i} \right)^{2}$$
(3.7)

Adım 3: Optimum çözüme ya da maksimum iterasyon sayısına ulaşılmış ise işlemi sonlandır ve diğer durumda adım 4'e geçilir.

Adım 4: Aday çözümlere mutualizm, kommensalizm ve parazitizm işlemlerini uygulanarak adım 3'e dönülür.

Bu algoritmaya uygun akış diyagramı aşağıdaki Şekil 3.7'de görülmektedir.

3.2.2.1 Örnek

Bu tasarımda üzerinde çalışma yapılan SOS algoritması ile PIDA denetçinin bozucu dışlama etkinliğini gerçekleştiren denetçinin Matlab Simulink modeli Şekil 3.8'de

görülmektedir. SOS optimizasyon algoritması Matlab script olarak programlanmıştır. Bu script Simulink simülasyon modelini her yeni katsayı adayı için çağırır ve simülasyon sonucuna göre optimizasyona devam eder. Optimizasyon, model üzerinde PIDA parametreleri optimum değerlerine ulaşıncaya kadar sürer.

Aşağıda verilen sistemin geçiş fonksiyonu [44] için PIDA tasarımı yukarıda anlatılan SOS algoritması ile gerçekleştirilmiştir.

$$G(s) = \frac{s^2 + 12s + 36}{s^4 + 38s^3 + 73s^2 + 36s + 1}$$
(3.8)

SOS optimizasyon algoritmasında, ekosistemin boyu 20 olarak alınması istenilen sonucu vermiş ve Denklem 3.8'deki sistem ile Simulink simülasyon ortamı oluşturulmuş ve SOS optimizasyonu tamamlandığı zaman elde edilen PIDA denetçisi parametre değerleri

Denklem 3.9'da gösterilmiştir.

$$C_{PIDA}(s) = 675.452 + \frac{1124.2782}{s} + 880.3245s + 0.5s^2$$
(3.9)

Elde edilen bu PIDA denetçisinin performansının değerlendirilmesi için literatürdeki sunulan Gradiyant Arama tekniği ile tasarımı yapılmış olan denetleyici $(C_{G6}(s))$ ile karşılaştırılmıştır [44].

$$C_{G6}(s) = \frac{6.664s^3 + 3.197s^2 + 2.602s + 0.02777}{s^3 + 4.69s^2 + 5.498s}$$
(3.10)

Oluşturulan bu tasarımda SOS ile optimize edilen $C_{PDA}(s)$ ile karşılaştırılan $C_{G6}(s)$ denetçilerinin birim basamak cevapları Şekil 3.9'da görülmektedir. Aşımı biraz fazla olmasına karşın PIDA'nın daha iyi yerleşme sağladığı görülmüştür. Aşımın biraz fazla olması nedeni ile Şekil 3.9'de görülen birim basamak cevapları incelendiğinde literatürde önerilen yöntemle elde edilen PIDA denetçinin fazla avantaj sağlamadığı gibi görülse de tasarlanan bu denetçi sisteminin önerilen Denklem 3.9'daki PIDA denetçinin bozucu etkilere karşı Denklem 3.10 ile verilen denetçiye [44] kıyasla belirgin bir avantaj sergilediği açıkça görülmektedir.



Şekil 3.7 : SOS Algoritmasının PIDA'ya uygulanmasının akış diyagramı.



Şekil 3.8 : SOS algoritması ile tasarlanan PIDA kontrol sisteminin Matlab Simulink modeli.



Şekil 3.9 : SOS algoritması ile tasarlanan PIDA kontrol sisteminin birim basamak tepkileri.

Bu tasarımda Şekil 3.8'deki modele, bozucu etkisini gözlemlemek için 9. saniyede Şekil 3.10'da görülen basamak fonksiyonu dalga formunda bozucu işareti olarak uygulanmıştır.



Şekil 3.10 : Sisteme eklenen giriş bozucu işareti.

Şekil 3.11'de eklenen bozucu için elde edilen denetçi sisteminin birim basamak cevapları görülmektedir. Burada hedeflenen 9. saniyede sisteme uygulanan bozucu işaretten sistemin etkilenmemesi ve dolayısı ile mümkün olduğunca bozucusuz Şekil 3.9'daki sistem cevabına yakın bir cevap elde edilmesidir. $C_{G6}(s)$ kontrol yapısı 1 genlikli bozucu karşısında Şekil 3.11'de görülen cevabı vermiştir. Tasarımı yapılan $C_{PIDA}(s)$ ise 1 genlikli bozucuya karşı Şekil 3.9'da görülen cevap ile aynı cevabı vermiştir. Bozuculu etkiyi görünür kılabilmek için bozucu genliği 500 civarına çıkarılmış ve Şekil 3.11'de görülen cevap elde edilmiştir. Buna $C_{PIDA}(s)$ tasarımının 500 genlikli oldukça şiddetli sayılabilecek bir bozucuya karşı cevabının, $C_{G6}(s)$ 'nın 1 genlikli bozucuya karşı olan cevabından çok daha iyi olduğu görülmektedir. Bu sonuçlar Şekil 3.11'de $C_{PIDA}(s)$ ile gerçekleştirilen kontrolün birim basamak cevabının ve bozucuya karşı denetçi performansının oldukça iyi olduğunu göstermektedir.

Bu tasarımla gerçek denetçi sistemlerinin ihtiyaç duyduğu bozucuya karşı dayanıklılık bakımından SOS ile optimize edilen PIDA denetleyicinin çok daha iyi performans sergilediği ve bozucu dışlama etkinliğinin daha da iyi olduğu görülmektedir.

Bozucu dışlama etkinliğini iyi olmasının bir sebebi de PIDA yapısının yüksek kazançlı denetçi tasarımına imkân sunabilmesi olarak görülebilir. Denetçi katsayılarının yüksek değerlere ulaşabilmesi, denetleyiciyi güçlü kılarak bozucuya karşı dışlama etkinliğini artırdığı görülmektedir.



Şekil 3.11 : Tasarlanan PIDA kontrol sisteminin bozucu eklenmiş birim basamak tepkileri.

3.3 PIA Denetçi Tasarımı ve Bozucu Dışlama Performansı

Bu tasarımda Oransal-İntegral-İvme (Proportional Integral Accelerator /PIA) denetçi parametreleri, RDR ölçütü ile kontrol hatası arasında bir uzlaşma sağlanarak Rasgele Arama (RA) optimizasyon algoritması ile elde edilmekte ve PIA denetçinin giriş gürültüsüne karşı performansı irdelenmektedir. Önce PIA denetçi ile kontrol edilen sistemin gürültüye karşı dayanıklılığı teorik olarak gösterilmiş ve daha sonra, parametreleri RA algoritması ile elde edilen PIA kontrol sisteminin performans analizleri Matlab/Simulink ortamında uygulama örnekleri ile gerçekleştirilmiştir.

Bu algoritma, rasgele arama yöntemine göre düşük hesaplama maliyetli bir stokastik arama yöntemidir ve bazı problemlerde oldukça iyi sonuçlar verebilmektedir. Bu nedenle uygulayıcılar ve teorisyenler için çekici bir özelliğe sahiptir. Programlama kolaylığı, hesaplama verimliliği ve hemen hemen her fonksiyon için geçerli olabilmesi bu avantajlardan birkaçıdır [222-224].

3.3.1 PIA denetçi yapısı

Jung ve Dorf tarafından 1996'da önerilen PIDA denetçilerde türevsel kısmının kullanılmaması durumunda PIA denetçi haline dönüşür. Son zamanlarda PIA denetçi üzerinde çalışmalar yapılmaya başlanmıştır. Örneğin klasik PI ile PIA karşılaştırılarak anahtarlamalı relüktans motor sürücü sistemi, sabit hızlı rüzgâr tribünü santralinde dinamik gerilim yanıtının kontrolünü optimize etmek için kullanılmıştır. Hibrit PSO ve Mürekkep balığı algoritmaları kullanarak fotovoltaik sistemler için optimize edilmiş PIA denetçi tasarımları gerçekleştirilmiş ve PIA'nın daha iyi performans sağladığı görülmüştür [225-227]. Kapalı çevrim birim geribeslemeli PIA denetçi sisteminin blok şeması Şekil 3.12' görülmektedir.



PIA denetçinin geçiş fonksiyonu şöyle ifade edilebilir.

$$C_{PIA}(s) = K_p + \frac{K_i}{s} + K_a s^2$$
(3.11)

3.3.2 PIA denetçi için RDR analizi ve bozucu dışlama performansı

Geri beslemeli kapalı çevrim kontrol sistemleri için çok çeşitli bozucu dışlama yöntemleri önerilmiştir [56,58,112,114,228]. Kapalı çevrim kontrol sistemlerinde RDR ölçütü, giriş bozucu dışlama kapasitesini açısal frekansa bağlı olarak ifade etmektedir. Kapalı çevrim kontrol sisteminin bozucu dışlama performansının iyileştirilmesini sağlamak için RDR hesaplamalarında optimizasyon yöntemleri uygulanmıştır [54-55,229]. Bu tasarımda, PIA denetçi ile kontrol edilen kapalı çevrim kontrol sisteminin bozucu dışlama performansının iyileştirilmesi RDR ölçütü kullanılarak gerçekleştirilmiştir. RDR analizi, sistem çıkışındaki referans sinyal enerjisinin bozucu dışlama performansının iyi olduğunu,

RDR<<1 olması kontrol sisteminin bozucu dışlama performansının yetersiz olduğunu gösterir [54-55]. İyi bir denetçi tasarımda optimizasyon işlemi RDR ölçütünün yüksek olmasını ancak kontrol hatasının düşük olmasını sağlamalıdır. Bu nedenle, RA algoritmasında RDR ölçütü ile kontrol hatası arasında bir uzlaşma sağlanarak optimizasyon yapılmıştır. Optimizasyon işlemi uzlaşma eğrisine göre yönetilerek eğri üzerinde optimal bir performans noktasına ulaşılmaya çalışılmaktadır. Bununla birlikte bozucu dışlama performansının doğru ölçülebilmesi için referans işaretin enerjisi $|r(j\omega)|^2$ ile bozucu işaretin enerjilerinin eşit olduğu $|d(j\omega)|^2$ varsayılmıştır [24, 62]. Bu durumda RDR ölçütü, Denklem 2.15'deki formda, çok yüksek rakamsal değerlere ulaşabileceğinden RDR indeksinin Denklem 2.16'daki desibel türünden ifade edilmesi tavsiye edilmektedir [55].

3.3.3 PIA denetçi için RDR ölçütünün elde edilmesi

Denklem 3.11'de verilen PIA denetçinin transfer fonksiyonunda $s = j\omega$ kullanılarak,

$$C(j\omega) = K_p + \frac{K_i}{j\omega} + K_a(j\omega)^2$$
(3.12)

$$C(j\omega) = K_p - j\frac{K_i}{\omega} - K_a\omega^2$$
(3.13)

$$C(j\omega) = \left(K_p - K_a\omega^2\right) + j\left(-\frac{K_i}{\omega}\right)$$
(3.14)

elde edilebilir. Gerekli düzenlemeler yapılırsa PIA denetçinin genliği şöyle yazılır,

$$\left|C(j\omega)\right| = \sqrt{\left(K_{p} - K_{a}\omega^{2}\right)^{2} + \left(-\frac{K_{i}}{\omega}\right)^{2}}$$
(3.15)

Buna göre PIA denetçisi için RDR ölçütü,

$$RDR_{PIA}(\omega) = \left(K_p - K_a \omega^2\right)^2 + \left(\frac{K_i}{\omega}\right)^2$$
(3.16)

ile ifade edilir. Burada K_p , K_i ve K_a PIA denetçisinin kazanç katsayılarıdır. Bir PIA denetçinin tasarımında istenilen kontrol cevabını elde etmek için bu 3 tasarım parametresi optimal olarak belirlenir. Şekil 3.13'de tasarım katsayılarının 1 olması durumu için ($K_p = 1, K_i = 1$ ve

 $K_a = 1$) PIA ve PI denetçi RDR performansları, $0 < \omega < 1000 rad / s$ bölgesinde incelenmiştir. Şekilde 3.13'de PIA denetçi 1 rad/s frekansı civarında PI denetçiden daha düşük RDR performansı göstermesine rağmen orta ve yüksek frekans bölgelerinde genelde daha iyi RDR performansı sergilediği görülmektedir. Ancak, 1 rad/s frekansa sahip bir bozucunun gelmesi durumunda sistemin çıkışında güçlenerek RDR değerini düşürdüğü şekilde görülmektedir.



Şekil 3.13 : Kapalı çevrim PIA ve PI kontrol sisteminin RDR spektrumları.

3.3.4 RA algoritması ile bozucu dışlamalı PIA denetçi tasarımı

PIA denetçi ile kontrol edilen kapalı çevrim kontrol sisteminin bozucu dışlama performansı dikkate alınarak, optimal tasarımı için uzlaşma eğrisi tabanlı RA algoritması uygulanmıştır [230]. Şekil 3.14'de görüldüğü gibi birim geri beslemeli PIA denetçi sistemine referans giriş filtresi F(s) eklenmiştir. Ön filtre F(s), girişteki çok yüksek frekans bileşenlerini filtrelemek üzere referans giriş sinyalini şekillendirmek için kullanılan birinci dereceden bir filtredir [54]. Böylece birim basamak tepkisi bozulmadan kontrol sisteminin RDR'ı, daha da artırılabilir ve hem bozucu dışlama hem de yerleşme noktası kontrol performanslarının iyileştirilmesi sağlanır.

Bu sistemde bozucu sinyali (*d*) kontrol edilen sisteme dışardan gelen ve kontrol sinyalinin üstüne ilave eklenen dış kaynaklı bir bozucu işareti olarak eklenmiştir.



Şekil 3.14 : Filtre eklenmiş PIA kontrol sistemi.

Şekil 3.14'de kullanılan ön filtre fonksiyonu şöyle yazılır [55],

$$F(s) = \frac{a}{s+a} \tag{3.17}$$

Burada $a = 1/\tau$ ve τ zaman sabitidir. Kontrol sisteminin birim basamak performansı, karesel hata toplamı ile şöyle değerlendirilir.

$$E = \frac{1}{T} \int_{0}^{T} e(t)^{2} dt$$
 (3.18)

T'nin bir periyot içinde $e(t) = r_f(t) - y(t)$ kontrol hatasının genliğinin (e'nin) en aza indirilmesi ve sistem çıkışının y(t), referans girişe r(t) yaklaştırılması kontrol sisteminin temel hedefidir. Diğer yandan, kontrol sisteminin bozucu dışlama performansını artırmak için minimum RDR şartının Denklem 3.16 ile ifade edilen PIA denetçisinin RDR ölçütü için sağlanması gerekmektedir. Tasarlanan bu kontrol yönteminin birincil amacı, sistemi kararlı tutmak ve referans girişi takip etmektir. İkincil amacı ise denetçinin minimum RDR seviyesinin birincil amacın sağlandığı koşulda artırılmasıdır. Aksi takdirde kontrol uygulaması için düşük kontrol edilebilirliğe sahip yüksek bozucu dışlama istenmez. Bu durum, çoklu amaç fonksiyonlu optimizasyon problemini gündeme getirir. Bu optimizasyon problemi minimum RDR kısıtlamalarının dinamik formu olan aşağıda verilen kısıt için çözülmüştür.

$$\min\left\{10\log RDR_{PIA}(\omega)\right\} \ge M(E),\tag{3.19}$$

$$M(E) = -\alpha \log_{10} E, \quad \omega \in [\omega_{\min}, \omega_{\max}]$$
(3.20)

Burada minimum RDR kısıtlaması için M(E) dinamik alt sınırdır. E'nin azalması bir α faktörü tarafından minimum alt sınırın M(E) artmasına neden olur. Denklem 3.21 uzlaşma eğrisi olarak adlandırılır. Burada α parametresi kabul edilebilir bir minimum RDR ve istenilen bir E değerini karşılamak için kullanılan logaritmik bir uzlaşma katsayısıdır ve aşağıdaki formda belirlenebilir,

$$\alpha = \frac{\min\left(10\log RDR_{PIA}\left(\omega\right)\right)}{\log_{10} E}$$
(3.21)

Uzlaşma eğrisi M(E) 'nin α parametresi için bir eğri çizilebilir [62]. Çizilecek bu eğri optimizasyonda kabul edilebilir minimum RDR için bir dinamik alt sınır ifade eder ve karesel hata toplamı *E* ile RDR ölçütü arasında bir uzlaşma sağlar.

Bu optimizasyon problemini çözmek için önerilen temel RA algoritmasının işlem basamakları şöyle özetlenebilir;

- Adım 1: K_p, K_i ve K_a denetçi parametrelerinin başlangıç değerleri, sistemi karalı yapan herhangi bir değere ayarlanır. Filtre ve karesel hata parametrelerinin başlangıç değerleri a ve E_{min} için yüksek bir değer belirlenir.
- Adım 2: Aşağıdaki verilen öz yinelemeli eşitliklerle arama uzayında rasgele yeni aday noktaları oluşturulur,

$$K_{pn} = K_{p} + (rand - 0.5)c_{g};$$

$$K_{in} = K_{i} + (rand - 0.5)c_{g};$$

$$K_{an} = K_{a} + (rand - 0.5)c_{g};$$

$$a_{n} = a + (rand - 0.5)c_{f}$$
(3.22)

- Adım 3: Çalışma frekans aralığını belirlemek için ω∈[ω_{min}, ω_{max}] ve min{RDR_{dB}} aralığı ile birim basamak tepkisi için *E* hata fonksiyonu hesaplanır.
- Adım 4: E_{\min} minimum hata için; $M(E_{\min}) = -\alpha \log_{10} E_{\min}$ dinamik RDR sınırı hesaplanır.
- Adım 5: Eğer $E < E_{\min}$ ve $\min\{RDR_{dB}\} \ge M(E_{\min})$ ise, $K_p = K_{pn}, K_i = K_{in}, K_a = K_{an}, a = a_n$ değerleri ve minimum enerji değeri $E_{\min} = E$ güncelleştirilir.
- Adım 6: *E*_{min} yeterince küçükse veya maksimum iterasyon sayısı aşılırsa, optimizasyon sonlanır. Aksi halde 2. adıma gidilir.

Burada c_g kazanç katsayıları ve c_f filtre katsayılarının rasgele değişim değerlerini belirler.

3.3.5 Uygulama örnekleri

PIA tasarım problemlerinde RDR performansının bir tasarım kriteri olarak kullanılması, kapalı çevrim kontrol sistemlerinin bozucu dışlama kapasitelerinin artırılmasına katkı sağlayabileceği öngörülmektedir. RDR tasarım sınırlamasının kullanılması arama bölgelerini daraltması nedeni ile sezgisel optimizasyon algoritmalarının etkinliğini artırabilir. Bu bölüm teorik bilgileri doğrulamak için bozucu toleranslı PIA denetçi örneklerini göstermektedir. Bu örnekler Matlab Simulink ortamında gerçekleştirilmiştir. Optimizasyonda parametrelerin rastgele değişim katsayıları $c_g = 0.05$ ve $c_f = 0.2$ olarak alınmıştır.

3.3.5.1 Örnek 1

Bu örnekte;

$$G(s) = \frac{1}{s^2 + 4s + 3} \tag{3.23}$$

olarak verilen kararlı ikinci dereceden bir sistemin transfer fonksiyonu için PIA denetçi tasarımının yerleşme noktası ve bozucu dışlama performansı incelenmiştir. Bu sistem için tasarım adımları uygulanarak aşağıdaki PIA denetçi elde edilmiş ve RDR performansı incelenmiştir.

$$C_{PIA_{\rm I}}(s) = 13.065 + \frac{11.8690}{s} - 0.6179s^2 \tag{3.24}$$

Şekli 3.15'de PIA denetçi tasarımı için RDR spektrumu görülmektedir. Özellikle sıfır ve çok düşük frekans bölgesinde çok yüksek RDR performansı ortaya koymaktadır ve bu frekans bölgesinde referans işaretin kontrol sistemi çıkışında çok daha baskın olacağını ifade etmektedir. Açısal frekansın düşük değerlerinde frekans bileşenleri için RDR performansının minimum olduğu görülmektedir ve çevresel bozuculara karşı bozucu dışlama performansı en kötü olacaktır. Yüksek frekans bölgesinde RDR indeksi tekrar yükselerek özellikle yüksek frekans bölgesinde etkili olan beyaz gürültüye karşı kontrol sisteminin dayanıklı olacağına işaret etmektedir. Şekil 3.16'da PIA denetçinin optimizasyonu esnasında tasarım parametrelerinin değişimini vermektedir. Şekil 3.17'de ise amaç fonksiyonu olan kontrol hatasının optimizasyon süresince değişimini göstermektedir. Bu grafikte hata değerinin sıfıra yakınsaması ve asimptotik olması optimizasyonu gerçekleştiğini ve kontrol performansının minimum RDR alt sınır değeri ile uzlaşarak optimize edildiğini göstermektedir. Optimizasyon tamamlandığında min $\{RDR_{dB}\} = 24.3026dB$ için kontrol hatasının, $E_{ma} = 0.003097$ değerine kadar düşmesi sağlanmıştır.

Şekil 3.18'de, Denklem 3.24'deki PIA ve Denklem 3.25'deki PI kontrol edilen Denklem 3.23'teki sistemin birim basamak cevapları ve bozucu girişi sönümleme performansları verilmektedir.



Şekil 3.15 : PIA denetçinin RDR spektrumu.



Şekil 3.16 : Optimizasyon işlemi sırasında tasarım parametresinin değişimi.



Şekil 3.17 : Optimizasyon sırasında E'nin değişimi.



Şekil 3.18 : PIA ve PI denetçi kontrol sisteminin birim basamak tepkisi.

Burada 20. saniyede birim basamak formunda bozucu sinyali kontrol edilen sistem girişine uygulanmış ve her iki kontrol sistemi için birim basamak tepkisi elde edilmiştir. Şekillerde PIA denetçinin klasik PI'ye göre daha iyi kontrol performansı sunabildiği açıkça görülmektedir. Bu sonuçlar yerleşme noktası filtreli iki serbestlik dereceli kapalı çevrim PIA denetçi tasarımının hem yerleşme noktası kontrol performansını hem de bozucu dışlama performansını birlikte iyileştirebildiğini göstermiştir. Bu örnekte uygulanan uzlaşma eğrisi tabanlı RA algoritmasının iyi performans sergilediği söylenebilir.

3.3.5.2 Örnek 2

Bu örnekte zaman gecikmeli;

$$G(s) = \frac{1}{9s+1}e^{-0.25s}$$
(3.26)

kararlı birinci dereceden bir sistemin transfer fonksiyonu için PIA denetçi tasarımının yerleşme noktası ve bozucu dışlama performansı incelenmiştir. Bu sistem için tasarım adımları uygulanarak Denklem 3.27'deki PIA denetçi elde edilmiş ve RDR performansı incelenmiştir. Optimizasyon sonucunda $\min{\{RDR_{dB}\}} = 21.6984 dB$ değeri için kontrol hatasının $E_{\min} = 0.006923$ değerine kadar düşmesi sağlanmıştır.

$$C_{PIA_2}(s) = 12.1614 + \frac{4.3926}{s} - 0.0001s^2$$
(3.27)

Ayrıca aynı sistem için Matlab/Simulink'te optimize edilmiş PI denetçi aşağıda verilmektedir.

$$C_{PI}(s) = 3.8074 + \frac{0.2379}{s} \tag{3.28}$$

Şekil 3.19'da, Denklem 3.27'deki PIA ile ve Denklem 3.28'deki PI ile kontrol edilen Denklem 3.26'deki sistemin birim basamak cevapları ve bozucu girişi sönümleme performansları verilmektedir.

Birinci örnekte olduğu gibi 20. saniyede birim basamak formunda bozucu sinyali kontrol edilen sistem girişine uygulanmış ve her iki kontrol sistemi için birim basamak tepkisi elde edilmiştir. Şekil 3.19'da görüldüğü üzere PIA denetçinin klasik PI'ye göre daha iyi kontrol performansı sunabildiği açıkça görülmektedir.

Bu sonuçlar yerleşme noktası filtreli birinci dereceli zaman gecikmeli kapalı çevrim PIA denetçi tasarımının hem yerleşme noktası kontrol performansını hem de bozucu dışlama performansını birlikte iyileştirebildiğini göstermiştir.



Şekil 3.19 : Zaman gecikmeli sistem için PIA ve PI kontrol sisteminin birim basamak tepkisi.

Böylece bu tasarımla, yerleşme noktası filtreli iki serbestlik dereceli kapalı çevrim sistem için PIA denetçi, RDR performansı analizine dayalı çoklu amaç fonksiyonlu RA algoritması ile tasarlanmıştır. Uygulamada tasarlanan PIA denetçilerin performansları klasik PI denetçilere kıyasla incelenmiştir. Tasarlanan PIA denetçilerin birim basamak yerleşme noktası kontrol performansı ile bozucu dışlama performanslarının birlikte iyileştirilebildiği gösterilmiştir. Bu tasarımla, birim geri beslemeli kontrol sistemlerinde denetçi fonksiyonunun enerji spektral yoğunluğu ile ifade edilen RDR performansının kontrol sistemlerinin bozucu dışlama performansının iyileştirilebilmesinde etkin bir şekilde uygulanabileceği görülmüştür. Elde edilen sonuçlar kontrol tasarım uygulamalarında önerilen PIA denetçi yapısının ve uygulanan optimizasyon yönteminin sistemlerin dayanıklı kontrol performansının artırılmasına katkı sağlayacağı söylenebilir.

3.4 Rastgele Arama Algoritması ile PIDA Denetçi Tasarımı ve Bozucu Dışlama Performansının İyileştirilmesi

Tezin bu bölümde kapalı çevirim geri beslemeli bir sistemde RA algoritması ile RDR indeksini maksimize ederken referans giriş kontrolü (set-point control) performansını iyileştiren çoklu-amaç fonksiyonlu PIDA denetçisi tasarım yöntemi geliştirilmiştir. Referans giriş kontrolü performansı ile bozucu dışlama denetçi performansı arasında ters ilişki vardır [55]. Bu tasarımın amacı, hem bozucu dışlama performansı hem de referans giriş kontrolü performansının kabul edilebilir sınırlar dâhilinde iyi olmasını sağlayan bir PIDA denetçi katsayılarının belirlenmesidir. Bu tasarımı gerçekleştirebilmek için RA algoritması modifiye edilerek uzlaşma eğrisi tabanlı bir pareto optimizasyon yöntemi önerilmiştir. Bunun için, PIDA denetçi RDR indeks formülasyonu çıkarılmıştır. Bu tasarım yönteminin sonuçları ve etkinliği iki PIDA denetçi tasarım örneği ile incelenmiştir. Tasarlanan PIDA kontrol sistemlerinin bozucu dışlama kapasitesi ve giriş bozucularına karşı dayanıklılığı gösterilmiştir.

3.4.1 Rasgele arama algoritmasının PIDA denetçiye uyarlanması

Bu tasarım işlemlerinin amacı ihtiyaç duyulan denetçi parametrelerinin değerlerini belirlemek ve en iyi değerleri bir optimizasyon algoritması ile bulup hedeflenen sonuca ulaşmaktır [231-237]. Model tabanlı kontrol sistemi tasarımında optimizasyon algoritmaları yardımı ile istenen kontrol performansını sergileyen optimal denetçi katsayıları belirlenir [24]. Sistemin karmaşıklığı ve performans kriterleri arttıkça en uygun denetçi tasarım problemi zorlaşır ve parametrelerin en uygun değerlerini belirlemede sezgisel algoritmalar kolaylık sağlar. Çünkü sezgisel algoritmalar ile uygun aday çözümlerin oluşturulması ve sistemde denenerek, her iterasyonda aday çözümlerin iyileştirilmesi sağlanabilmektedir.

RA algoritması parametre uzayında rastgele arama için önerilen temel bir algoritmadır ve yerel minimum değerini rasgele arama sonucunda bulan düşük maliyetli bir yöntemdir [238]. Düşük işlem maliyeti donanımsal gerçeklemelerde sistem performansının ve hızının artmasına olanak tanır. Bu nedenle gerçek zamanlı uygulamalar için diğer karmaşık metasezgisel yöntemlere göre daha etkin ve kullanım kolaylığı sağlar. Bununla birlikte RA algoritması, sürü tabanlı yöntemlere göre deneme-yanılma (Set and Trial) işleminde daha az işlem maliyetine sahiptir. Bu da gerçek zamanlı pratik uygulama için daha avantajlı olmasını sağlar. Ayrıca, kontrol sistemlerinin zaman bölgesi optimizasyonlarında sürü tabanlı yöntemler sıklıkla kararsız çözümlere yol açarak optimizasyon sürecini zorlaştırmaktadır. Fakat aday sürüsü yerine tek bir çözümü rastgele adımlarla arayan RA algoritması kontrol sisteminin zaman bölgesi tasarım optimizasyonlarında daha düşük olasılıkla kararsız çözümleri denemesi nedeni ile çok daha uygundur [237]. Bu tasarımda uygulanan RA algoritmasının temel adımları şöyledir.

Adım 1: Rastgele bir başlangıç aday çözüm oluştur.

Adım2: Aday çözümü optimizasyon probleminde denenir ve uygunluk değeri alınır.

Adım3: Uygunluk değeri yeterince iyi veya maksimum iterasyon sayısına gelinmişse optimizasyonu durdurulur. Diğer durumlarda Adım 4'e gidilir.

Adım 4: Aday çözümü rastgele değiştirilir ve Adım 2'ye dönülür.

3.4.2 RA algoritması ile tasarlanan PIDA denetçi yapısı

PIDA denetleyicisi üç sıfır ve bir kutuptan oluşturulur, PID denetçisine fazladan bir sıfırın eklenmesi ile analitik olarak PIDA denetçisi elde edilmiş olur [239].

PIDA denetçi tasarımı üzerine yapılan çalışmalardan bir diğeri de denetleyici parametrelerinin, çeşitli optimizasyon algoritmaları, kullanılarak elde edilmesi ve bazı performans endeksleri açısından değerlendirilmesidir [50,207,240]. PIDA denetçi ile kontrol edilen birim geri beslemeli bir sistem Şekil 2.2'de görülmektedir.

Gerçek kontrol uygulamalarında bozucu etkilere karşı dayanıklı denetçi parametrelerinin belirlenmesi kritik öneme sahiptir. Gerçek dünyada kontrol sistemleri genellikle tahmin edilemeyen çevresel bozucu etkilerine maruz kalmaktadır. Çeşitli denetçi yapılarının kontrol sisteminde bozucu etkilerini bastırdığı pek cok calışma yapılmıştır [241-249]. Bu nedenle, gerçek dünyadaki kontrol uygulamalarında sistemin bozucu dışlama performansı dikkate alınmalıdır. Kontrol mühendisliği uygulamalarında kapalı çevrim kontrol sistemi tasarımında bozucu dışlama performansı ve yerleşme noktası kontrol performansı arasında ters ilişki olduğu bilinmektedir. Bunun başlıca nedeni şöyle açıklanabilir; kapalı çevrim kontrol sistemlerinin giriş bozucu dışlama performansı, kullanılan denetçinin daha güçlü olması ile sağlanır. Güçlü denetçi, yüksek kazançlı denetçi tasarımı ile mümkün olabilir. Bununla birlikte, yüksek kazançlı denetçiler referans girişin keskin değişikliklerinde çok yüksek aşımlara ve yerleşme noktasına kadar salınımlara neden olur. Bu durum yüksek aşım ve salınımlı yerleşme noktası kontrol performansını düşürür. Hem güçlü denetçi ile bozucu etkilerinin dışlanması hem de yerleşme noktası kontrol performansının iyileştirilebilmeşi için alçak geçiren karakterde giriş filtreşi referans işarete uygulanır. Böylece, keskin değişimlere yol açan yüksek frekanslı bileşenler referans giriş işaretinden süzülerek kontrol sisteminde yüksek aşım ve yerleşme öncesi salınımları önlenmeye calışılır [55]. Bu tasarım referans giriş filtreli iki-serbestlik dereceli (2DOF) kapalı çevrim kontrol olarak adlandırılır [55,250]. Tasarlanan PIDA denetçinin yüksek kazanç katsayıları ile sistemin bozucu dışlama performansı artmaktadır.

PIDA denetçi parametreleri K_p, K_i, K_d ve K_a 'nın kapalı çevrim kontrol sisteminin RDR performansına etkilerini incelemek için Bölüm 2.4'te verilen geleneksel PID denetçi yapısının RDR yapısı yeniden düzenlenerek kullanılabilir. Denklem 3.29'da verilen PIDA denetçinin frekans cevabı transfer fonksiyonunda $s = j\omega$ yazılırsa,

$$C(s) = K_p + \frac{K_i}{s} + K_d s + K_a s^2$$
(3.29)

$$C(j\omega) = K_p + \frac{K_i}{j\omega} + K_d j\omega + K_a (j\omega)^2$$
(3.30)

$$C(j\omega) = K_p - j\frac{K_i}{\omega} + jK_d\omega - K_a\omega^2$$
(3.31)

$$C(j\omega) = \left(K_p - K_a\omega^2\right) + j\left(K_a\omega - \frac{K_i}{\omega}\right)$$
(3.32)

elde edilebilir. İfadelerde gerekli düzenlemeler yapılırsa PIDA denetçinin genliği şöyle elde edilir,

$$C(j\omega) = \sqrt{\left(K_p - K_a\omega^2\right)^2 + \left(K_a\omega - \frac{K_i}{\omega}\right)^2}$$
(3.33)

Buna göre PIDA denetçisi için RDR ölçütü Denklem 2.15'e göre,

$$RDR_{PIDA}(\omega) = \left(K_p - K_a \omega^2\right)^2 + \left(K_d \omega - \frac{K_i}{\omega}\right)^2$$
(3.34)

ile ifade edilir. Burada K_p , K_d , K_i ve K_a PIDA denetçisi kazanç katsayılarıdır. PIDA denetçinin tasarımında istenilen kontrol cevabını elde etmek için bu 4 tasarım parametresi optimal olarak belirlenir. Şekil 3.20'de tasarım katsayıların 1 olması durumu için ($K_p = 1, K_d = 1, K_i = 1$ ve $K_a = 1$) PIDA ve PID denetçi RDR performansları, $0 < \omega < 1000 rad / s$ bölgesinde incelenmiştir. Şekilde PIDA denetçi 1 rad/s frekansı civarında PID denetçiden daha düşük RDR performansı göstermesine rağmen düşük, orta ve yüksek frekans bölgelerinde genelde daha iyi RDR performansı sergilediği görülmektedir. Ancak, 1 rad/s frekansa sahip bir bozucunun gelmesi durumunda sistemin çıkışında güçlenerek RDR değerlerine düşürdüğü şekilde görülmektedir.



Şekil 3.20 : Kapalı çevrim PIDA ve klasik PID kontrol sistemninin RDR spektrumları.

3.4.3 RA algoritması ile bozucu dışlama performansı iyileştirilmiş PIDA denetçi tasarımı

PIDA denetçi sisteminin, bozucu dışlama performansı dikkate alınarak, en uygun tasarımı için uzlaşma eğrisi tabanlı RA algoritması uygulanmış ve Şekil 3.21'de görüldüğü gibi birim geri beslemeli PIDA denetçi sistemine referans giriş filtresi F(s) eklenmiştir. Ön filtre F(s), girişteki çok yüksek frekans bileşenlerini filtrelemek üzere referans giriş sinyalini şekillendirmek için kullanılan birinci dereceden bir filtredir [55,250-251]. Çünkü RDR endeksleri yüksek olan denetçilerin referans girişindeki hızlı değişikliklere karşı çok güçlü ve duyarlıdır. Denetçinin bu hassasiyeti birim basamak performansının azalmasına neden olur. Aynı zamanda buradaki yüksek aşımlar yüksek frekans bileşenleri içerir.

Bu yüksek aşımları azaltmak için, ön filtre, F(s), birim basamak girişini düzeltir. Böylece birim basamak tepkisi bozulmadan kontrol sisteminin RDR'ı, daha da artırılabilir ve hem bozucu dışlama hem de yerleşme noktası kontrol performanslarının iyileştirilmesi sağlanır. Bu sistemde bozucu sinyali (*d*), kontrol edilen sisteme dışardan gelen ve kontrol sinyalinin üstüne ilave eklenen dış kaynaklı bir bozucu işareti olarak varsayılmıştır.



Şekil 3.21 : Filtre eklenmiş PIDA kontrol sistemi.

Şekil 3.21'de kullanılan ön filtre fonksiyonu Denklem 3.17'deki gibi yazılır [55]. Öte yandan, kontrol sisteminin bozucu dışlama performansını artırmak için minimum RDR şartının Denklem 3.34 ile ifade edilen PIDA denetçisi RDR ölçütü için sağlanması gerekmektedir. Önerilen bu kontrol tasarım yönteminin birincil amacı, sistemi kararlı tutmak ve referans girişi takip etmektir. İkincil amacı ise denetçinin minimum RDR seviyesinin birincil amacın sağlandığı koşulda artırılmasıdır. Aksi takdirde kontrol uygulaması için düşük kontrol edilebilirliğe sahip yüksek bozucu dışlama istenmez. Bu durum, çoklu amaç fonksiyonlu optimizasyon problemini gündeme getirir. Bu optimizasyon problemi minimum RDR kısıtlamalarının dinamik formu Denklem 3.19'da verilen kısıt için çözülmüştür.

Burada minimum RDR kısıtlaması için M(E) dinamik alt sınırdır. E'nin azalması bir α faktörü tarafından minimum alt sınırın M(E) artmasına neden olur. Denklem 3.34 uzlaşma eğrisi olarak adlandırılır. Burada α parametresi kabul edilebilir bir minimum RDR ve istenilen bir *E* özelliğini karşılamak için kullanılan logaritmik bir uzlaşma katsayısıdır ve Denklem 3.21'deki formda belirlenebilir.

Şekil 3.22'de uzlaşma eğrisinin M(E) 'nin α parametresinin 4 değeri için bir çizimi görülmektedir. Bu eğri optimizasyonda kabul edilebilir minimum RDR için bir dinamik alt sınır ifade eder ve karesel hata toplamı E ile RDR ölçütü arasında bir uzlaşma sağlar. Optimizasyon işlemine uzlaşma eğrisi üzerinde veya üstünde kalan taralı bölgede izin verilir.



Şekil 3.22 : RDR ile karesel hata toplamı (E) ilişkisi.

Bu optimizasyon probleminin çözümü için modifiye edilen temel RA algoritmasının işlem basamakları şu şekildedir;

Adım 1: K_p , K_i , K_d ve K_a denetçi parametrelerinin başlangıç değerleri, sistemi karalı yapan herhangi bir değere ayarlanır. Filtre parametrelerinin başlangıç değerleri *a* ve E_{min} için yüksek bir değer belirlenir.

Adım 2: Aşağıdaki verilen öz yinelemeli eşitliklerle arama uzayında rasgele yeni aday noktaları oluşturulur,

$$K_{pn} = K_{p} + (rand - 0.5)c_{g};$$

$$K_{in} = K_{i} + (rand - 0.5)c_{g};$$

$$K_{dn} = K_{d} + (rand - 0.5)c_{g};$$

$$K_{an} = K_{a} + (rand - 0.5)c_{g};$$

$$a_{n} = a + (rand - 0.5)c_{f} \qquad (3.35)$$

Adım 3: Çalışma frekans aralığını belirlemek için $\omega \in [\omega_{\min}, \omega_{\max}]$, $\min \{RDR_{dB}\}$ ve birim basamak tepkisi için *E* hata fonksiyonu hesaplanır.

Adım 4: E_{\min} minimum hata için $M(E_{\min}) = -\alpha \log_{10} E_{\min}$ dinamik RDR sınırı hesaplanır.

Adım 5: Eğer $E < E_{\min}$ ve $\min\{RDR_{dB}\} \ge M(E_{\min})$ ise $K_p = K_{pn}, K_i = K_{in}, K_d = K_{dn}, K_a = K_{an}, a = a_n$ değerleri ve minimum enerji $E_{\min} = E$ güncelleştirilir.

Adım 6: E_{min} yeterince küçükse veya maksimum iterasyon sayısı aşılırsa, optimizasyon sonlanır. Aksi takdirde 2. adıma gidilir.

Burada c_g kazanç katsayıları ve c_f filtre katsayıları ilgili parametrelerin rasgele değişim aralığını belirler.

3.4.4 Simülasyon örnekleri

Tezin bu bölümde PIDA tasarım problemlerinde RDR performansının bir tasarım kriteri olarak kullanılması ve kapalı çevrim kontrol sistemlerinin bozucu dışlama kapasitelerinin artırılmasına katkı sağlayabileceği öngörülmüştür. RDR tasarım sınırlamasının kullanılması arama bölgelerini daraltması nedeni ile sezgisel optimizasyon algoritmalarının etkinliğini artırır. Teorik bilgileri doğrulamak için bozucu toleranslı PIDA denetçi örneklerini göstermektedir. Bu örneklerde Şekil 3.23'te verilen Matlab Simulink modeli kullanılmıştır. Optimizasyonda parametrelerin rastgele değişim aralığı $c_g = 0.05$ ve $c_f = 0.2$ olarak alınmıştır.



Şekil 3.23 : PIDA kontrol sisteminin Matlab/Simulink modeli.

3.4.4.1 Örnek 1

Bu örnekte $G(s) = 1/(s^2 + 4s + 3)$ olarak verilen kararlı ikinci dereceden bir sistemin transfer fonksiyonu için PIDA denetçi tasarımının yerleşme noktası ve bozucu dışlama performansının iyileştirilmesi gerçekleştirilmiştir. Bu sistem için tasarım adımları uygulanarak aşağıdaki PIDA denetçi elde edilmiştir.

$$C_{PIDA_{\rm i}} = 3.3058 + \frac{5.0320}{s} + 1.3897s + 0.0174s^2 \tag{3.36}$$

Şekli 3.24'de PIDA denetçi tasarımı için RDR spektrumu görülmektedir. Özellikle sıfır ve çok düşük frekans bölgesinde çok yüksek RDR performansı ortaya koymaktadır ve bu frekans bölgesinde referans işaretin kontrol sistemi çıkışında çok daha baskın olacağı gösterilmiştir. Açısal frekansı 1.8rad/s civarında olan frekans bileşenleri için RDR performansının minimum olduğu gösterilmiştir ve bu frekansda çevresel bozuculara karşı bozucu dışlama performansı en kötüdür. Yüksek frekans bölgesinde RDR indeksi tekrar yükselerek özellikle yüksek frekans bölgesinde etkili olan beyaz gürültüye karşı kontrol sisteminin dayanıklı olacağı gözlenmektedir. Şekil 3.25 PIDA denetçinin optimizasyonu esnasında tasarım parametrelerinin değişimini görülmektedir. Şekil 3.26 ise amaç fonksiyonu olan kontrol hatasının optimizasyon süresince değişimi görülmektedir. Bu grafikte hata değerinin sıfıra yakınsaması ve asimptotik olması optimizasyonun gerçekleştiğini ve kontrol performansının minimum RDR alt sınır değeri ile uzlaşarak optimize edildiğini göstermektedir. Optimizasyon tamamlandığında min $\{RDR_{dB}\}=10.2192dB$ için $E_{min}=0.0060$ değerine kadar kontrol hatasının düşmesi sağlanmıştır.



Şekil 3.24 : PIDA denetçinin RDR spektrumu.



Şekil 3.25 : Optimizasyon işlemi sırasında tasarım parametresinin değişimi.



Şekil 3.26 : Optimizasyon sırasında E'nin değişimi.

Şekil 3.27'de Denklem 3.36'daki PIDA kontrol sistemi ve klasik PID kontrol sisteminin ($K_p = 5.3211, K_i = 6.1205, K_d = 0.8199$) birim basamak cevabı ve bozucu cevapları simülasyon sonucu olarak sunulmuştur.



Şekil 3.27 : Optimize edilmiş PIDA ve PID denetçili kontrol sisteminin birim basamak tepkisi.

Burada 20. saniyede birim basamak formunda bozucu sinyali kontrol edilen sistem girişine uygulanmış ve her iki kontrol sistemi için birim basamak tepkisi elde edilmiştir. Şekillerde PIDA denetçinin klasik PID'ye göre daha iyi kontrol performansı sunabildiği açıkça görülmektedir. Bu sonuçlar yerleşme noktası filtreli iki-serbestlik dereceli kapalı çevrim PIDA denetçi tasarımının hem yerleşme noktası kontrol performansını hem de bozucu dışlama performansını birlikte iyileştirebildiğini göstermiştir. Bu örnekte uygulanan uzlaşma eğrisi tabanlı RA algoritmasının iyi performans sergilediği görülmektedir.

3.4.4.2 Örnek 2

Bu örnekte yüksek dereceli $G(s) = 1/(s^4 + 4s^3 + 6s^2 + 4s + 1)$ olarak verilen bir sistemin transfer fonksiyonu için PIDA denetçi tasarımının yerleşme noktası ve bozucu dışlama performansının iyileştirilmesi sağlanmıştır. Uygulanan yöntemle elde edilen PIDA denetçi aşağıda verilmiştir.

$$C_{PIDA_2}(s) = 34.2243 + \frac{26.9797}{s} + 10.5161s + 1.0779s^2$$
(3.37)

Şekil 3.28'de PIDA denetçi tasarımı için RDR spektrumu görülmektedir. Sıfır ve çok düşük frekans bölgesi RDR performansı oldukça yüksektir. Bu çıkışta referansın sıfır ve düşük frekans değişimlerinde baskın olacağını diğer bir ifade ile çıkışın referans girişe yakınsayacağını gösterir. En kötü RDR performansı 2 rad/s frekans civarında elde edilmektedir. Çünkü burada RDR spektrumu minimum değerine sahiptir ve bu bölgede bozucu işaretinin sistem çıkışındaki gücünün artması beklenir. Yüksek frekans bölgesinde RDR indeksinin yükselmesi özellikle yüksek frekans bölgesinde etkili olan beyaz gürültü gibi bozuculara karşı kontrol sisteminin dayanıklı olacağına işaret etmektedir. Şekil 3.29'daki optimizasyon süresince amaç fonksiyonun değişimi görülmektedir. Burada $\min{\{RDR_{dB}\}} = 29.7847 dB$ için $E_{\min} = 0.0002$ değerine kadar inmektedir. Şekil 3.30'da Denklem 3.37'deki PIDA ve klasik PID denetçilerin ($K_p = 2.0542, K_i = 0.5001, K_d = 2.0928$) birim basamak ve bozucu cevapları gösterilmiştir. Bu şekilde 20. saniyede bir birim basamak bozucu sinyali uygulanmış ve tasarlanan PIDA ve klasik PID denetçilerinin bu bozucuya cevapları gösterilmiştir. Bu örnekte PIDA'nın hem yerleşme noktası kontrol performansı hem de bozucu dışlama performansının PID denetçiye göre çok daha üstün olabileceği görülmüştür. Bu örnekte uygulanan optimizasyon yönteminin hem birim basamak yerleşme noktası

cevabını hem de bozucu dışlama performansını iyileştirebildiği ve klasik PID denetçiye kıyasla avantajlar sağlayabildiği görülmektedir.



Şekil 3.28 : PIDA denetçinin RDR spektrumu.



Şekil 3.29 : Optimizasyon sırasında *E*'nin değişimi.



Şekil 3.30 : Optimize edilmiş PIDA ve PID denetçili kontrol sisteminin birim basamak tepkisi.

Bu tasarımda referans giriş filtreli iki serbestlik dereceli kapalı çevrim PIDA denetçi tasarımı için RDR performansı analizine dayalı çoklu amaç fonksiyonlu RA algortimasının bir uygulaması gerçekleştirilmiştir. Bu uygulamada tasarlanan PIDA denetçilerin performansları klasik PID denetçilerle kıyaslanmış ve kontrol simülasyonları sonucunda tasarlanan PIDA denetçilerin birim basamak referans giriş kontrol performansı ile bozucu dışlama performanslarının birlikte iyileştirilebildiği görülmüştür. Temel RA algoritmasının optimizasyonu önceden tanımlanan uzlaşma eğrisine göre yönlendirilmiş ve RDR performansının yeterince yüksek olduğu bölgede kontrol hatasının minimizasyonu sağlanmıştır. Bu tasarımda literatürdeki temel çalışmaların üzerinde PIDA denetçi için hem RDR indeks formülasyonu hem de uzlaşma eğrisi tabanlı RA algoritmasının uygulaması geliştirilmiştir. Birim geri beşlemeli kontrol sistemlerinde denetçi fonksiyonunun enerji spektral yoğunluğu ile ifade edilen RDR performansının kontrol sistemlerinin bozucu dışlama performansının iyileştirilebilmesinde etkin bir şekilde uygulanabileceği gösterilmiştir. Elde edilen sonuçlar kontrol tasarım uygulamalarında önerilen PIDA denetçi yapısının ve uygulanan optimizasyon yönteminin sistemlerin dayanıklı kontrol performansının artırılmasında literatüre katkı sağlayacağı öngörülebilir.

4. KESİR DERECELİ PID VE PIDA DENETÇİ TASARIMI VE BOZUCU DIŞLAMA PERFORMANSININ İYİLEŞTİRİLMESİ

4.1 İki Serbestlik Dereceli Sistem için KDPID Tasarımı ve Bozucu Dışlama Performansının İyileştirilmesi

Literatürde önerilen KDPID denetçi sistemlerinin performansı ek bloklar ve sezgisel algoritmalarla daha da geliştirilebilir. Bu bölümde, bozucu dışlama ve referans giriş kontrol performansını geliştirmek için referans giriş filtresi içeren bir 2DOF KDPID kontrol sistemi tasarım şeması geliştirilmiştir. Bu tasarımda, bir KDPID denetçinin parametrelerinin hesaplanması ve birinci dereceden bir ön filtre fonksiyonunun referans giriş filtresi olarak kullanılması sağlanacaktır. Burada ön filtre fonksiyonu, bozucu dışlama performansı ile basamak cevabı performansı arasında ortaya çıkan bir tasarım dengesini ele almak için kullanılır. Bu bölümde, daha iyi bozucu dışlama performansı ile iyileştirilmiş bir basamak cevabı performansı sağlayabilen optimal referans giriş filtreli 2DOF KDPID tasarımı elde etmek amacıyla RA algoritması yeniden düzenlenerek KDPID denetçi parametreleri ve ön filtrenin katsayılarının eşzamanlı bulunması sağlanmıştır. Önerilen meta-sezgisel tasarım şemasının sonuçlarını göstermek için açıklayıcı örnekler sunulmuştur.

Bu bölümde, KDPID kontrol sistemlerinin bozucu dışlama performansını artırmak için bir tasarım şeması geliştirilmiştir. Geri besleme döngüsünün bilinmeyen ek giriş bozucuları için kapalı döngü KDPID kontrol sisteminin bozucu dışlama kapasitesinin belirlenmesi amacıyla RDR indeksinin kullanılması önerilmiştir [55]. Denetleyicinin gücü bozucu dışlama performansını iyileştirse de aşma ve yerleşme süresini artırarak basamak cevabı performansını bozar ve son olarak kararsızlığa yol açar. Bu nedenle, iyi bir bozucu dışlayıcı kapalı döngü kontrol sistemi tasarımı, basamak yanıtı performansı ve RDR performansı arasında bir dengeyi kurmayı gerektirir. Denetçi tasarımında bu karmaşıklığa bir çözüm bulmak için referans giriş filtresi olarak da bilinen bir ön filtre fonksiyonunu kullanarak referans-giriş şekillendirme stratejisi uygulayan 2DOF kontrol sistemi tasarım yaklaşımı geliştirilmiştir [76,250].

Tezin bu bölümünde önerilen algoritma, KDPID denetleyicinin beş tasarım parametresinden ve ön filtrenin bir parametresinden oluşan bir parametre arama alanında rastgele arama gerçekleştirir. Algoritma, bu katsayıları, önceden tanımlanmış RDR spesifikasyonlarını karşılarken tatmin edici adım yanıtı performansı sunan bir tasarım noktası bulmak için optimize eder. Bu nedenle, bu optimizasyon bir eşitsizlik RDR kısıtlamasına tabidir. Kontrol sistemi çıkışının referans girişe yakınlaştırılmasını sağlamak için, kontrol hatası karesinin toplamı, minimize edilen amaç fonksiyonu olarak kullanılır. Adım performansı ve RDR spesifikasyonları arasında optimizasyonda ortaya çıkan tasarım dengesini sağlamak için, dinamik RDR sınırının karesel hatalarının toplamına bağlı olarak değiştiği dinamik bir RDR kısıtlama formülasyonu kullanılır. Karesel hatanın toplamı azaldıkça, sağlanması gereken RDR sınırı artar ve bu, rasgele arama algoritmasının önce düşük bir hata elde edeceği ve düşük hata RDR sınırını daha yüksek bir seviyeye iteceği şekilde bir çözüm aramaya izin verir. Böylece, arama algoritması, arama alanında yüksek bir RDR ile düşük hata tasarım noktasına doğru hareket edebilir. Literatürde yapılan çalışmalarda [76, 250-252], yüksek RDR performansı ile birlikte kontrol sisteminin basamak tepkisini de iyileştirmek için referans giriş filtreli 2DOF KDPID denetleyici yapısı kullanan bir çalışmaya rastlanmamıştır. Bu nokta bu bölümde geliştirilen algoritmanın motivasyon kaynağı olmuş ve referans giriş filtreli 2DOF KDPID kontrol sistemi RA algoritması ile optimize edilerek RDR performansı indeksine bağlı bozucu dışlama performansını iyileştiren bir kontrol sistemi tasarım şeması geliştirilmiştir.

4.1.1 KDPID denetçide bozucu dışlama RDR indeksleri

İletişim kanallarının sinyal iletim kapasitesinin değerlendirilmesinde kullanılan SNR ölçüsüne benzer şekilde kapalı döngü kontrol sistemlerinin giriş bozucu dışlama kapasitesini değerlendirmek için kapalı döngü kontrol sistemlerinde RDR indeksi önerilmiştir [76,250,252]. Denetçi transfer fonksiyonunda *s* yerine $s = j\omega$ yazılarak RDR indeksi Denklem 4.1'deki gibi desibel (dB) cinsinden ifade edilebilir.

$$RDR_{dB}(\omega) = 20\log|C(j\omega)|$$
(4.1)

Bu denklem, farklı frekans bölgelerindeki kontrol sistemlerinin bozucu dışlama oranlarını değerlendirmek için yararlı bir araç olan RDR spektrumunu oluşturur. Pratik kontrol sistemleri çoğunlukla düşük frekanslı bölgelerde çalışır. Bu nedenle denetçi sistemlerinde bozucu dışlama performansını artırmak için düşük frekanslı bölgede daha yüksek RDR değerleri gerekmektedir. Bozucu sinyaller yüksek frekanslı bileşenler içerdiğinden, daha yüksek frekans bölgelerinde RDR'nin iyileştirilmesi, kontrol sistemini rastgele bozucu sinyallere karşı daha dayanıklı hale getirebilir.

KDPID denetçinin tasarımında istenilen kontrol performansını elde etmek için beş tasarım parametresinin en iyi şekilde ayarlanmasına ihtiyaç vardır. Kapalı döngü KDPID denetçinin Denklem 2.8'deki transfer fonksiyonunun frekans tepkisi Denklem 4.2'deki gibi ifade edilebilir [54]. Burada $s = j\omega$ yazılırsa transfer fonksiyonu şöyle ifade edilir.

$$C(j\omega) = K_p + \frac{K_i}{(j\omega)^{\lambda}} + K_d (j\omega)^{\mu} = K_p + K_i \omega^{-\lambda} j^{-\lambda} + K_d \omega^{\mu} j^{\mu}$$
(4.2)

$$s^{\alpha} = j^{\alpha}\omega^{\alpha}, \qquad j^{\alpha} = \cos\left(\left(\frac{\pi}{2}\right)\alpha\right) + j\sin\left(\left(\frac{\pi}{2}\right)\alpha\right)$$
(4.3)

yazıldığında KDPID denetçinin genlik cevabı aşağıdaki gibi türetilir.

$$|C(j\omega)| = \left(\left(K_p + K_i \cos\left(\frac{\pi}{2}\lambda\right)\omega^{-\lambda} + K_d \cos\left(\frac{\pi}{2}\mu\right)\omega^{\mu} \right)^2 + \left(K_d \sin\left(\frac{\pi}{2}\mu\right)\omega^{\mu} - K_i \sin\left(\frac{\pi}{2}\lambda\right)\omega^{-\lambda} \right)^2 \right)^{1/2}$$

$$(4.4)$$

Bir kapalı döngü geri beslemeli sistemin RDR'ı, $RDR = |C(j\omega)|^2$ olduğundan, Denklem 4.4'i yeniden düzenlersek,

$$RDR(\omega) = \left(K_{p} + K_{i}\cos\left(\frac{\pi}{2}\lambda\right)\omega^{-\lambda} + K_{d}\cos\left(\frac{\pi}{2}\mu\right)\omega^{\mu}\right)^{2} + \left(K_{d}\sin\left(\frac{\pi}{2}\mu\right)\omega^{\mu} - K_{i}\sin\left(\frac{\pi}{2}\lambda\right)\omega^{-\lambda}\right)^{2}$$

$$(4.5)$$

şeklinde ifade edilebilir.

KDPID denetçi tasarımında gürültü bastırma etkinliği için bir çalışma frekansı aralığında denetçi sisteminin RDR kısıtlarının alt sınır aralığı Denklem 2.17'deki gibi belirlenebilir.

4.1.2 Rasgele arama algoritması ile KDPID denetçinin bozucu dışlama performansı

Bu bölümde, KDPID kontrol sisteminde bozucu dışlama performansını iyileştirmek için RA optimizasyon algoritmasını kullanan bir yöntem önerilmiştir. Şekil 4.1 referans giriş filtresi (F(s)) ekli 2DOF KDPID kontrol yapısını göstermektedir. Bu kontrol yapısı, bir kontrol sisteminin adım performansı ile RDR performansı arasındaki tasarım dengesini sağlamak için kullanılmıştır. Bozucu modeli, bilinmeyen bir harici kaynaktan sistem fonksiyonu (G(s)) girişine geldiği varsayılan ilave giriş bozucu sinyalidir. Denklem 3.17'de

fonksiyonu verilen bu ön filtre, referans girisindeki cok yüksek frekanslı bilesenleri filtreleyerek referans giriş sinyalini şekillendirmek için kullanılan birinci dereceden bir filtredir. Bu filtreyi kullanmanın ana nedeni, yüksek RDR indeksleri olan denetçilerin çok güçlü ve referans girişindeki hızlı değişikliklere duyarlı olmasıdır. Denetçilerin bu hassasiyeti, kontrol sisteminin basamak tepkisi performansının düşmesine neden olur. Böylece bu ön filtre ile kontrol sisteminin basamak tepkisini bozmadan RDR'ı daha da arttırılabilir. Kontrol sisteminin basamak tepkisi performansı, Denklem 3.18'de verilen kontrol sisteminin karesel hata toplamı ile değerlendirilir. Ortalama karesel hatanın (E) minimizasyonu ile bir (T) gözlem süresi boyunca kontrol hatalarının ortalama büyüklüğünün (e(t) = r(t) - y(t)) azaltılmasını ve kontrol sisteminin temel bir amacı olan referans girişe sistem çıktısının yakınlaştırılmasını sağlar. Öte yandan, kontrol sisteminin bozucu dışlama performansını artırmak için, Denklem 2.17 ile verilen minimum RDR spesifikasyonunu kullanılmıştır. Bir denetçinin minimum RDR seviyesinin artırılması ikincil bir hedef olarak dikkate alınmalıdır, çünkü bir kontrol sistemi kriteri olan kontrol edilebilirlik sistemin kararlı olmasını ve referans girisi takip etmesini gerektirir. Aksi takdirde, kontrol uygulaması için düşük kontrol edilebilirliğe sahip yüksek bozucu dışlama performansı arzu edilmez. Bu nedenle, minimum RDR kısıtlamaları aşağıdaki gibi dinamik bir biçimde tasarlanmıştır:



Şekil 4.1 : 2DOF KDPID kontrol sisteminin blok şeması.

$$\min\{RDR_{dB}\} \ge M(E)$$

$$M(E) = -\log_{10}E$$
(4.7)

(4.6)
Burada M(E) en düşük RDR kısıtı için dinamik alt sınırdır. E'nin azalması, en düşük alt sınır M(E)'nin α faktörü kadar artırılmasına neden olur. Bu nedenle α kabul edilebilir ve istenen özellikleri karşılamak için kullanılan logaritmik bir uzlaşma katsayısıdır ve şöyle düzenlenebilir.

$$\alpha = -\frac{\min\left\{RDR_{dB}\right\}}{\log_{10}E} \tag{4.8}$$

Bu denetçinin parametrelerinin en iyi değerlerini belirlemek için temel RA algoritması [253] yeniden düzenlenmiştir. Simulasyonda $\alpha=2$ değeri kullanılmıştır.

Bu optimizasyon probleminde parametreleri belirlemek için rasgele arama algoritmasının işlem basamaklarını aşağıdaki gibidir.

Adım 1: K_p, K_d, K_i, λ ve μ denetçi parametrelerinin başlangıç değerleri, sistemi karalı yapan herhangi bir değere ayarlanır. Filtre parametrelerinin başlangıç değerleri *a* uygun bir değere ayarlanır ve E_{min} için yüksek bir değer belirlenir.

Adım 2: Aşağıdaki gibi parametre arama uzayında rastgele yeni aday noktaları oluşturulur;

$$K_{pn} = K_{p} + (rand - 0.5)c_{g};$$

$$K_{in} = K_{i} + (rand - 0.5)c_{g};$$

$$K_{dn} = K_{d} + (rand - 0.5)c_{g};$$

$$K_{an} = K_{a} + (rand - 0.5)c_{g};$$

$$\lambda_{n} = \lambda + (rand - 0.5)c_{o};$$

$$\mu_{n} = \mu + (rand - 0.5)c_{o};$$

$$a_{n} = a + (rand - 0.5)c_{f}$$
(4.9)

Adım 3: Çalışma frekansı $\omega \in [\omega_{\min}, \omega_{\max}]$, aralığında $\min\{RDR_{dB}\}$ ve birim basamak tepkisi için *T* aralığında *E* hata fonksiyonu hesaplanır.

Adım 4: E_{\min} için dinamik RDR sınırı $M(E_{\min}) = -\log_{10} E_{\min}$ hesaplanır.

Adım 5: Eğer $E < E_{\min}$ ve $\min\{RDR_{dB}\} \ge M(E_{\min})$ ise parametrelerin mevcut değerleri yeni değerlerle $(K_p = K_{pn}, K_i = K_{in}, K_d = K_{dn}, \lambda = \lambda_n, \mu = \mu_n, a = a_n)$ ve minimum enerji $(E_{\min} = E)$ güncellenir. Adım 6: Eğer E_{min} yeterince küçükse veya maksimum iterasyon sayısı aşılırsa, optimizasyon sonlanır. Aksi takdirde 2. adıma gidilir.

Burada c_g kazanç, c_f filtre ve c_o kesir derece katsayıları, her bir iterasyonda ilgili parametrelerin rastgele değişim aralığını belirler. Optimizasyon sırasında, E 'nin minimum değeri E_{\min} parametresinde saklanır ve bu değer aynı zamanda mevcut çözümün ortalama karesel hatasıdır.

4.1.3 Simülasyon örnekleri

Bu bölümde KDPID denetçinin bozucu dışlama performansı iki tasarım örneği ile değerlendirilmiştir. Birinci örnek, doğrusal bir sistemin modeli için bir tasarım göstermektedir. İkincisi örnekte ise, Twin Rotor MIMO (Multi Input Multi Output/Çok Girişli Çok Çıkışlı) Sistemin (TRMS) doğrusal olmayan modeli için bir tasarım örneği sunulmuştur. Optimizasyon sürecinde Matlab Simulink simülasyon ortamı kullanılmaktadır. Şekil 4.2'de optimizasyon sürecinin aşamalarını görülmektedir. Önerilen RA algoritması, Simulink'teki simülasyon modeline aday noktaları gönderir. Simülasyon tamamladıktan sonra ortalama karesel hatası *E* optimizasyon algoritmasına gönderilir. Şekil 4.3 ise uygulama örneklerinde kullanılan 2DOF KDPID kontrol sistemi Matlab Simulink modelini göstermektedir.



Şekil 4.2 : Matlab / Simulink simülasyon ortamında optimizasyon süreci.



Şekil 4.3 : 2DOF KDPID kontrol sistemi Matlab / Simulink modeli.

4.1.3.1 Örnek 1

Bu örnekte Denklem 4.10'da transfer fonksiyonu verilen kapalı çevrim kontrol sisteminde bozucu dışlama performansını iyileştirmek için referans giriş filtreli 2DOF FOPID kontrol sistemi tasarlanmıştır.

$$G(s) = \frac{4}{s^2 - 3s + 2} \tag{4.10}$$

Logaritmik uzlaşma katsayısının $\alpha = 2$ alınması, optimizasyon sürecinde çok düşük *E* seviyesinde kabul edilebilir bir RDR performansı elde etmek için yeterlidir.

RA algoritması ile yapılan optimizasyonda tasarım parametrelerinin başlangıç değerleri $K_p = 1, K_i = 1, K_d = 1, \lambda = 1, \mu = 1$ ve a = 1 alınmıştır. Optimizasyonun sonucunda denetçi sisteminin tasarım parametreleri $K_p = 34.07$, $K_i = 17.44$, $K_d = 21.12$, $\lambda = -0.88$, $\mu = 1.25$ ve a = 12.69 olarak bulunmuştur. Şekil 4.4'de optimizasyon sürecinde E_{min} 'in düştüğü ve yakınsadığı görülmektedir. min $\{RDR_{dB}\} = 30.6$ 'da optimizasyon işlemi tamamlandığında E_{min} değeri 0.0138 kadar düştüğü görülmektedir. Şekil 4.5 tasarlanan KDPID denetçi sisteminin RDR spektrumunu göstermektedir. Bu grafikte, özellikle yüksek frekans aralığında çok yüksek RDR performansını ortaya konulduğu ve denetçi sistemi tarafından gürültü sinyali gibi yüksek frekanslı bozucuların güçlü bir şekilde bastırıldığını göstermektedir.



Şekil 4.4 : Optimizasyon süresince *E_{min}* yakınsaması.



Şekil 4.5 : KDPID denetçi sisteminin RDR spektrumu.

Şekil 4.6'da optimizasyon sürecinde KDPID denetçi tasarım parametrelerin aldığı değerler görülmektedir. Şekil 4.7'de KDPID denetçi tasarımının Matlab/Simulink'de gerçekleştirilen simülasyonunun birim basamak cevabı görülmektedir. Şekil 4.8'de ise denetçi tasarımının birim basamak cevabının yakın görünümü verilmektedir. Bu şekillerden görüleceği gibi, simülasyonda, 6.ncı saniyede ilave bir basamak giriş bozucusu uygulanmış ve bozucu

dışlama performansının oldukça yüksek bir iyileşme sağlamıştır. Bu örnek uygulamada, önerilen yöntemle hem basamak cevabının hem de bozucu dışlama performanslarının geliştirilebildiği gösterilmiştir.



Şekil 4.6 : Optimizasyon sürecinde KDPID denetçi tasarım parametrelerin aldığı değerler.



Şekil 4.7 : KDPID denetçi tasarımının Matlab/Simulink simülasyonun birim basamak cevabı.



Şekil 4.8 : Şekil 4.7'deki birim basamak cevabının yakınlaştırılmış görünümü.

4.1.3.2 Örnek 2

Bu tasarım örneğinde logaritmik konsensüs katsayısı $\alpha=2$ değeri için TRMS'nin yunuslama rotor hareketinin bozucu dışlama performansı için 2DOF KDPID kontrol sistemi tasarlanmıştır. TRMS rotor kontrol test platformunun şematik bir diyagramı Şekil 4.9'da görülmektedir. Yunuslama hareketi testi için, rotor açısı Θ 2DOF KDPID denetçi sistemi tarafından kontrol edilmektedir. TRMS test platformunun simülasyonu için doğrusal olmayan Simulink modeli kullanılmıştır [254].



Şekil 4.9 : TRMS rotor kontrol platformu [254].

2DOF KDPID denetçi tasarım parametreleri başlangıçta $K_p = 1, K_i = 1, K_d = 1, \lambda = 1, \mu = 1$ ve a = 1alınmıştır. Matlab / Simulink simülasyon ortamında optimizasyon süreci tamamlandığında denetçi sisteminin tasarım parametreleri $K_p = 20.18$, $K_i = 7.68$, $K_d = 5.63$, $\lambda = -0.97$, $\mu = 1.75$ ve a = 2.57 olarak elde edilmiştir. Şekil 4.10'da görüldüğü gibi E_{min} değeri yaklaşık olarak sıfıra yakınsamaktadır. Neticede min $\{RDR_{dB}\} = 25$ için E_{min} değeri 0.0021 gibi iyi bir değere kadar düşmüştür. Şekil 4.11'de 2DOF KDPID denetçi sisteminin RDR spektrumu görülmektedir. Bu şekilde de görüldüğü üzere tasarlanan denetçi sisteminin bozucu dışlama performansının tatmin edici bir değere ulaştığı görülmektedir.



Şekil 4.10 : Optimizasyon süresince *E_{min}* yakınsaması.



Şekil 4.11 : Tasarlanan KDPID denetçi sisteminin RDR spektrumunu.

Şekil 4.12 optimizasyon sürecinde tasarım parametrelerinin gelişim sürecini göstermektedir. Şekil 4.13 RA algoritması ile optimize edilen denetçi sisteminin birim basamak cevabı PID denetçi ile karşılaştırmalı olarak verilmiştir. Bu simülasyon sürecinde 15. saniyede birim basamak bozucu sinyal uygulanmıştır. Şekil 4.14'de ise denetçi sisteminin klasik PID denetçiler ile karşılaştırılarak yakın görünümlü basamak cevabı verilmiştir. 2DOF KDPID denetçi sisteminin RA algoritması ile optimize edildiğinde, yunuslama hareketi rotorunun kontrolünde bozucu dışlama ve referans giriş performansının klasik PID denetçi sistemlerine göre daha iyi olduğu görülmektedir. PID parametreleri TRMS sistemi için üretici Feedback firmasının önerdiği değerler ($k_p = 5$, $k_i = 8$, $k_d = 10$) alınmıştır [254].



Şekil 4.12 : Optimizasyon sürecinde KDPID denetçi tasarım parametrelerin aldığı değerler.



Şekil 4.13 : Simulink simülasyonundan optimize edilmiş kontrol sistemlerinin basamak cevabı.



Şekil 4.14 : Şekil 4.13'de gösterilen kontrol sistem yanıtlarının yakından görünümü.

Sonuç olarak, bu çalışma KDPID kontrol sistemi tasarımında bozucu dışlama performansını iyileştirmek için bir metodoloji sunmaktadır. 2DOF KDPID kontrol sistemi tasarımı, KDPID denetçi tasarımı ve bir ön filtre fonksiyonu ile iyi bir bozucu dışlama performansı sağlar. Bu bölümde RA algoritması bozucu dışlama kontrol sisteminin tasarım gereksinimlerine göre optimizasyon sürecini yönetmek için modifiye edilmiştir. Bu modifikasyonda dinamik bir minimum RDR kısıtlamasının, referans giriş performansı ile bozucu dışlama performansı arasındaki tasarım dengesini sağlayarak optimizasyon sürecini yönettiği görülebilir.

4.2 KDPIDA Denetçilerin Uzlaşma Odaklı Rasgele Arama Algoritması ile Tasarımı ve Bozucu Dışlama Performansının Belirlenmesi

Bu bölüm, 2DOF kontrol sistemlerinde referans giriş ve bozucu dışlama kontrol performansını iyileştirmek için KDPIDA denetleyici tasarım metodolojisi sunmaktadır. Önerilen denetçi tasarım yöntemi, RA algoritmasının gelişmiş bir versiyonu olan Uzlaşma Odaklı Rastgele Arama (UORA) algoritması ile çoklu amaç fonksiyonu kullanarak, referans girişine filtre ekli 2DOF KDPIDA kontrol sisteminin optimum tasarımını yapar. Bu çalışmanın temel katkıları üç başlıkta ifade edilebilir; Birincisi, KDPIDA denetleyicilerinin birinci dereceden zaman gecikmeli sistemler için tasarım problemini ele almaktadır. İkincisi, iyileştirilmiş referans giriş ve bozucu dışlama performansı için tasarım modellerinin geçiş durum tepkisi (transient response) simülasyonlarını kullanarak 2DOF KDPIDA kontrol yapısının hassas ayarını yapmayı amaçlamaktadır. Böylece önerilen teorik tasarım yönteminin uygulamadaki performansı artırılabilir. Üçüncüsü ise, başlangıç konfigürasyonu olarak kararlı bir denetçinin katsayılarını kullanarak UORA algoritmasının etkinliğini arttıran hibrid bir tasarım yöntemi sunmasıdır.

UORA algoritması bu amaçla, 2DOF KDPIDA kontrol yapısının sanal modelinin Geçiş Durum Tepkisi (GDT) simülasyon sonuçlarına göre iyileştirilmiş referans giriş ve bozucu dışlama kontrol performansları elde etmek için KDPIDA denetleyici parametrelerinin ince ayarını yapar. Ayrıca, KDPIDA denetleyicilerinin bozucu dışlama kontrol performansının ölçülmesi için RDR formülasyonu türetilip kullanılmıştır. Önerilen yöntemin etkinliğini göstermek için açıklayıcı tasarım örnekleri sunulmuştur.

4.2.1 2DOF Kontrol Sisteminde KDPIDA denetçi yapısı ve RDR Etkisi

Kesir dereceli dinamiklerinin kontrol alanında kullanılması ile dayanıklı kontrol performansının geliştirilmesine odaklanılmıştır [255,256]. Kesir dereceli denetçilerin

dayanıklılık performansları genelde iki başlık altında değerlendirilir. Birincisi denetçi sistemlerinin parametrik dalgalanmalara karşı denetçi performansının iyileştirilmesi [69,70]. İkincisi ise, çevresel bozuculara karşı etkinliğinin geliştirilmesidir [53-55,57,71,110]. Bu iki temel denetleyici tasarımı endüstriyel kontrol tasarımı araştırmalarında kullanılmış ve bunların iyileştirilmelerinde öncülük etmiştir.

Şekil 4.15 ile gösterilen bir negatif birim geri beslemeli kapalı çevrim kontrol sisteminde bozucu dışlama kapasitesinin sınırları RDR ölçütü kullanılarak belirlenebilir [53-55].



Şekil 4.15 : Kapalı çevrim KDPIDA denetçi sistemi.

Denetleyicinin güç yoğunluğunun artması RDR indeksine katkıda bulunmasına ve negatif geri besleme kontrol çevriminin bozucu dışlama performansını artırmasına rağmen, denetleyicilerin çıkış gücünün artması sistemin referans noktasına yerleşirken ortaya çıkan aşma ve dalgalanmaları artırmaya başladığı için birim basamak yanıt performansını düşürür. RDR değerlerinin daha da artması, sonunda kapalı döngü kontrol sistemlerinin kararsızlığına yol açar. Bu nedenle, denetçi katsayılarının kararlılık sınırı, RDR performansı için doğal bir sınır haline gelir [55], yani kapalı döngü sistemlerinin bozucu dışlama kapasitesi için doğal bir sınırlama oluşturur. Sonuç olarak, referans giriş performansı ile bozucu dışlama kontrol performansı arasında bir tasarım dengesi vardır. Bu denge, bozucu dışlama performansı için önemli bir sorundur. Bu soruna uygulanabilir bir çözüm, referans girişinde bir ön filtre fonksiyonu kullanarak referans giriş şekillendirme stratejisi gerçekleştirebilen referans girişine filtre ekli bir 2DOF kontrol yapısı kullanmak olabilir [55,78-80].

Bu ön filtre fonksiyonu, referans giriş filtresi olarak da bilinir. Literatürde, manyetik levitasyon sisteminin kapalı döngü KDPID ile kontrolünün bozucu dışlama performansının değerlendirilmesi için bir RDR spektrumu analizi gerçekleştirilmiş ve bozucu dışlama performansının iyileştirilmesi deneysel olarak gösterilmiştir [57]. Diğer yandan, minimum

RDR kısıtı, PID ve KDPID denetçilerin çok amaç fonksiyonlu tasarım problemlerinde bozucu dışlama aracı olarak kullanılmıştır [77,81]. Ancak, bozucu dışlama ile referans giriş arasındaki tasarım dengesi, denetçilerin uygulamadaki etkinliğini azaltır. Bu tasarım dengesi problemini gidermek için, literatürde bozucu dışlama kontrolü durumunda birim basamak performansını arttırmak için referans girişine filtre ekli 2DOF FOPID kontrol yapısı uygulanmıştır [62]. Bu referans yayında, aynı zamanda referans giriş ve RDR performansları arasında ortaya çıkan tasarım dengesini ele almak için bir konsensüs eğrisi uygulayan UORA algoritmasını tanıtarak KDPID denetçilerin çok amaçlı bir pareto optimum tasarımı gösterilmiştir [62]. Bu çalışmanın sonuçlarının daha da geliştirilebilir olması, sistemin sanal modelinin GDT simülasyonunun sonuçlarına göre 2DOF KDPIDA kontrol sisteminin optimum ince ayar yaklaşımını geliştirmek için bu bölümde sunulan çalışmalara motivasyon kaynağı olmuştur.

PID denetçilere bir ivme terimi eklenerek elde edilen PIDA denetçiler, kontrol hatasındaki ikinci dereceden dinamik değişikliklere cevap verebilir ve kapalı döngü kontrol sistemlerinin kontrol hatasındaki daha yüksek dereceli dinamik değişikliklere yanıt vermek için ivme teriminden yararlanır. Bu özellik, bozucu dışlama performansını artırabilir, böylece bozucu, sistem fonksiyonunun dinamik yanıtını geçici olarak etkileyen bir dış dinamik olarak düşünülebilir. Literatürde, PIDA denetçilerin tasarım problemi ve uygulaması sınırlı bir sayıda incelenmiştir [40,42,82]. PIDA denetleyicileri çok karmaşık denetleyici yapıları değildir, bu denetleyicinin tasarımı için parçacık sürüsü optimizasyonu, yapay arı kolonisi vb. gibi meta-sezgisel arama algoritmaları kullanılabilir [82]. Ancak bu optimizasyon algoritmalarının çoğunda işlem yükü çok yüksektir ve bu da onları gerçek zamanlı çalışan sistemlerde otomatik ayar uygulamaları için kullanılan düşük maliyetli programlama kartlarında kullanımını olanaksız kılar.

Yapılan literatür taramasında, büyük zaman gecikmeli sistemlerde bozucu dışlama kontrol performansı elde etmek için KDPIDA denetleyicileri kullanan tasarımlara rastlanmamıştır. Tezin bu bölümünde, 2DOF KDPIDA'nın tasarım problemi ele alınmış ve büyük zaman gecikmeli kontrol sistemlerinin bozucu dışlama kontrol problemine uygulanabilir bir çözüm önerilmesi hedeflenmiştir. Bu amaçla, referans giriş performans hedefine ek olarak, bir RDR performans hedefi, KDPIDA denetleyicilerinin en uygun şekilde tasarlanması için kullanılmıştır.

Aşağıdaki bölümde kapalı döngü KDPIDA denetleyicileri için RDR spektrum formülasyonlarını türetilmiştir. Daha sonra, başlangıç değerlerini analitik bir tasarım

yönteminden alan ve UORA algoritmasını kullanan hibrit bir tasarım yöntemi ile birinci derece uzun zaman gecikmeli sistem için denetçi tasarımı yapılmıştır. İyi bilinen ve basit bir formülasyonu olan Zeigler Nichols tasarım yöntemi, UORA algoritmasının başlangıç konfigürasyonu için kullanılmıştır. Bu tasarımda ince ayar Zeigler Nichols yönteminin sonuçlarıyla başlar ve daha iyi bir kararlı durum ve RDR performansları için kontrol sistemlerinin matematiksel modelinin geçiş durum tepkisini (transient response) sağlayan denetleyici katsayılarını aramaya devam eder.

RA algoritması, rastgele tarama stratejisine göre yerel minimum noktaları bulmak için kullanılabilecek olan basit, düşük hesaplama karmaşıklığı olan olasılıksal arama yöntemidir [147,253, 257-259]. Bu algoritmayı çoklu amaç fonksiyonu olan bir denetçi tasarım probleminde kullanmak için RA algoritması, bir konsensüs eğrisi kullanılarak değiştirilmiştir. Böylece çoklu amaç fonksiyonunda çakışan durumlarda çözümlerin en uygun şekilde araştırılması sağlanabilir [62]. Bir kontrol sistemi yapısında, iyi bir birim basamak yanıtı ve kararlılık performansı için referans giriş hatasının en aza indirilmesi ve bozucu dışlama kapasitesinin arttırılması gerekir. UORA algoritması, daha düşük bir referans giriş kontrol hatası ile daha yüksek RDR değerlerine doğru arama yönünü zorlayan bir konsensüs eğrisinin kılavuzunda arama yapabilir [62]. Metasezgisel algoritmaların önemli bir komplikasyonu, aşamalı olarak iyileştirmek için denetçi katsayılarının kararlı bir başlangıç çözümü sağlayan bir analitik tasarım yöntemini ve bu çözümü uygulama gereksinimlerine göre iyileştirmek için ince ayar yapan rastgele bir arama algoritmasını birleştiren hibrit bir algoritma tasarlanarak çözülmüştür.

4.2.2 KDPIDA denetçinin RDR analizi

Kapalı çevrim kontrol sistemlerinin giriş bozucu dışlama kapasitesinin nicel değerlendirmesi için RDR indeksi önerilmiştir. RDR spektrumu, kapalı döngü kontrol sistemleri için, sisteme eklenen giriş bozucu modeli dikkate alınarak aşağıdaki formda önerilmiştir [53-55].

$$RDR(\omega) = \left| C(j\omega) \right|^2 \tag{4.11}$$

Burada $C(j\omega)$ denetçi transfer fonksiyonunun frekans cevabıdır. C(s) frekans cevabında $s = j\omega$ yazılırsa RDR'ın değeri desibel türünde Denklem 4.12'deki gibi elde edilir [54-55].

$$RDR_{dB}(\omega) = 10\log_{10} \left| C(j\omega) \right|^2$$
(4.12)

RDR indeksinin analizinin teorik detayları Bölüm 2.4'de verilmektedir.

Denklem 4.12'de tanımlanan ve Sekil 4.16 ile verilen RDR spektrumu her bir frekans bileseni icin kontrol sistemlerinin bozucu dıslama oranlarını değerlendiren bir ölcü sağlar. Sadece denetçi parametrelerine bağlı olarak kapalı döngü kontrol sistemlerinin girise eklenen bozucu dışlama kapasitesinin spektral değerlendirmesine izin verir. Genel olarak, pratik kontrol sistemleri düşük frekans bölgesinde çalışır ve düşük frekans bölgesinde daha yüksek RDR değerleri, çevresel bozuculara karşı tatmin edici bir bozucu dışlama kontrolü sağlanmasına olanak tanır. Çalışma koşullarındaki değişiklikler gibi çevresel bozucular denetçi çıkışına göre daha yavaşça değişir. Bu nedenle, düşük frekanslı bölgede daha yüksek bir RDR değeri, yavaş gelişen çevresel bozucuların dışlanması için etkilidir. Şekil 4.16'da görüldüğü gibi denetçi fonksiyonunun integral bileşeni RDR spektrumunun düşük frekans bölgesinde etkisini arttırır. (İntegral terimi olan K_i / s 'in RDR spektrumu $10 \log_{10}(K_i^2 / \omega^2)$ 'dir). Daha yüksek frekans bölgesindeki RDR spektrumunun yüksek değerli olması, denetçi sistemini yüksek frekans bozucularına, sensör gürültülerine, beyaz gürültüye vb. karşı daha dayanıklı yapar. Beyaz gürültü sinyalleri rastgeledir ve spektral güç yoğunluğu tüm spektruma yayılır. Denetçi fonksiyonunun türev elemanı Şekil 4.16'da gösterildiği gibi RDR spektrumunun yüksek frekans kısmını arttırır. (Türev teriminin K_as RDR spektrumu $10\log_{10}(K_d^2\omega^2)$ 'dir) Sistem gürültüsü veya beyaz gürültüleri bastırmak için daha yüksek frekanslarda yüksek RDR tercih edilir. Sekil 4.16'da görüldüğü gibi karşılaştırma için denetçi katsayıları eşit kabul edilmiştir.



Şekil 4.16 : $K_i = 1$ ve $K_d = 1$ denetçi katsayıları için RDR spektrumu.

KDPID denetçinin transfer fonksiyonunun genel formu Denklem 4.13'deki gibi ifade edilir.

$$C_{KDPID}\left(s\right) = K_d + \frac{K_i}{s^{\lambda}} + K_d s^{\mu}$$
(4.13)

KDPID denetçilerde istenilen performansın elde edilebilmesi için K_d , K_i , K_d , λ ve μ parametrelerinin en iyi şekilde ayarlanması gerekir. Kapalı döngü KDPID denetçisinin RDR'1 $s = j\omega$ yazılarak denklem 4.14'deki gibi elde edilir.

$$RDR_{KDPID}(\omega) = \left(K_{p} + K_{i}\cos\left(\frac{\pi}{2}\lambda\right)\omega^{-\lambda} + K_{d}\cos\left(\frac{\pi}{2}\mu\right)\omega^{\mu}\right)^{2} + \left(K_{d}\sin\left(\frac{\pi}{2}\mu\right)\omega^{\mu} - K_{i}\sin\left(\frac{\pi}{2}\lambda\right)\omega^{-\lambda}\right)^{2}$$

$$(4.14)$$

KDPID denetçi transfer fonksiyonuna ivme terimi $K_a s^2$ ilave edilirse Denklem 4.15'de verilen KDPIDA denetçinin transfer fonksiyonu elde edilir.

$$C_{KDPID}(s) = K_{d} + \frac{K_{i}}{s^{\lambda}} + K_{d}s^{\mu} + K_{a}s^{2}$$
(4.15)

İvme terimi olan $K_a s^2$, kapalı çevrim kontrol sisteminin kontrol hatasındaki değişim hızını dikkate alacaktır. Bu durumda, denetçi hatasındaki ikinci dereceden dinamikler KDPIDA içeren kontrol sisteminde daha etkili kontrol edilebilir. İvme teriminin bir başka etkisi ise, yüksek frekanslarda gürültü bastırma performansını türev elemanından daha fazla artırmasıdır. ($K_a s^2$ ivme teriminin RDR spektrumu $10\log_{10}(K_a^2\omega^4)$ 'dır.) KDPIDA denetleyici tasarımı, altı tasarım parametresinin ayarlanmasını gerektirir; bu parametrelerden beşi KDPID katsayısıdır ve ek bir parametre ise ivme katsayısıdır. Kapalı döngü KDPIDA denetçisin RDR'ı aşağıdaki gibi ivme terimi eklenip, $s = j\omega$ yazılarak ifade edilebilir.

$$RDR_{KDPIDA}(\omega) = \left(K_{p} + K_{i}\omega^{-\lambda}\cos\left(\frac{\pi}{2}\lambda\right) + K_{d}\omega^{\mu}\cos\left(\frac{\pi}{2}\mu\right) - K_{a}\omega^{2}\right)^{2} + \left(K_{d}\omega^{\mu}\sin\left(\frac{\pi}{2}\mu\right) - K_{i}\omega^{-\lambda}\sin\left(\frac{\pi}{2}\lambda\right)\right)^{2}$$
(4.16)

Bozucu dışlama etkili kontrol sistemi tasarımı için, $\omega \in [\omega_{\min}, \omega_{\max}]$ çalışma frekansı aralıklarında sistemin bozucu dışlama kapasitesinin minimum sınırları Denklem 4.17'deki kısıtlara göre belirlenebilir.

$$\min\left\{RDR_{dB}(\omega)\right\} \ge M(E) \tag{4.17}$$

burada $M \in R$ tasarım spesifikasyonu tasarımda RDR performansının belirlenen bu alt sınırda veya daha yüksek bir değerde olacağını gösterir.

Şekil 4.17'de ivme teriminin kapalı döngü denetçi sisteminde bozucu dışlama kapasitesine etkisini karşılaştırmak için eşit katsayı değerleri verilerek $K_p = 1, K_i = 1, K_d = 1, \lambda = 1$ ve $\mu = 1$ klasik KDPID denetleyici ve KDPIDA denetleyicinin RDR spektrumları gösterilmiştir. Şekil 4.17'de KDPIDA denetleyicisinin RDR performansının, açısal frekansı $\omega = 1rad / sn$ değeri civarında KDPID klasik denetleyicisinin RDR performansına eşit veya daha yüksek olduğu görülmektedir. Burada 1 rad/sn'deki harmonik bir gürültünün KDPIDA denetçisinin bozucu dışlama performansını olumsuz yönde etkilediği görülmektedir. Bu tür olumsuz etkiler, KDPIDA denetçileri tasarlanırken düşük frekanslı bozucu dışlama performansını özel olarak dikkate alınması gerektiğini göstermektedir. Böyle durumlarda İntegral kontrol terimi (K_c/s) kararlı durum hatalarının giderilmesi için yaygın olarak kullanıldığı bilinmektedir [260].



Şekil 4.17 : Aynı denetçi katsayıları için KDPID ve KDPIDA'nın RDR Spektrumu.

Şekil 4.16'da integral etkinin düşük frekans bölgesinde RDR indeksine katkı sağladığı görülmektedir. (integral elemanının $(\frac{k_c}{s})$ RDR spektrumu $10\log(1/\omega^2)$). Gelecek çalışmalarda, KDPIDA denetleyicisine paralel bir integral kompansatör eklenerek düşük frekanslı bölgede düşük RDR performansının arttırılması konusu ele alabilir.

Tüm frekans aralığı için düşük RDR probleminin pratik ve genel bir çözümü, KDPIDA denetleyicinin minimum RDR kısıtlamasına göre (Denklem 4.17) ince ayar yapılmasıdır. Tezin bu bölümünde, düşük frekanslardaki RDR problemlerini ele almak için önerilen UORA algoritması kullanılarak denetçi parametrelerinin ince ayarı yapılmıştır. RDR performansını iyileştirmek amacıyla kullanılan ince ayar seçeneklerinin geçerliliğini doğrulamak için, teorik olarak KDPID denetleyicisine ilaveten eklenen KDPIDA denetleyici katsayısılarının varlığı gösterilebilir. Bu nedenle, KDPIDA denetleyicilerinin RDR performansını KDPID denetleyicilerinin RDR performansına göre iyileşmesini doğrulamak için yeter koşul ($RDR_{KDPIDA}(\omega) - RDR_{KDPID}(\omega) > 0$) ile belirlenebilir. Denklem 4.14 ve Denklem 4.16 KDPIDA denetleyicilerinin RDR değerlerinin belirli bir açısal frekansta (ω) KDPID denetleyicilerinin RDR performansından daha yüksek olması durumunda yeter koşul kabul edilerek bu denklem şöyle düzenlenebilir,

$$2K_{p} + 2K_{i}\omega^{-\lambda}\cos\left(\frac{\pi}{2}\lambda\right) + 2K_{d}\omega^{\mu}\cos\left(\frac{\pi}{2}\mu\right) < K_{a}\omega^{2}$$
(4.18)

Bu yeter koşul, istenen herhangi bir frekans bileşeninde KDPID denetleyicisinin RDR performansını aşabilecek KDPIDA denetleyici katsayılar kümesinin elde edilmesini sağlar. Bu teorik değerlendirme, bozucu dışlama performansını artırmak için KDPIDA denetleyicilerinin ince ayar yapma seçeneğini de destekler.

4.2.3 Uzlaşma eğrisini kullanan UORA algoritması ile KDPIDA denetçi tasarımı

Şekil 4.18'de, bozucu dışlayıcı kontrol tasarımında referans giriş performansının iyileştirilmesi için tercih edilen referans giriş filtresi 2DOF kapalı döngü kontrol yapısının girişine eklenmiştir [55]. Bu denetçi yapısındaki filtre (F(s)) giriş referans sinyalindeki (r(t)) yüksek frekans bileşenlerini elimine ederek giriş sinyalini düzenleyecektir. Aksi halde yüksek RDR performansının bir belirtisi olan güçlü bir denetleyici durumunda, giriş sinyalindeki yüksek frekanslı bileşenler, kararlı hal yerleşim süresi boyunca sistem çıkışında hızlı değişikliklere, yüksek aşma, çoklu dalgalanmalara vs. neden olabilir. Hassas seviye kontrolü gibi birçok kontrol sistemi uygulamalarında yüksek aşım istenen bir durum değildir. Bu nedenle referans giriş filtresi F(s) referans giriş sinyalini düzenleyerek daha asimptotik bir yerleşme etkisi oluşturur. Böylece bu filtre, daha uzun yerleşim sürelerine ve denetçide daha fazla enerji tüketimine neden olabilecek gereksiz dalgalanmaları azaltır. Bunun için Denklem 3.17'de verilen bir ön filtre Şekil 4.18'deki kapalı çevrim kontrol sistemine eklenmiştir. Bu filtre fonksiyonunun basamak cevabı, herhangi bir aşma üretmeden giriş değerine yerleşen birinci dereceden bir dinamik yanıt olacaktır. Böyle bir filtre de endüstriyel uygulamalarda mesela sıcaklık kontrolü, sıvı seviye kontrolü, gibi hassas seviye veya hizalama kontrol uygulamaları için arzu edilen adım cevabı sağlayabilir [260]. Aslında bu ön filtrenin görevi kapalı döngü kontrol sistemlerine en uygun adım cevabı üretecek bir giriş sinyali düzenlemektir. Şekil 4.18'de blok diyagramında da görüldüğü gibi kapalı döngü denetçi sistemi filtre çıkışını izlemekte ve bu ön filtre bir referans modeli olarak işlev görmektedir. Bununla birlikte, 2DOF kapalı döngü kontrol yapısı referans giriş kontrolü ve bozucu dışlayıcı kontrol performansları arasında ortaya çıkan tasarım dengesini sağlamak için kullanılmıştır.



Şekil 4.18 : 2DOF KDPIDA denetçi sisteminin blok şeması.

Böylece denetçi çıkışında yüksek frekanslı bileşenlerin uyarılması önlenir ve kararlı durum referansına yerleşirken denetçi sisteminin çıkışındaki yüksek aşma ve dalgalanmalar azaltılabilir [55]

GDT simülasyonundan alınan hata sinyali aşağıdaki denklemde verilen ortalama karesel kontrol hata (Mean Squared Control Error / MSCE), fonksiyonunda kullanılarak referans giriş kontrol performansı ölçülebilir.

$$E = \frac{1}{T} \int_0^T e(t)^2 dt$$
 (4.19)

Denetçi tasarımının öncelikli hedefi genellikle ortalama karasel hatanın min $\{E\}$ en aza indirilmesidir [16]. Denklem 4.19 da verilen *E* ortalama karesel hatasını hesaplamak için kontrol sisteminin GDT simülasyonu yapılarak elde edilen anlık kapalı çevrim kontrol sistemi hataları e(t) kullanılmıştır. Gözlem süresi *T* simülasyondaki toplam zamana göre düzenlenmiştir. *E*'nin en aza indirilmesi için $e(t) = r_f(t) - y(t)$ şeklinde verilen kapalı çevrim kontrol sistemi hata sinyalinin genliğinin azalması arzu edilir. Bu durum, e(t) 'nin sıfıra yakın olmasını zorlayarak sistem çıkışının (*y* 'nin) istenen referans girişine (r_f) yaklaşması istenilir. Bu da KDPIDA kontrol sisteminde istenilen asıl hedeflerden biri olan, kapalı döngü kontrol sisteminin referans girişi izlemesini ve kararlılığının artırılmasını sağlar.

Kontrol sisteminden beklenilen bir diğer hedef ise, referans giriş kontrol performansını düşürmeden bozucu dışlama performansını arttırmaktır. Buna da çoklu amaç fonksiyonlu optimum tasarım için Denklem 4.17'de verilen kapalı döngü kontrol sistemi minimum RDR kısıtları ile ulaşılmaktadır. Kabul edilebilir RDR performansı için dinamik sınırları ifade eden *E*'ye bağlı uzlaşma eğrisi Denklem 4.20'deki gibi yazılabilir.

$$M(E) = -\alpha \log E \tag{4.20}$$

RDR spektrumundaki minimum RDR değeri, belirlenen kıstaslar dâhilinde uzlaşma eğrisi M(E) ile sınırlanır ve Denklem 4.21'deki gibi ifade edilir $\omega \in [\omega_{\min}, \omega_{\max}]$.

$$\min\left\{RDR_{db}\left(\omega\right)\right\} \ge M\left(E\right) \tag{4.21}$$

Uzlaşma eğrisi M(E), E değerine bağlı olarak optimizasyon sürecini belirleyen dinamik bir RDR sınırını belirtir. Şekil 4.19'da görüldüğü üzere E azaldıkça, referans giriş kontrol performansının iyileştiği gözlenirken, daha yüksek bozucu dışlama beklentilerini karşılamak için uzlaşma eğrisi M(E) değeri artmaktadır. Bu özellik referans giriş performansındaki artışın sağlanmasına da neden olur. Logaritmik uzlaşma katsayısı α , RDR'ın dinamik sınırının ölçeklendirilmesi için kullanılmıştır. α parametresi daha yüksek değerlere ayarlandığında, M(E)'de artarak daha yüksek bozucu dışlama performansı sağlar. Bu durum için bir logaritmik uzlaşma katsayısı Denklem 4.22'deki şekilde yazılabilir.

$$\alpha = -\frac{RDR_{dB}^*}{\log_{10} E_{\min}^*} \tag{4.22}$$

Bu ifade de E_{\min}^* değeri min $\{E\}$ için istenilen en uygun değer, RDR_{dB}^* ise istenen optimal $\min_{\omega \in \{\omega_{\min}, \omega_{\max}\}} \{RDR_{dB}(\omega)\}$ değeridir. Logaritmik uzlaşma katsayısı α 'nın belirlenmesi ile, çoklu amaç fonksiyonlu optimizasyon yönteminin optimum değeri bulabilmesi için bir uzlaşma eğrisi oluşturulur. Şekil 4.19'da $\alpha = 2$ değeri için bir uzlaşma eğrisi görülmektedir. Aşağıda verilen UORA algoritmasının 5.nci adımındaki güncelleme koşulu, uzlaşma eğrisinin üzerinde olan bölgedeki denetçi katsayılarının optimizasyonuna izin verir. Bu bölge, zıt tasarım hedefleri arasındaki dengesizlikle başa çıkmak için kabul edilebilir bir dizi çözümü temsil eder. Uzlaşma eğrisinin altında kalan düşük performanslı bölge yasaktır çünkü bu bölgedeki tasarımlar, referans giriş kontrolü ve bozucu dışlama kontrol performansları olan çok amaçlı tasarım performansı açısından kabul edilemez.



Şekil 4.19 : $\alpha = 2$ için kabul edilebilir ve yasak bölge uzlaşma eğrisi.

Bu denetçi tasarımında, uzun zaman gecikmeli sistemlerin bozucu dışlama performanslarının geliştirilmesi ele alınmıştır. Bu sistemler aşağıda verilen birinci dereceden zaman gecikmeli transfer fonksiyonu ile temsil edilebilir.

$$G(s) = \frac{K_{dc}}{\tau s + 1} e^{-Ls} \tag{4.23}$$

 K_{dc} parametresi sistem fonksiyonun kazancı, τ sistemlerin birinci derece zaman sabiti, L zaman gecikmesidir ve aynı zamanda sistemin görünür zaman veya ölü zamanı olarak da bilinir. Uzun zaman gecikmesi nedeniyle, KDPID denetçilerinin integral bileşeninin (K_i) optimal ayarlanması, diğer kazanç katsayılarına göre çok düşük değerler verir. Bu da denetçinin düşük bir integral kazancı ile çalışmasına neden olur ve referans giriş kontrol uygulamalarında kararlı durum hatalarını gideremeyebilir [263]. Bu nedenle, uzun zaman geciktirmeli sistemler de referans giriş için özel çalışmalar gerektirebilir.

Önceki bölümde yapılan çalışmada, uzlaşma eğrisinin yönlendirmesi ile optimizasyon yapmak için klasik bir RA algoritması yeniden düzenlenerek uzlaşma odaklı bir algoritma önerilmiştir. Bu bölümde ise, UORA algoritmasının tasarım performansını iyileştirmek için önemli bir değişiklik yapılarak, tasarım katsayılarının başlangıç değerlerinin analitik bir yönteminin sonuçlarına göre yapılandırılması sağlanmıştır. Bu, iyileştirilmiş bozucu dışlama kontrol performansı için iyi bir başlangıç noktası sağlar. Bu

nedenle, bu bölümde Zeigler Nichols yöntemine göre KDPIDA denetçi parametrelerinin başlangıç değerleri belirlenmiştir. Zeigler Nichols yöntemi iyi bilinen ve yaygın kabul gören analitik bir tasarım yöntemidir. Zeigler Nichols yönteminin sonucu, UORA algoritması ile geliştirilerek parametrelerin optimal değerleri daha hızlı elde edilebilir.

İvme katsayısı ve kesirli dereceler için Zeigler Nichols yönteminin bir önerisi bulunamayacağı için, ivme katsayısı (K_{ao}) başlangıç değeri sıfır (0) kesirli dereceler (λ_o ve μ_o) için ise başlangıç değerleri bir (1) kabul edilmiştir. Sonuç olarak, Zeigler Nichols yönteminin PID tasarımı aşamalı olarak bir KDPIDA denetleyici tasarımına dönüşmektedir. KDPIDA denetçinin 2DOF kontrol sistemindeki tasarımı için ön filtre parametresi *a*, sistem fonksiyonlarının zaman gecikmesi ve zaman sabiti ile ilgili olarak belirlenir. Böylece, tasarlanan KDPIDA ile kontrol sistemi ön filtrenin birinci dereceden dinamiklerini düzgün bir şekilde izleyebilir. Ön filtre fonksiyonu için uygulanabilir bir zaman sabiti ampirik olarak sistem fonksiyonunun zaman gecikmesi ve zaman sabitinin bir kısmı toplanarak bulunmuştur ($L + \frac{\tau}{\gamma}$). Burada $\gamma > 0$ değeri 1-5 arasında bir değerdir. Uygun bir ön filtre katsayısı α Denklem 4.24'deki gibi yazılabilir.

$$a = \frac{\gamma}{\gamma L + \tau} \tag{4.24}$$

KDPIDA denetleyicisinin 2DOF kontrol sistemindeki tasarımında parametrelerin değerlerini belirlemek için önerilen geliştirilmiş UORA algoritmasının işlem basamakları şu şekildedir:

Adım 1 (Başlangış değer konfigürasyonu): $K_p = K_{po}$, $K_i = K_{io}$, $K_d = K_{do}$, $K_a = K_{ao}$, $\lambda = \lambda_o$, $\mu = \mu_o$ optimal denetçi tasarımı için bu başlangıç değerleri belirlenir. (Bunun için analitik Zeigler Nichols metodu kullanılabilir. Denklem 4.24'e göre başlangıç ön filtre parametresi *a* belirlenir ve E_{min} ise örneğin 1000 gibi büyük bir değer alınır.

Adım 2 (Rastgele arama): Aşağıda denetçi katsayıları için parametre arama uzayında rasgele adımlarla yeni aday noktaları oluşturulur.

$$K_{pn} = K_{p} + (rand - 0.5)c_{p},$$

$$K_{in} = K_{i} + (rand - 0.5)c_{i},$$

$$K_{dn} = K_{d} + (rand - 0.5)c_{d},$$

$$\lambda_n = \lambda + (rand - 0.5)c_{\lambda},$$

$$\mu_n = \mu + (rand - 0.5)c_{\mu},$$

$$K_{an} = K_a + (rand - 0.5)c_a,$$
(4.25)

Adım 3 (Performans Değerlendirme): Üretilen aday çözüm denetleyici katsayıları ile GDT simülasyonu yaparak *T* simülasyon süresince basamak cevabı için *E* hata fonksiyonu hesaplanır. Daha sonra $\omega \in [\omega_{\min}, \omega_{\max}]$ çalışma frekans aralığında $\min\{RDR_{dB}\}$ bulunur.

Adım 4 (Dinamik alt sınırın güncellenmesi): Minimum hata E_{\min} için dinamik RDR sınırı $M(E_{\min}) = -\alpha \log_{10} E_{\min}$ hesaplanır.

Adım 5 (Uzlaşma ve katsayıların güncellenmesi): Eğer güncelleme koşulu $E < E_{\min}$ ve $\min\{RDR_{dB}\} \ge M(E_{\min})$ sağlanmış ise aday denetçi katsayılarını kullanarak ($K_p = K_{pn}$, $K_i = K_{in}$, $K_d = K_{dn}$, $\lambda = \lambda_n$, $\mu = \mu_n$, $K_a = K_{an}$) mevcut denetçi katsayılarını güncelle, daha sonra $E_{\min} = E$ olarak güncelleştirilir.

Adım 6 (Durdurma Kriteri): Eğer E_{min} yeterince küçükse veya maksimum iterasyon sayısı aşılırsa, optimizasyon sonlanır. Aksi takdirde 2. adıma gidilir.

Burada c_p , c_i , c_d , ve c_a , her bir kazanç katsayısının rastgele arama uzunluğudur, c_{λ} ve c_{μ} ise kesir derece katsayıları için rastgele tarama adımlarıdır. Bu rastgele arama aralıkları, her bir katsayı için bir maksimum sıçrama aralığı tanımlar. Optimizasyon süresince minimum E değeri E_{\min} parametresinde saklanır. Bu yüzden optimizasyonun başlangıcında E_{\min} çok yüksek bir değer alınır.

4.2.4 KDPIDA denetçi tasarım örnekleri

Bu bölümde geliştirilen denetçi tasarım yönteminin uygulamalarını göstermek için üç tasarım örneği sunulmuştur. Şekil 4.20, 2DOF KDPIDA kontrol sistemlerinin GDT simülasyonlarıyla birleştirilmiş UORA algoritmasının uygulanması için akış diyagramını göstermektedir. UORA algoritması, kontrol sisteminin GDT simülasyonlarını gerçekleştirmek için Matlab Simulink simülasyon ortamına aday kontrolör katsayılarını gönderir. Her aday çözümün MSCE'si simülasyon sonuçlarına göre hesaplanır. Bu simülasyonlarda kesir dereceli türev ve integral parametreleri FOTF araç kutusu kullanılarak Oustaloup'un yöntemine göre hesaplanmaktadır [261].

4.2.4.1 Örnek 1 (Uzun Zaman Gecikmeli Sistem)

Bu örnekte, Denklem 4.26'da transfer fonksiyonu verilen, uzun zaman gecikmeli sistem için referans giriş filtreli 2DOF KDPIDA kapalı çevrim kontrol yapısında logaritmik uzlaşma katsayısı $\alpha = 1$ için denetçi tasarımı ele alınmıştır

$$G(s) = \frac{3.13}{433.33s + 1}e^{-50s} \tag{4.26}$$

Bu sistem transfer fonksiyonu, Monje ve arkadaşları tarafından endüstriyel uygulamalarda kesirli dereceli denetçilerin performansını göstermek için kullanılan "Temel İşlem Rig 38-100 Geri Besleme Birimi" deney düzeneğindeki doğrusal bir modelin fonksiyonudur [254]. Bu sistem 50 saniye gibi uzun bir zaman gecikmesi içermektedir. Sistemin geçiş fonksiyonu 3.13 dc kazancı ve 433.33 sn zaman sabiti ile birinci dereceden bir fonksiyonla ifade edilmiştir. Bunun gibi büyük zaman geciktirmeli bir sistem, çok küçük integral alıcı katsayılarının gerekliliği nedeniyle kapalı döngü denetleyici tasarımını zorlaştırır, bu da sistemin gerçekleşmesini çok hassas bir hale dönüştürür. Gerçek denetçi uygulamalarında analitik tasarım yöntemleri ile kesir dereceli elemanların ideal olmayan şekilde gerçekleştirilmesi başarılı sonuçlar üretmeyebilir. Çünkü analitik tasarım, kesir dereceli elemanların ideal ve teorik bir modeline dayanır. Bu yüzden, optimal denetçilerin pratik gerçekleştirme modeline göre ince ayar yapılması, endüstriyel kontrol sistemi uygulamalarında sistemlerdeki denetçilerin performansını artırır.

Denetçi tasarım katsayılarının başlangıç değerleri olarak Rig 38-100 geri besleme biriminin parametreleri olan K_{dc} = 3.13, τ = 433.33 ve L = 50 kullanılarak Ziegler-Nichols ayarlama yönteminde K_{po} = 3.3227, K_{io} = 0.0313, K_{do} = 78.25, λ_0 = 1, μ_o = 1 ve Denklem 4.24'e göre de a = 0.0041 alınmıştır. Bu değerler, UORA algoritması katsayılarının başlangıç değeri olarak kullanılmış ve UORA algoritması 50 iterasyon için çalıştırılmıştır. Kontrol sisteminin hızlı yanıtı için ön filtrenin γ parametresi 5 alınmıştır. Tasarlanan kontrol sistemi Matlab Simulink'de 5000 saniye çalıştırılmıştır. Process rig 38-100 geri besleme biriminin başlangıç referans değeri 0.47'dir [254]. Bu sebeple, simülasyonlardaki referans girişine genliği 0.47 olan bir basamak girişi uygulanmıştır.



Şekil 4.20 : UORA algoritmasının akış şeması.

Simülasyon esnasında 2500 saniyede, sistem modeli girişine 0.3 genlikli bir bozucu adım sinyali uygulanmıştır. Optimizasyon sürecinde Matlab Simulink simülasyon sonuçlarına dayanılarak, her bir aday tasarım için ortalama karesel hatalar hesaplanmış ve her optimizasyon işlem tekrarında UORA algoritmasına geri gönderilmiştir. Optimizasyon tamamlandığında Denklem 4.27'de verilen ince ayarlı bir KDPIDA denetçi fonksiyonu oluşturulmuştur.

$$C_{FOPIDA}(s) = 3.3817 + \frac{0.0283}{s^{0.96764}} + 80.0205s^{1.0162} - 0.0108s^2$$
(4.27)

Denetçilerin performans karşılaştırmaları için kullanılan denetçi fonksiyonlarının parametreleri Çizelge 4.1'de listelenmiştir. Şekil 4.22'de denetçilerin performansları birim basamak cevapları ile gösterilmiştir. Cizelge 4.2 ise bu denetçilerin referans giriş ve bozucu dışlama kontrol performansları özetlenmiştir. Çizelge 4.2'de görüldüğü gibi 2DOF KDPIDA denetçi 663 saniyede yerleşmiş ve bu da diğer denetçilere göre herhangi bir aşma ve dalgalanma olmadan en kısa yerleşim süresidir. Denetçi çıkış sinyali yerleştikten sonra bir adım bozucu sinyal uygulanmış ve 2DOF KDPIDA denetçi sistemi, % 21 aşma ve 3 hafif dalgalanma ile 300 saniyede 0.47 referans seviyesine yerleşmiştir. Görüldüğü üzere 2DOF KDPIDA denetçi, kararlı duruma en hızlı ulaşmış ve bozucu dışlama simülasyonlarındaki aşmalarda en kısa sürede cevap vermiştir. Şekil 4.21, 4.22 ve 4.23'de gösterilen performans analizleri, 2DOF KDPIDA denetleyicisinin, bu tasarım örneğindeki diğer denetleyicilere göre çok daha iyi referans giriş kontrolü ve bozucu dışlama kontrolü performansı sağladığını göstermektedir. Şekil 4.21'de RDR spektrumu yoluyla bozucu dışlama etkinliğini doğrulamak için denetçilerin RDR performanslarını karşılaştırılmıştır. Şekil 4.22'de tasarlanan 2DOF KDPIDA kontrol sisteminin 5000 saniye boyunca adım cevapları ve bozucu dışlama performansları görülmektedir. Şekil 4.22 'de tasarlanan kontrol sisteminin tatmin edici bir sürede herhangi bir aşma olmadan yerleştiği görülmüştür. Şekillerdeki sonuçlar ayrıca Çizelge 4.2'de verilen verilerle de doğrulanmaktadır. Ayrıca, Monje ve arkadaşları [71] tarafından tasarlanan optimal KDPID denetleyicisine kıyasla 2DOF KDPIDA denetleyicisinin bozucu dışlama performansındaki iyileşme açıkça görülebilir. Sekil 4.23 denetçi hatalarının değişimini ve 2DOF KDPIDA denetçinin dayanıklı denetçi performansı iyileştirmesini gösterir. Bu değeler, hem referans giriş kontrolü hem de bozucu dışlama kontrol performansının, UORA algoritması ile daha da geliştirilebileceğini göstermesi literatüre katkı olarak değerlendirilebilir.



Şekil 4.21 : Tasarlanan 2DOF KDPIDA ve KDPID denetçilerin RDR spektrumları.

Tasarlanan denetçi sistemini daha gerçekçi sistemlere benzetmek için simülasyonlarda sensör ölçüm gürültüsünü taklit etmek üzere geri besleme döngüsüne $5 \cdot 10^{-6}$ gücünde bir katkı tipi beyaz gürültü ilave edilmiştir. Şekil 4.24'de bir adım bozucu sinyal ve sensör gürültüsü şartlarında kontrol sisteminin tepkilerini göstermektedir. Şekil 4.25 ise 2DOF KDPIDA kontrol sisteminin Matlab Simulink modelini vermektedir. Referans noktasına yerleşme performanslarının karşılaştırılması için sistem çıkışlarındaki varyanslar şu şekilde hesaplanmıştır. KDPID için $\sigma^2 = 0.0053$, Optimal PID için $\sigma^2 = 0.0157$ ve 2DOF KDPIDA için $\sigma^2 = 0.0044$. Burada 2DOF KDPIDA denetçi sistemi çıkışının varyansının, diğer denetçi sistemi çıkışlarının varyansından daha düşük olarak ölçülmesi, 2DOF KDPIDA denetçi sisteminin daha dayanıklı denetçi performansı iyileştirmesinin bir göstergesi olarak düşünülebilir.

Çizelge 4.1 : G(s) için tasarlanmış denetçilerin katsayı değerleri.

Tasarım yöntemi	k_p	k _d	k_i	k _a	λ	μ
KDPID [11]	0.61	4.38	$1 \cdot 10^{-2}$	0	0.8968	0.4773
Optimal PID (Matlab)	0.55	-57.69	1.49·10 ⁻³	0	1	1
2DOF KDPIDA	3.38	80.02	2.38 10-2	$-1.08 \cdot 10^{-2}$	0.9676	1.0162



Şekil 4.22 : Denetçilerin birim basamak ve bozucu dışlama cevaplarının karşılaştırılması.



Şekil 4.23 : Her bir denetçi için kontrol hatalarının değişimi.

	-	Basamak Ceva	bı	Bozucu Dışlama Cevabı			
Tasarım yöntemi	Aşırı yükselme oranı	Referans girişindeki dalgalanma	2% için yerleşme zamanı (0.46-0.48)	Aşırı yükselme oranı	Referans girişindeki dalgalanma	2% için yerleşme zamanı (0.46-0.48)	
KDPID [71]	23%	2	978 sec	34%	2	862 sec	
Optimal PID	8%	1	1031 sec	66%	1	1955 sec	
2DOF KDPIDA	0%	0	663 sec	21%	3	300 sec	

Çizelge 4.2 : *G*(*s*)'in optimum kontrolü için denetçilerin performansları.



Şekil 4.24 : Beyaz gürültü ve basamak bozucuya denetçilerin cevapları.



Şekil 4.25 : 2DOF KDPIDA kontrol sistemi Matlab Simulink modeli.

4.2.4.2 Örnek 2 (Doğrusal Olmayan TRMS Modeli)

Bu örnek, doğrusal olmayan bir TRMS deney düzeneği için 2DOF KDPIDA kontrolünün performansını gösterir. Ana rotorun bu doğrusal olmayan modeli TRMS deney düzeneği üreticisi tarafından verilmiştir. Bu kontrol probleminde, ana rotorun dikey açısı DC elektrik motorunun terminal voltajı ile kontrol edilir. Bu kontrol eylemi, ana rotoru istenen açıda tutmak için pervanenin dönme hızını ayarlar. Pervane kanatlarının doğrusal olmayan aerodinamiği nedeniyle, bu örnek doğrusal olmayan bir kontrol problemidir. Bu örnekte, üç denetçinin performansı test edilmiştir. Bunlar klasik bir PID, geleneksel bir KDPID ve önerilen 2DOF KDPIDA kontrol sistemidir. TRMS deney düzeneğinin ana rotor kontrolü için en uygun PID denetçi parametreleri Feedback Inc tarafından aşağıdaki formda verilmiştir [55,254].

$$C_{PID}(s) = 5 + \frac{8}{s} + 10s \tag{4.28}$$

KDPID denetçi için UORA algoritması ile Denklem 4.29'deki transfer fonksiyonu elde edilmiştir,

$$C_{FOPID}(s) = 5.04 + \frac{7.96}{s^{0.86}} + 10.022s^{1.13}$$
(4.29)

2DOF KDPIDA denetleyicisi için ise, UORA algoritması ile Denklem 4.30'daki transfer fonksiyonu elde edilmiştir.

$$C_{FOPIDA}(s) = 9.87 + \frac{7.12}{s^{0.94}} + 11.78s^{1.10} - 0.95s^2$$
(4.30)

2DOF KDPIDA tasarımı için UORA algoritması başlangıçta, optimal PID denetçinin parametreleri kullanılarak başlatılmıştır. Optimizasyon tamamlandığında, minimum ortalama karesel hata $E_{min} = 3.81 \cdot 10^{-3}$ için min $\{RDR_{db}\} = 21.68dB$ elde edilmiştir. Şekil 4.26'da karşılaştırılan bu denetçilerin basamak cevaplarından da görüldüğü üzere 2DOF KDPIDA denetleyici, diğer denetleyicilerin cevaplarına göre referans giriş kontrolü ve bozucu dışlama performansının daha da artırılabilir olduğu gözlenmektedir. Şekil 4.27'de 2DOF KDPIDA sisteminde bozucu dışlama performansındaki iyileşme görülmektedir. Şekil 4.28 ise denetçi hatalarındaki değişiklikler ve bozucu dışlama performansının iyileştirildiğini kanıtlamaktadır.



Şekil 4.26 : Üç denetçinin doğrusal olmayan TRMS sisteminde basamak cevabı.



Şekil 4.27 : Üç denetçinin bozucu dışlama performansı.



Şekil 4.28 : Üç denetçinin kontrol hatalarının değişimi.

4.2.4.3 Örnek 3 (Otomatik Voltaj Regülatörü (AVR) Modeli)

Bu örnek, önerilen 2DOF KDPIDA kontrol yapısını kullanarak bir AVR modelinin kontrolünü göstermektedir. AVR sistemleri, jeneratörlerin terminal voltajını kararlı hale

getirerek elektrik şebekesinin güç kalitesine katkıda bulunan güç sistemlerinin önemli bileşenleridir. Bununla birlikte, güç sistemlerinde yük değişkenliği veya talep dalgalanması gibi bir dizi faktör AVR terminal voltajını bozabilir. Voltaj kararlılığının korunması, güvenilir bir güç üretimi için önemlidir. AVR sistem kontrolünün amacı, jeneratörün terminal gerilimini istenen referans seviyesinde tutmaktır [262]. Ramezanian ve diğ. [262] 'de lineer AVR modeli için optimal KDPID kontrolörünü tasarlamak amacıyla PSO ve kaotik karınca sürüsü optimizasyon yöntemlerini kullanarak aşağıdaki denetçi fonksiyonlarını elde etmişlerdir.

$$C_{FOPID_PSO}(s) = 1.26 + \frac{0.55}{s^{1.18}} + 0.23s^{1.25}$$
(4.31)

$$C_{FOPID_CAS}(s) = 1.05 + \frac{0.44}{s^{1.06}} + 0.25s^{1.11}$$
(4.32)

Bu örnekte 2DOF KDPIDA kontrol yapısı için UORA algoritması kullanılarak tasarlanan KDPIDA transfer fonksiyonu Denklem 4.33'deki gibi elde edilebilir.

$$C_{FOPIDA}(s) = 1.50 + \frac{0.65}{s^{1.179}} + 0.27s^{1.25} - 0.000287s^2$$
(4.33)



Şekil 4.29 : AVR modeli için tasarlanan denetçilerin basamak cevapları.

Tasarlanan 2DOF KDPIDA denetçi ile karşılaştırılan denetçilerin basamak cevapları Şekil 4.29'da, bozucu dışlama performansının yakın görünümü Şekil 4.30'da ve denetçi hatalarının değişimi ise Şekil 4.31'de görülmektedir. Bu şekillerde görüldüğü gibi tasarlanan 2DOF KDPIDA denetçisinin referans giriş ve bozucu dışlama kontrol performansının diğer iki denetçiye göre daha etkin olduğu söylenebilir. Bu iyileşmenin temel nedeni, daha iyi bozucu dışlama elde etmek için AVR modelinin GDT simülasyonuna göre optimal KDPIDA denetçinin ince ayarlanmasıdır [258-259].



Şekil 4.30 : Tasarlanan AVR modelindeki denetçilerin bozucu dışlama performansları.



Şekil 4.31 : Tasarlanan AVR modelindeki denetçilerin kontrol hatalarının değişimi.

Bu üç örnek uygulama, optimum tasarım yöntemlerinin pratik kontrol performansının, denetçi sistemlerinin GDT simülasyonuna göre ince ayarı ile daha da geliştirilebileceğini ortaya koymaktadır. Ancak bu tip meta-sezgisel optimizasyon algoritmalarında önemli bir problem, kararsız tasarım noktalarından dolayı GDT simülasyonlarının sonlandırılmasıdır. Kararsız tasarım noktaları simülasyon parametrelerinin sınır değerleri aşmasına neden olur ve basarılı bir sonuc elde edemeden meta-sezgisel optimizasyonun kesilmesine yol açar. Meta-sezgisel optimizasyon yöntemlerinin kontrol sistemlerinin optimal tasarımında başarıyla uygulanabilmesi için GDT simülasyonundaki bu kesintinin ciddi olarak ele alınması gerekir. Bu nedenle bu bölümde önerilen algoritma ile bu sorunları gidermek için, analitik optimal tasarım yönteminin kararlı çözümlerini stokastik aramanın esnekliği ile birleştiren hibrit bir taşarım yaklaşımı uygulanmıştır. Bilindiği üzere analitik taşarım yöntemleri kararlı bir tasarım noktası sağlar. Önerilen bu tasarımda UORA algoritması, denetçi sistemlerinin uygulama modellerinin GDT simülasyonlarını göz önünde bulundurarak tasarım noktasının ince ayarının yapılmasına imkân sağlamaktadır. Bu tasarım modeli ve optimizasyon yöntemi, denetçi sistemlerinin optimum tasarım noktaları etrafında ince ayar yapılmasını sağlamakla birlikte optimum denetci tasarım yöntemlerinin pratik performanslarına da katkı sağlayacaktır. Geliştirilen UORA algoritması, optimum tasarım yöntemlerinin denetçi katsayıları ile başlar ve uzlaşma eğrisine göre bozucu dışlama performansını artırmak için denetçi katsayılarını daha da iyileştirir.

5. SONUÇ VE ÖNERİLER

Bu tez çalışmasında sezgisel algoritmalarla PIDA ve KDPIDA denetçi tasarımı yapılmış, daha sonra bozucu dışlama performansının iyileştirilmesi için bir yaklaşım modeli oluşturulmuştur. Ayrıca çeşitli sezgisel algoritmalarla tasarım teknikleri geliştirilerek, tasarlanan denetçilerin uygulamaları Matlab Simulink ortamında ve Feedback firması tarafından üretilen, TRMS deney düzeneği üzerinde yapılmıştır. Bu tezde yapılan çalışmalar ve elde edilen sonuçlar aşağıdaki gibi sıralanabilir;

- Yüksek dereceli sistemlerin kontrolünde etkili çözümler sunabilen PIDA denetçi tasarımı için PSO ve SOS algoritmalarını kullanan yöntemler önerilmiştir. Önerilen tasarım yöntemlerinin etkinliği ve bozucu dışlama performansı literatürle karşılaştırılarak uygulama örnekleri ile gösterilmiştir.
- Yerleşme noktası filtreli iki serbestlik dereceli kapalı çevrim sistem için PIA denetçi, RDR performansı analizine dayalı çoklu amaç fonksiyonlu RA algoritması ile tasarlanmıştır. Tasarlanan PIA denetçilerin performansları klasik PI denetçilere kıyasla incelenmiştir. Tasarlanan PIA denetçinin birim basamak kararlı durum yerleşme kontrol performansı ile bozucu dışlama performanslarının birlikte iyileştirilebildiği gözlemlenmiştir. PIA denetçi tasarımında, birim geri beslemeli kontrol sistemlerinde denetçi fonksiyonunun enerji spektral yoğunluğu ile ifade edilen RDR performansının bozucu dışlama performansının iyileştirilebilmesinde etkin bir şekilde uygulanabileceği görülmüştür. Bu tasarımda önerilen PIA denetçi yapısının sistemlerin dayanıklı kontrol performansının artırılmasına katkı sağlayacağı söylenebilir.
- Referans giriş filtreli iki serbestlik dereceli kapalı çevrim PIDA denetçi tasarımında çoklu amaç fonksiyonu kullanan RDR analizine dayalı RA algoritmasının bir uygulaması gerçekleştirilmiştir. Bu tasarımda PIDA denetçilerin performansları klasik PID denetçilere kıyasla incelenmiş ve kontrol simülasyonları sonucunda elde edilen verilere göre tasarlanan PIDA denetçilerin birim basamak yerleşme noktası kontrol performansı ile bozucu dışlama performanslarının birlikte iyileştirilebildiği gösterilmiştir. RA algoritması önceden tanımlanan uzlaşma eğrisine göre
yönlendirilmiş ve RDR performansının yeterince yüksek olduğu bölgede kontrol hatasının minimizasyonu sağlanmıştır. Tasarlanan PIDA denetçi Matlab/Simulink ortamında geliştirilen simülasyonlarda test edilmiş, bozucu dışlama performansları incelenmiş ve RDR indeksinin kontrol sistemlerinin bozucu dışlama performansının iyileştirilebilmesinde etkin bir şekilde uygulanabileceği görülmüştür. Kontrol sisteminin RDR analizi, denetçilerin gürültü bastırma kapasitesinin nitel olarak değerlendirmesini sağlamanın yanında denetçi ayarlama sorunları için yararlı ve basit bir analitik çözüm sunduğu gösterilmiştir.

- Referans giriş filtreli 2DOF KDPID denetçi sisteminin bozucu dışlama performansının iyileştirilmesi için RA algoritması yeniden düzenlenerek bir denetçi tasarımı gerçekleştirilmiştir.
- KDPIDA denetçi ile kontrol edilen sistemlerinin bozucu dışlama performansını iyileştirmek için bir denetçi tasarım yöntemi getirmiştir. Bu tez kapsamında geliştirilen UORA algoritması, analitik bir tasarım yönteminin kararlı denetçi katsayıları ile başlar ve uzlaşma eğrisine göre bozucu dışlama performansını artırmak için denetçi katsayılarını daha da optimize eder. Bu yöntemde uzlaşma eğrisi, daha yüksek bozucu dışlama performansı ve daha düşük referans giriş hatası veren denetçi çözümlerine yönelik optimizasyon sürecini yönetmek için önerilmektedir. Kontrol sisteminin bozucu dışlama performansını ölçmek amacıyla KDPIDA denetçilerin RDR spektrumu elde edilmiştir ve bozucu dışlama kontrol performansına katkıları gösterilmiştir. Simülasyon sonuçları, önerilen UORA algoritmasının, analitik tasarım yöntemlerinde yaşanan iki problem ile başa çıkabileceğini göstermektedir:
 - a) Karmaşık denklem sistemlerinin analitik çözümlerindeki artan zorluklar nedeniyle, analitik tasarım yöntemleri karmaşık tasarım özelliklerini ve kısıtlamalarını dikkate almaz. UORA algoritması ise, bozucu dışlama kontrolü gibi ek tasarım özelliklerini ve gereksinimlerini karşılamak için analitik tasarım yöntemlerinin sonuçlarında ince ayar yapabilir.
 - b) Analitik tasarım yöntemleri gerçekten de denetçi fonksiyonlarının ideal ve sürekli olarak gerçekleştirildiğini varsayar. Uygulamada, KDPID denetçi fonksiyonlarının gerçekleştirilmesi yaklaşık eşdeğer modellere dayanmaktadır. Optimal denetçi katsayılarını doğrulamak için gerçekleştirme modellerinin geçici yanıtlarına göre ince ayar yapmak gereklidir. Gerçekleştirme modellerine dayanan böyle bir ince ayar, teorik çözümlerin sonuçları ile pratik

gerçekleştirmeleri arasındaki tutarsızlıkları azaltabilir. Tasarlanan 2DOF KDPIDA denetçinin simülasyon ve TRMS deney düzeneğinde alınan sonuçları analitik yöntemlere göre özellikle ince ayar ve bozucu dışlama performansının daha iyi olduğunu göstermektedir.

Bu tez çalışmasında elde edilen sonuçlara göre gelecekte aşağıdaki çalışmalar yapılabilir;

- Elde edilen sonuçlara göre PSO sezgisel optimizasyon yöntemi ile tasarlanan PIDA denetçi farklı formlardaki PIDA denetçi yapıları için optimal çözümler üretebilir, bu denetçi ile denetlenecek yeni optimizasyon algoritmaları önerilebilir.
- SOS algoritması ile bozucu dışlama performansı yüksek PIDA denetçi tasarımı zaman gecikmeli sistemlerde de uygulanabilir.
- PIA denetçi tasarımı ve bozucu dışlama performansı farklı meta sezgisel algoritmalarla çalışılabilir ve sonuçlar çeşitli denetçilerle karşılaştırılabilir.
- Referans giriş filtreli 2DOF KDPID ve 2DOF KDPIDA kontrol sistemlerinin bozucu dışlama performanslarının belirlenmesi için farklı sezgisel optimizasyonlar probleme özgü yeniden yapılandırılarak endüstriyel uygulamalardaki klasik denetçi tasarımlarına uygulanabilir ve yeni denetçiler tasarlanıp karşılaştırmaları yapılabilir.
- Tasarlanan 2DOF KDPIDA denetçinin bozucu dışlama performansı ve parametrelerin ince ayarları farklı deney düzenekleri üzerinde, farklı sezgisel optimizasyonlarla daha da geliştirilebilir.

5.1 Bu Tezden Üretilen Yayınlar

SCI-SCI-Expended kapsamındaki yayınlar;

[1] Ozbey, N. Yeroğlu, C. Alagoz, B. B. Herencsar, N. Kartcı, A. & Sotner, R. (2020). 2DOF multi-objective optimal tuning of disturbance reject fractional order PIDA controllers according to improved consensus oriented random search method, *Journal of Advanced Research*, Available online, 1-12. https://www.sciencedirect.com/science/article/pii/S2090123220300576

TR-Dizin kapsamındaki yayınlar;

 [2] Özbey, N. Yeroğlu, C. ve Alagöz, B. B. (2020). PIDA Denetçilerin Bozucu Dışlama Performansının Teorik İncelenmesi, Avrupa Bilim ve Teknoloji Dergisi (EJOSAT), 18, 42-53. https://dergipark.org.tr/en/pub/ejosat/issue/52599/608644

Uluslararası Alan-index dergilerdeki yayınlar;

[3] Özbey, N. ve Yeroğlu, C. (2020). Proportional Integral Accelerator Controller Design and Theoretical Investigation of Disturbance Rejection Performance, Technium: Romanian Journal of Applied Sciences and Tech., 2(6), 112-121 https://techniumscience.com/index.php/technium/article/view/1581/568

Uluslararası konferanslardaki yayınlar;

- [4] Ozbey, N. Yeroglu, C. & Alagoz, B. B. (2018). A Set-point Filter Type 2DOF Fractional Order PID Control System Design Scheme for Improved Disturbance Rejection Control, *Proceedings of International Conference on Fractional Differentiation and its Applications (ICFDA)*, Amman, Jordan.: July 16-18. https://papers.ssrn.com/sol3/papers.cfm?abstract_id=3273677
- [5] Karadeniz, E. Özbey, N. Yeroğlu, C. ve Kahraman, H. T. (2018). SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Bastırma Etkisi, *International Conference on Artificial Intelligence and Data Processing (IDAP)*, Malatya, Türkiye.: Eylül 28-30. https://ieeexplore.ieee.org/abstract/document/8620800

uk K Özboy N İnan M Varağlu C va Hanbay D (2018)

[6] Donuk, K. Özbey, N. İnan, M. Yeroğlu, C. ve Hanbay, D. (2018). PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmesi, *International Conference* on Artificial Intelligence and Data Processing (IDAP), Malatya, Türkiye.:Eylül 28-30.

KAYNAKLAR

- [1] Hartley, T. T., Lorenzo, C. F. & Qammer, H. K. (1995). Chaos in a Fractional Order Chua's System, *IEEE Transactions on Circuits and Systems I: Fundamentals Theory and Applications*, 42(8), 485-490.
- [2] Oldham, K. B. & Spanier, J. (1974). Fractional Calculus Theory and Applications of Differentiation and Integration to Arbitrary Order. New York, USA.: Academic Press.
- [3] Hartley, T. T., Lorenzo, C. F. (2003). Fractional-order system identication based on continuous order-distributions, *Signal Processing*, 83 (11), 2287 2300.
- [4] Chen, Y. Q., Sun, R. & A. Zhou. (2007). An Overwiev Of Fractional Order Signal Processing (FOSP) Techniques, ASME International Design Engineering Technical Conferences & Computers and Information in Engineering Conference, (pp. 1-18), Las Vegas, Nevada, USA.: September 4-7.
- [5] **Krishna, B. T.** (2011). Studies on fractional order differentiators and integrators: Asurvey, *Signal Processing*, 91, 386-426.
- [6] Ionescu, C. & Kelly, J. F. (2017). Fractional calculus for respiratory mechanics: Power law impedance, viscoelasticity, and tissue heterogeneity, *Chaos, Solitons & Fractals*, 102, 433-440.
- [7] Eckert, M., Kupper, M. & Hohmann, S. (2014). Functional Fractional Calculus for System Identification of Battery Cells, *Automatisierungstechnik*, 62(4), 272– 281.
- [8] Pudlubny, I., Dorcak, L. & Kostial, I. (1997). On Fractional Derivatives, Fractional-Orlder Dynamic Systems and KDPID controllers, *Proceedings of the 36th IEEE Conference on Decision and Control*, (pp. 4985-4990), San Diego, CA, USA: December 12.
- [9] Monje, C. A., Chen,Y. Q., Vinagre, B., Xue, M. D. & Feliu, V. (2010). Fractionalorder Systems and Controls: Fundamentals and Applications, Advances in Industrial Control. London, UK.: Springer-Verlag.
- [10] Zanakis, S. H. & Evans, J. R. (1981). Heuristic "Optimization": Why, When, and How to Use It, *INFORMS Journal on Applied Analytics*, 11(5), 84-91.
- [11] Nocedal, J. & Wright, S. J. (2006). *Numerical Optimization 2e*. New York, USA: Springer.
- [12] de Moura Oliveria, P. B. (2005). Modern Heuristics Review for PID Control Systems Optimization: a Teaching Experiment, *International Conference on Control* and Automation, (pp. 828-833), Budapest, Hungary, June 26-29.
- [13] Lee, K. Y. & El-Sharkawi, M. A. (2008). Modern Heuristic Optimization Techniques Theory and Applications to Power Systems, New Jersey, USA: John Wiley & Sons, Inc.
- [14] **Papalambros P. Y. & Wilde D. J. (2000).** *Principles of Optimal Design Modeling and Computation 2e*, Cambridge, UK: Cambridge University Press.
- [15] Allaire G. (2007). *Numerical Analysis and Optimization*, New York, USA: Oxford University Press Inc.

- [16] Alagoz, B. B., Ates, A. & Yeroglu, C. (2013). Auto-tuning of PID controller according to fractional-order reference model approximation for DC rotor control, *Mechatronics*, 23, 789–797.
- [17] Aghababa, M. P. (2016). Optimal design of fractional-order PID controller for five bar linkage robot using a new particle swarm optimization algorithm, *Soft Computing*, 20, 4055–4067.
- [18] Gupta, R. (2015). PSO Based Optimal Design of Fractional Order Controller for Industrial Application, World Academy of Science, Engineering and Technology International Journal of Electrical and Computer Engineering, 9(6), 665-672.
- [19] **Toscano, R. & Lyonnet, P.** (2009). Robust PID controller tuning based on the heuristic Kalman algorithm, *Automatica*, 45, 2099–2106.
- [20] Oustaloup, A., Sabatier, J. & Lanusse, P. (1999). From fractal robustness to the CRONE control, *Fractional Calculus and Applied Analysis*, 2(1), 1–30.
- [21] **Podlubny, I.** (1999). Fractional-Order Systems and $PI^{\lambda}D^{\mu}$ Controllers, *IEEE Transactions on Automatic Control*, 44(1), 208–214.
- [22] Golnaraghi, F. & Kou, B.C. (2010). Automatic Control Systems 9e, Hoboken. NJ.: John Wiley & Sons. Inc.
- [23] **Drof, R. C. & Bishop, R. H.** (2011). *Modern Control Systems 12e*, New Jersey: Pearson Education.
- [24] Ogata, K. (2010). Modern Control Engineering 5e, New Jersey: Pearson Education.
- [25] Li, J. & Li, Y. (2011). Dynamic Analysis and PID Control for a Quadrotor, International Conference on Mechatronics and Automation, (pp. 573-578), Beijing: August 7 – 10.
- [26] Yeroğlu, C. & Tan, N. (2011). Classical Controller Design Techniques for Fractional Order Case, *ISA Transactions*, 50, 461–472.
- [27] Tan, N. (2009). Computation of Stabilizing PI-PD Controllers, International Journal of Control, Automation, and Systems, 7(2), 175-184. https://link.springer.com/article/10.1007/s12555-009-0203-y.
- [28] Aström, K. J. & Hagglund, T. (1995). *PID Controllers 2e*, NC, USA: Instrument Society of America.
- [29] Aström, K. J. & Hagglund, T. (1984). Automatic Tuning of Simple Regulators with Specifications on Phase and Amplitude Margins, *Automatica*, 20(5) 645-651.
- [30] Toscano, R. (2005). A simple robust PI/PID controller design via numerical optimization approach, *Journal of Process Control*, 15(1), 81–88.
- [31] **Xue, D., Chen, YQ. & Atherton, D. P.** (2007). *Linear Feedback Control Analysis and Design with MATLAB*, Philadelphia, USA: Society for Industrial and Applied Mathematics.
- [32] **O'Dwyer, A.** (2009). *Handbook Of PI and PID Controller Tuning Rules 3e*, London, UK.: Imperial College Press.
- [33] Zigler, J. G., Nichols, N. B. & Rochester, N.Y. (1942). Optimum Settings for Automatic Controllers, Transactions Of The A.S.M.E., 759-765.

https://web01.usn.no/~davidr/iia1117/control/theory/papers/Ziegler_Nichols _%201942.pdf.

- [34] Kumar, R., Gupta, R. A. & Singh, B. (2006). Intelligent Tuned PID Controllers for PMSM Drive - A Critical Analysis, *IEEE International Conference on Industrial Technology*, (pp. 2055-2060), Mumbai, India: December 15-17.
- [35] Jaiswal, M. & Phadnis, M. (2013). Speed Control of DC Motor Using Genetic Algorithm Based PID Controller, *International Journal of Advanced Research in Computer Science and Software Engineering*, 3(7), 247-253. https://www.semanticscholar.org/paper/Speed-Control-of-DC-Motor-Using-Genetic-Algorithm-aiswal/e50180e8dd5da864db65720622a5b6c0447b8d4c.
- [36] Kaliannan, J., Baskaran, Dey, A. N. & Ashour, A. S. (2016). Ant Colony Optimization Algorithm Based PID Controller for LFC of Single Area Power System With Non-linearity and Boiler Dynamics, World Journal of Modelling and Simulation, 12(1), 3-14. https://pdfs.semanticscholar.org/1748/7a65920b102c88e3fff4292f50d59fa9 69e9.pdf.
- [37] Sighn, K., Vasant, P., Elamvazuthi, I. & Kannan, R. (2015). PID Tuning of Servo Motor using Bat Algorithm, *Procedia Computer Science*, 60, 1798 – 1808.
- [38] Freire, H., Moura Oliveira, P. B. & Solteiro Pires, E. J. (2017). From Single to Many-objective PID Controller Design using Particle Swarm Optimization, International Journal of Control, *Automation and Systems*, 15(2), 918-932. https://link.springer.com/article/10.1007/s12555-015-0271-0.
- [39] Dash, P., Saikia, L. C. & Sinha, N. (2015). Automatic generation control of multi area thermal system using Bat algorithm optimized PD–PID cascade controller, *Electrical Power and Energy Systems*, 68, 364–372.
- [40] Jung, S. & Drof, R. C. (1996). Analytic PIDA Controller Design Technique for A Third Order System, *Proceedings of the 35th Conference on Decision and Control*, (pp. 2513-2518), Kobe, Japan: December. https://ieeexplore.ieee.org/abstract/document/573472
- [41] **Pungdownreong, D.** (2012). Application of Current Search to Optimum PIDA Controller Design, *Intelligent Control and Automation*, 3, 303-312.
- [42] Yang, H. D., Yong, L I., Sung, C.Y. & Do, L. Y. (2001). The Design Of PIDA Controller With Pre-Compensator, *IEEE International Symposium on Industrial Electronics Proceeding*, (pp. 798-804), Pusan, South Korea.: June 12-16.
- [43] Sambariya, D. K. & Paliwal, D. (2016). Optimal design of PIDA controller using harmony search algorithm for AVR power system, *IEEE 6th International Conference on Power Systems (ICPS)*, New Delhi, India: March 04-06.
- [44] Sornmuang, S. & Sujitjorn, S. (2010). GA-Based Optimal PIDA Controller, ISTASC'10: Proceedings of the 10th WSEAS international conference on Systems theory and scientific computation, (pp. 192–197). http://www.wseas.us/e-library/conferences/2010/Taipei/ISTASC/ISTASC-28.pdf

- [45] Sornmuang, S. & Sujitjorn, S. (2010). GA-Based PIDA Control Design Optimization with an Application to AC Motor Speed Control, *International Journal Of Mathematics and Computers in Simulation*, 3(4) 67-80.
- [46] Smerpitak, K., Ukakimaparn, P., Trisuwannawat, T. & La-orsri, P. (2012). Discrete-Time PIDA Controller Designed by Kitti's Method with Bilinear Transform, 12th International Conference on Control, Automation and Systems, (pp. 1585-1590), JeJu Island, South Korea.: October 17-21.
- [47] U-thawasin, C., Sujitjorn, S., Prempranneerach, Y. & Ngamwiwit, J. (2000). Torsional Resonance Suppression Via Pida controller, TENCON Proceedings. Intelligent Systems and Technologies for the New Millennium, (pp. III-498-502), Kuala Lumpur, Malaysia.: September 24-27.
- [48] Buakaew, S., Narksarp, W., Wongtaychatham, C. & Sangpisit, W. (2017). PIDA Controller Realized on Commerical IC Current Feedback Operational Amplifiers, Proceedings of the International MultiConference of Engineers and Computer Scientists, Hong Kong.: March 15-17. http://www.iaeng.org/publication/IMECS2017/IMECS2017_pp227-230.pdf.
- [49] Sambariya, D. K. & Paliwal, D. (2016). Optimal Design Of PIDA Controller Using Firefly Algorithm For AVR Power System, *International Conference on Computing, Communication and Automation*, (pp. 987-992), Noida, India.: April 29-30
- [50] Donuk, K., Özbey, N., İnan, M., Yeroğlu, C. ve Hanbay, D. (2018). PIDA Denetçi Parametrelerinin PSO Algoritması ile Belirlenmesi, *International Conference* on Artificial Intelligence and Data Processing (IDAP), Malatya, Türkiye.: Eylül 28-30. https://ieeexplore.ieee.org/document/8620871.
- [51] Sambariya, D. K. & Paliwal, D. (2014). Design of PIDA Controller Using Bat Algorithm for AVR Power System, *Advances in Energy and Power*, 4(1), (1-6.
- [52] Ahmad, A. A. & Hussein, E. M. (2014). Effect of Disturbance on Closed-Loop Control System, *IJIRSET*, 3(8), 15672-15676.
- [53] Deniz, F. N. Keles, C., Alagoz, B. B. & Tan, N. (2014). Design of Fractional-Order PI Controllers for Disturbance Rejection Using RDR Measure, *ICFDA'14 International Conference on Fractional Differentiation and Its Applications*, Catania, Italy.: June 23-25. https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6967446.
- [54] Alagoz, B. B. Deniz, F. N., Keles, C. & Tan, N. (2015). Disturbance Rejection Performance Analyses of Closed Loopc Control Systems by Reference to Disturbance Ratio, *ISA Transactions*, 55, 63–71.
- [55] Alagoz, B. B., Tan, N., Deniz, F. N. & Keles, C. (2015). Implicit Disturbance Rejection Performance Analysis of Closed Loop Control Systems According to Communication Channel Limitations, *IET Control Theory & Applications*, 9(17), 2522-2531.
- [56] Vrancic, D., Strmcnik, S. & Kocijan, J. (2004). Improving Disturbance Rejection of PI Controllers by Means of the Magnitude Optimum Method, *ISA Transactions*, 43(1), 73–84.

- [57] Tepljakov, A., Alagoz, B. B., Gonzalez, E., Petlenkov, E. & Yeroglu, C. (2018). Model Reference Adaptive Control Scheme for Retuning Method-Based Fractional-Order PID Control with Disturbance Rejection Applied to Closed-Loop Control of a Magnetic Levitation System, *Journal of Circuits, Systems, and Computers*, 27(11), 1850176-1 1850176-29.
- [58] Chen, D. & Seborg, D. E. (2002). PI/PID Controller Design Based on Direct Synthesis and Disturbance Rejection, *Ind. Eng. Chem. Res.*, 41, 4807-4822.
- [59] Vrancic, D., Strmcnik, Kocijan S. J. & de Moura Oliveira, P. B. (2010). Improving Disturbance Rejection of PID Controllers by Means of the Magnitude Optimum Method, *ISA Transactions*, 49(1), 47-56.
- [60] Krohling, R. A. & Rey, J. P. (2001). Design of Optimal Disturbance Rejection PID Controllers Using Genetic Algorithms, *IEEE Transactions On Evolutionary Computation*, 5(1), 78-82.
- [61] Vandeursen, J. M. E. & Peperstraete, J. A. (1996). Model-based and PID Controllers for Disturbance Rejection in Processes with Time Delay: A Comparison, *ISA Transactions*, 35(3), 225-236.
- [62] Ozbey, N., Yeroğlu, C. & Alagoz, B.B. (2018). A Set-point Filter Type 2DOF Fractional Order PID Control System Design Scheme for Improved Disturbance Rejection Control, *Proceedings of International Conference on Fractional Differentiation and its Applications (ICFDA)*, Amman, Jordan.: July 16-18. https://papers.ssrn.com/sol3/papers.cfm?abstract_id=3273677
- [63] Mandelbrot, B. & Van Ness, J. W. (1968). Fractional brownian motions, fractional noises and applications, *Society for Industrial and Applied Mathematics*, 10(4), 422–437.
- [64] Nonnenmacher, T. F. & Glöckle, W. G. (1999). A fractional model for mechanical stress relaxation, *Philosophical Magazine Letters*, 64(2), 89–93.
- [65] Narang, A., Shah S. L. & Chen, T. (2011). Continuous-time model identification of fractional order models with time delays, *IET Control Theory and Applications*, 5(7), 900–912.
- [66] Alagoz, B. B., Tepljakov, A., Ates, A., Petlenkov, E. & Yeroglu, C. (2019). Timedomain identification of One Noninteger Order Plus Time Delay models from step response measurements, *International Journal of Modeling, Simulation,* and Scientific Computing, 10(1), 1-24.
- [67] Chen, Y. Q., Petráš, I. & Xue, D. (2009). Fractional order control a tutorial. American control, American Control Conference, (pp. 1397–1411), Louis, MO, USA.: June 10-12,
- [68] Tepljakov, A., Alagoz, B. B., Yeroglu, C., Gonzalez, E., HosseinNia, S. H. & E. (2018). FOPID controllers and their industrial applications: a survey of recent result, *IFAC-PapersOnLine*, 51(4), 25–30.
- [69] Xue, D. & Chen, Y. Q. (2002). A comparative introduction of four fractional order controllers, *Proceedings of the 4th world congress on intelligent control and automation*, (pp. 3228–3235), Shanghai, China.: June 10-14.
- [70] **Oustaloup, A., Mathieu, B. & Lanusse, P.** (1995). The CRONE control of resonant plants: application to a flexible transmission, *European Journal Control*, 1(2), 213–121.

- [71] Monje, C. A., Vinagre, B. M., Feliu, V. & Chen, Y. Q. (2008). Tuning and autotuning of fractional order controllers for industry applications, *Control Engineering Practice*, 16(7), 798–812.
- [72] **Padula, F. & Visioli, A.** (2011). Tuning rules for optimal PID and fractional-order PID controllers, *Journal of Process Control*, 21(1), 69–81.
- [73] **Shah, P. & Agashe, S.** (2016). Review of fractional PID controller, *Mechatronics*, 38, 29–41.
- [74] Ates, A. & Yeroglu, C. (2014). Tabu Search Algorithm for Fractional Order PID via Nonlinear Multi Objective Functions, *ICFDA'14*, Catania, Italy.: June 23-25.
- [75] Bettou, K. & Charef, A. (2017). Optimal tuning of fractional order PI^λD^μA controller using Particle Swarm Optimization algorithm, *IFAC PapersOnLine*, 50(1), 8084-8089.
- [76] Bettou, K. & Charef, A. (2017). Optimal Fractional Order PIλDμA Controller Design for Bioreactor Control using Particle Swarm Optimization, *Proceedings of the 6th International Conference on Systems and Control*, (pp. 481-486), Batna, Algeria.: May 07-09.
- [77] Ates, A., Alagoz, B. B., Yeroglu, C., Yuan, J. & Chen, Y.Q. (2017). Disturbance Rejection KDPID Control of Rotor by Multi-Objective BB-BC Optimization Algorithm, *IDETC/CIE*, Ohio, USA.: Agust 06-09. https://asmedigitalcollection.asme.org/IDETC-CIE/proceedingsabstract/IDETC-CIE2017/58233/V009T07A025/252900
- [78] Araki, M. & Taguchi, H. (2003). Two-Degree-of-Freedom PID Controllers, International Journal of Control, Automation, and Systems, 1(4), 401-411.
- [79] Ozbey, N., Yeroglu, C., Alagoz, B.B., Herencsar, N., Kartcı, A. & Sotner, R. (2020). 2DOF multi-objective optimal tuning of disturbance reject fractional order PIDA controllers according to improved consensus oriented random search method, *Journal of Advanced Research*, https://www.sciencedirect.com/science/article/pii/S2090123220300576
- [80] Debbarma, S., Saikia, L. C. & Sinha, N. (2014). Automatic generation control using two degree of freedom fractional order PID controller, *Electrical Power and Energy Systems*, 58, 120–129.
- [81] Jin, Q., Shi, Y., Liu, Q., Chu, M. & Zhang, Y. (2018). Graphical robust PID tuning for disturbance rejection satisfying multiple objectives, *Chemical Engineering Communications*, 205(12), 1701-1711.
- [82] Mosaad, A. M., Attia, M. A. & Abdelaziz, A. Y. (2016). Optimization techniques to tune the PID and PIDA controllers for AVR performance enhancement, *i-Manager's. Journal on Instrumentation and Control Eng.*, 5(1) 1–10.
- [83] Machado, J. A., Kiryakova, T. V. & Mainardi, F. (2011). Recent history of fractional calculus, *Communications in Nonlinear Science and Numerical Simulation*, 16(3), 1140-1153.
- [84] Sabatier, J., Agrawal, O. P. & Machado, J. A. (2007). Advances in Fractional Calculus Theoretical Developments and Applications in Physics and Engineering, Dordrecht, Netherlands: Springer.

- [85] Biswas, K., Sen, S. & Dutta, P. K. (2006). A constant phase element sensor for monitoring microbial growth, *Sensors and Actuators B: Chemical*, 119(1), 186-191.
- [86] Freeborn, T. J., Maundy, B. & Elwakil, A. S. (2010). Field programmable analogue array implementation of fractional step filters, *IET Circuits, Devices & Systems*, 4(6), 514-524.
- [87] Maundy, B., Elwakil, A. S. & Freeborn, T. J. (2011). On the practical realization of higher-order filters with fractional stepping, *Signal Processing*, 91(3) 484-491.
- [88] Radwan, A. G., Elwakil, A. S. & Soliman, A. M. (2008). Fractional-order sinusoidal oscillators: Design procedure and practical examples, *IEEE Transactions on Circuits and Systems I*, 55(7), 2051-2063.
- [89] Radwan, A. G., Soliman, A. M. & Elwakil, A. S. (2008). First Order Filters Generalized to The Fractional Domain, *Journal of Circuits, Systems, and Computers*, 17(1), 55–66.
- [90] Ross, B. (1977). Fractional Calculus, Mathematics Magazine, 50(3), 115-122.
- [91] Oustaloup, A., Levron, F., Mathieu, B. & Nanot, F. M. (2000). Frequency-band complex noninteger differentiator: characterization and synthesis, *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, 47(1) 25-39.
- [92] **Podlubny, I.** (1999). Fractional Differential Equations, Mathematics in science and engineering, San Diego, CA. USA.: Academic Press.
- [93] Miller, K. S. & Ross, B. (1993). An Introduction to The Fractional Calculus and Fractional Differential Equation, New York, USA.: John Wiley & Sons, Inc.
- [94] Rogosin, S. & Dubatovskaya, M. (2018). Letnikov vs. Marchaud: A Survey on Two Prominent Constructions of Fractional Derivatives, *MDPI Mathematics*, 6(3), 1-15.
- [95] **Matusu, R.** (2011). Application of fractional order calculus to control theory, *International Journal Of Mathematical Modele And Methods In Applied Sciences*, 7(3), 1162-1169.
- [96] Caputo, M. & Mainardi, F. (1971). A New Dissipation Model Based on Memory Mechanism, *Pure and Applied Geophysics*, 91, 134-147.
- [97] **Deniz, F. N.** (2017). *Kesir Dersceli Sistemlerde Modelleme ve Kontrol Uygulamaları* (Doktora Tezi), İnönü Üniversitesi, Fen Bilimleri Enstitüsü, Malatya.
- [98] Alagoz, B. B., Ates, A., Yeroglu, C. & Senol, B. (2015). An experimental investigation for error-cube PID control, *Transactions of the Institute of Measurement and Control*, 37(5), 652–660.
- [99] Alagöz, B. B., Ateş, A., Kavuran, G. ve Yeroğlu, C. (2015). Darbe Genişliği Modülasyonlu PID Kontrolör İle Rotor Kontrolü, *Otomatik Kontrol Ulusal Toplantısı*, (pp. 1068-1073), Denizli, Türkiye.:Eylül 10-12.
- [100] Johnson, M. A. & Moradi, M. H. (2005). PID Control New Identification and Design Methods, USA.: Springer-Verlag.

- [101] **Aström, K. J. & Hagglund, T.** (2000). The Future of PID Control, *IFAC Proceedings*, 33(4), 19-30.
- [102] Gonzalez, E. A. & Petras, I. (2015). Advances in fractional calculus: Control and signal processing applications, *Proceedings of the 16th International Carpathian Control Conference*, (pp. 147-152), Szilvasvarad, Hungary: May 27-30.
- [103] Valerio, D. & da Costa, J. S. (2006). Tuning of fractional PID controllers with Ziegler–Nichols-type rules, *Signal Processing*, 86(10), 2771-2784.
- [104] Petráš, I. (2019), Handbook of Fractional Calculus with Applications. Series edited by Machado, J. A. T. (Eds), *Applications in Control* (Vol. 6, pp. 211-237). Berlin: De Gruyter
- [105] **Valério, D.** (2005). Toolbox ninteger for MatLab, v.2.3. https://fenix.tecnico.ulisboa.pt/homepage/ist14074/matlab-toolbox-ninteger
- [106] Xue, D. (2017). A MATLAB Toolbox for Multivariable Linear Fractional-order Control Systems, 2017 29th Chinese Control And Decision Conference, (pp. 1894-1899). Chongqing, China: May 28-30.
- [107] Lachhab, N., Svaricek, F., Wobbe, F. & Rabba, H. (2013). Fractional order PID controller (FOPID)-Toolbox, 2013 European Control Conference (ECC), (pp. 3694-3699). Zurich, Switzerland: July 17-19.
- [108] **Tepljakov, A.** (2017). Fractional-order Modeling and Control of Dynamic Systems, Tallinn, Estonia.: Springer International Publishing
- [109] Ates, A. & Yeroglu, C. (2016). Optimal Fractional Order PID Design via Tabu Search Based Algorithm, *ISA Transactions*, 60, 109-118.
- [110] Alsogkier, I. & Bohn, C. (2017). Rejection and Compensation of Periodic Disturbance in Control Systems, *The International Journal Of Engineering And Information Technology (IJEIT)*, 4(1), 44-54.
- [111] Chang, J. L. (2011). Robust Output Feedback Disturbance Rejection Control by Simultaneously Estimating State and Disturbance, *Journal of Control Science* and Engineering, 2011, 1-13.
- [112] Busawon, K. K. & Kabore, P. (2011). Disturbance attenuation using proportional integral observers, *International Journal of Control*, 74(6), 618-627.
- [113] **Shamsuzzoha, M. & Lee, M.** (2009). Enhanced disturbance rejection for open-loop unstable process with time delay, *ISA Transactions*, 48(2), 237-244.
- [114] **Szita, G. & Sanathanan, C. K.** (1997). Robust Design for Disturbance Rejection in Time Delay Systems, *Journal of the Franklin Institute*, 334(4), 611-629.
- [115] Koussiouris, T. G. & Tzierakis, K. G. (1996). Frequency-domain Conditions for Disturbance Rejection and Decoupling with Stability or Pole Placement, *Automatica*, 32(2), 229-234.
- [116] Doyley, J. C., Francis, B. A. & Tannenbaum, A. R. (1990). *Feedback Control Theory*, USA.: Macmillan Publishing Co.
- [117] Aström, K. J. & Murray, R. M. (2009). Feedback Systems An Introduction for Scientists and Engineers, Oxfordshire, UK.: Princeton University Press.

- [118] Willems, J. C. (1981). Almost Invariant Subspaces: An Approach to High Gain Feedback Design-Part I: Almost Controlled Invariant Subspaces, *IEEE Transactions On Automatic Control*, 26(1), 235-252.
- [119] Young, K. D. (1982). Disturbance Decoupling by High Gain Feedback, *IEEE Transactions On Automatic Control*, 27(4), 970-971.
- [120] **Tretelman, H. L. & Willems, J.** (1983). Guaranteed roll-off in a class of high-gain feedback design problems, *Systems & Control Letters*, 3(6), 361-369.
- [121] Willems, J. C. (1982). Almost Invariant Subspaces: An Approach to High Gain Feedback Design-Part II: Almost Controlled Invariant Subspaces, *IEEE Transactions On Automatic Control*, 27(5), 1071-1085.
- [122] Rojas, A. J. (2009). Signal-to-noise ratio performance limitations for input disturbance rejection in output feedback control, *Systems & Control Letters*, 58, 353-358.
- [123] Rathore, A. & Bhandari, M. (2016). Comparative study of Design of PIDA controller for an Induction Motor, 4th International Symposium on Combinatorial Optimization, Salerno, Italy.: May 16-18.
- [124] Photong, P., Kampanaya, D., Komine, N. & Ngamwiwit, J. (2000). Application of CDM to PIDA control, *3rd ASCC*, (pp. 2073-2078), Shanghai , China.: July 3-7.
- [125] Somasundaram, S. & Bhaba, P.K. (2010). Control of Bio-reactor Process using a new CDM-PID control strategy, *Journal of Engineering Science and Technology*, 5(2), 213-222.
- [126] Ukakimaparn, P., Pannil, P., Boonchuay, P. & Trisuwannawat, T. (2009). PIDA Controller Designed by Kitti's Method, *ICROS-SICE*, *International Joint Conference*, (pp. 1547-1550), Fukuoka, Japan.: August 18-21.
- [127] Solanki, A. & Rathore, A. (2020). Optimization of PIDA controller for AVR System Using GSA, IEEE 3rd International Conference on Computing, Communication and Security, (pp. 236-239.), Kathmandu, Nepal.: October 25-27.
- [128] Pringsakul, N. & Puangdownreong, D. (2019). Obtaining Optimal PIDA Controller for Temperature Control of Electric Furnace System via Flower Pollination Algorithm, WSEAS Transactions on Systems and Control, 14, 1-7.
- [129] Kethanom, C., Artameeyanant, P. & Pratumshat, V. (2019). Application of Adaptive Tabu Search to PIDA Controller Design, 16th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology, (pp. 121-124), Pattaya, Thailand.: July 10-13.
- [130] Mosaad, A., M. Attia, M. A. & Abdelaziz, A. Y. (2019). Whale optimization algorithm to tune PID and PIDA controllers on AVR system, *Ain Shams Engineering Journal*, 10(4), 755–767.
- [131] Gass, S. I. & Witzgall, C. (2004). On an approximate minimax circle closest to a set of points, *Computers & Operations Research*, 31(4), 637–643.

- [132] Storn, R. & Price, K. (1997). Differential Evolution A Simple and Efficient Heuristic for Global Optimization over Continuous Spaces, *Journal of Global Optimization*, 11, 341–359.
- [133] **Blum, C. & Roli, A.** (2013). Metaheuristics in Combinatorial Optimization: Overview and Conceptual Comparison, *ACM Computing Surveys*, 35(3), 268–308.
- [134] **Treiber, M. A.** (2013). Optimization for Computer Vision An Introduction to Core Concepts and Methods, Verlag, London, UK.: Springer.
- [135] Gemm, Z. W., Kim, J. H. & Loganathan G. V. (2001). A New Heuristic Optimization Algorithm: Harmony Search, *Simulation*, 76(2), 60-68.
- [136] Zhang, Q., Wang, R., Yung, Ding J. K. & Li, Y. (2017). Collective decision optimization algorithm: A new heuristic optimization method, *Neurocomputing*, 221, 123–137.
- [137] Cuevas, E., Zaldivar D. & Perez-Cisneros, M. (2018). Advances in Metaheuristics Algorithms: Methods and Applications, Switzerland. Springer International Publishing AG.
- [138] Fausto, F., Cuevas, E., Valdivia, A. & Gonzalez, A. (2017). A global optimization algorithm inspired in thebehavior of selfish herds, *BioSystems*, 160, 39–55.
- [139] Onwubolu, G. C. & Babu, B. V. (2004). New Optimization Techniques in *Engineering*, Berlin Heidelberg.: Springer-Verlag.
- [140] Rao, S. S. (2006). *Engineering Optimization*, Hoboken, New Jersey, USA.: John Wiley & Sons, Inc.
- [41] Ravindran, A., Ragsdell, K. M. & Reklaitis, G. V. (2006). Engineering Optimization Methods and Applications, New Jersey, USA.: John Wiley & Sons, Inc.
- [142] Yang, X. S. (2010). Engineering Optimization: An Introduction with Metaheuristic Applications, New Jersey, USA.: John Wiley & Sons, Inc.
- [143] Belegundu, A. D. & Chandrupatla, T. R. (2011). *Optimization Concepts and Applications in Engineering*, Cambridge, United Kingdom.:Cambridge University Press.
- [144] Allawi, Z. T., Ibaheem, I. K. & Humaidi, A. J. (2019). Fine-Tuning Meta-Heuristic Algorithm for Global Optimization, *Processes*, 7(10), 2-14. https://www.mdpi.com/2227-9717/7/10/657
- [145] Haddad, O. B., Solgi, M. & Loaiciga, H. A. (2017). Meta- Heuristic and Evolutionary Algorithms for Engineering Optimization, New Jersey, USA.: John Wiley & Sons, Inc.
- [146] Glover, F. (1990). Tabu Search: A Tutorial, Interfaces, 20(4), 74-94.
- [147] **Spall, J. C.** (1990). Stochastic Optimization and The Simultaneous Perturbation Method, *Proceedings of the 31st on Winter Simulation Conference*. https://dl.acm.org/doi/pdf/10.1145/324138.324170
- [148] Wang, G., Gandomi, A. H., Yang, X. S. & Alavi, A. H. (2014). A novel improved accelerated particle swarm optimization algorithm for global numerical optimization, *Engineering Computations: International Journal for Computer-Aided Engineering and Software*, 31(7), 1198-1220.

- [149] Ashrafi S. M. & Dariane, A. B. (2013): Performance evaluation of an improved harmony search algorithm fornumerical optimization: Melody Search (MS), *Engineering Applications of Artificial Intelligence*, 26(4), 1301–1321.
- [150] Alatas, B. (2010). Chaotic bee colony algorithms for global numerical optimization, *Expert Systems with Applications*, 37(8), 5682–5687.
- [151] Ates, A. & Yeroglu, C. (2018). Modified Artificial Physics Optimization for Multiparameter Functions, *Iranian Journal of Science and Technology*, *Transactions of Electrical Engineering*, 42, 465–478.
- [152] Ates, A., Yuan, J., Sehghan, S., Zhao, Y., Yeroglu, C. & Chen, Y. Q. (2018). PID2018 Benchmark Challenge: Multi-Objective Stochastic Optimization Algorithm, *IFAC-PapersOnLine*, 51(4), 877-881.
- [153] Vanderplaats, G. N. (1979). Efficient Algorithm for Numerical Airfoil Optimization, J. Aircraft, 16(12), 842-847.
- [154] **Bagis, A.** (2011). Tabu search algorithm based PID controller tuning for desired system specifications, *Journal of the Franklin Institute*, 348, 2795–2812.
- [155] Puangdownreong, D. & Sujitjorn, S. (2007). Obtaining an Optimum PID Controller Via Adaptive Tabu Search, *International Conference on Adaptive and Natural Computing Algorithms*, (pp. 747-755), Lausanne, Switzerland.: April 04-06.
- [156] Onsivilai, A. & . Pao-La-Or, P. (2008). Optimum PID Controller tuning for AVR System using Adaptive Tabu Search, 12th WSEAS International Conference on Computers, (pp. 987-992), Heraklion, Greece.:July 23-25.
- [157] Lahcene, R., Abdeldjalil, S. & Aissa, K. (2017). Optimal Tuning of Fractional Order PID Controller for AVR System Using Simulated Annealing Optimization Algorithm, The 5th International Conference on Electrical Engineering, Boumerdes, Algeria.:October 29-31. https://ieeexplore.ieee.org/abstract/document/8192194
- [158] Çelik, E. & Öztürk, N. (2018). A hybrid symbiotic organisms search and simulated annealing technique applied to efficient design of PID controller for automatic voltage regulator, *Soft Computing*, 22, 8011–8024.
- [159] Mikulski, S. (2015). The use of simulated annealing method for optimization of fractional order PID controller, *Computer Applications in Electrical Engineering*, 13, 178-187.
- [160] Chen, Z., Yuan, X., Ji, B., Wang, P. & Tian, H. (2014). Design of a fractional order PID controller for hydraulic turbine regulating system using chaotic nondominated sorting genetic algorithm II, *Energy Conversion and Management*, 84, 390–404.
- [161] Thomas, N. & Poongodi, P. (2009). Position Control of DC Motor Using Genetic Algorithm Based PID Controller, *Proceedings of the World Congress on Engineering, London, UK.:* July 01-03. http://iaeng.org/publication/WCE2009/WCE2009_pp1618-1622.pdf
- [162] **Moradi, M.** (2014). A genetic-multivariable fractional order PID control to multiinputmulti-output processes, *Journal of Process Control*, 24(4), 336–343.

- [163] Rai, P., Shekher, V. & Prakash, O. (2012). Determination of Stabilizing Parameter of Fractional Order PID Controller Using Genetic Algorithm, *International Journal of Computational Engineering & Management*, 15(1) 24-32.
- [164] Dorigo, M., Maniezzo, V. & Colorni, A. (1996). Ant System: Optimization by a Colony of Cooperating Agents, *IEEE Transactions On Systems, Man, and Cybernetics-Part B*, 26(1), 29-41.
- [165] **Katagiri, H., Hayashida, T., Nishizaki, I. & Guo, Q.** (2012). A hybrid algorithm based on tabu search and ant colony optimization for k-minimum spanning tree problems, *Expert Systems with Applications*, 39(5), 5681-5686.
- [166] Juang, C.F., Lu, C.M., Lo, C. & Wang, C.Y. (2008). Ant colony optimization algorithm for fuzzy controller design and its FPGA implementation, *Transactions on Industrial Electronics*, 55(3), 1453-1462.
- [167] Jagatheesan, K., Anand, B., Dey, K. N. & Ashour, A. S. (2018). Performance evaluation of objective functions in automatic generation control of thermal power system using ant colony optimization technique-designed proportional-integral-derivative controller, *Electrical Engineering*, 100, 895–911.
- [168] Hsiao, Y. T., Chuang, C. L. & Chien, C. C. (2004). Ant colony optimization for designing of PID controllers, *IEEE International Conference on Robotics and Automation*, (pp. 321-326), New Orleans, LA, USA.:September 02-04.
- [169] Chiha, I., Liouane, N. & Borne, P. (2012). Tuning PID Controller UsingMultiobjective Ant Colony Optimization, Applied Computational Intelligence and Soft Computing, 2012. https://www.hindawi.com/journals/acisc/2012/536326/abs/
- [170] Song, S., Zhou, J., Wang, H., Feng, H. & He, R. (2010). Ant Colony Algorithm and its Applications to Optimization of PID Parameters, *Key Engineering Materials*, 431-432, 568-571.
- [171] Iruthayarajan, M. W. & Baskar, S. (2009). Evolutionary algorithms based design of multivariable PID controller, *Expert Systems with Applications*, 36(5), 9159–9167.
- [172] **Bingül, Z. & Karahan, O.** (2012). Fractional PID controllers tuned by evolutionary algorithms for robot trajectory control, *Turk J Elec Eng & Comp Sci*, 20(1), 1123-1136.
- [173] Ahuja, A. & Aggarwal, S. K. (2014). Design of fractional order PID controller for DC motor using evolutionary optimization techniques, WSEAS Transaction on Systems and Control, 9, 171-182.
- [174] Aldair, A. A. & Wang, W. J. (2010). Design of Fractional Order Controller Based on Evolutionary Algorithm for a Full Vehicle Nonlinear Active Suspension Systems, *International Journal of Control and Automation*, 3(4) 33-46.
- [175] Deb, K., Anand, A. & Joshi, D. (2002). A Computationally Efficient Evolutionary Algorithm for Real-Parameter Optimization, *Evolutionary Computation*, 10(4), 371-395.
- [176] **Michalewicz, Z. & Schoenauer, M.** (1996). Evolutionary Algorithms for Constrained Parameter Optimization Problems, *Evolutionary Computation*, 4(1), 1-32.

- [177] Zamani, M., Ghartemani, M., K. Sadati, N. & Parniani, M. (2009). Design of a fractional order PID controller for an AVR using particle swarm optimization, *Control Engineering Practice*, 17(12), 1380–1387.
- [178] Kennedy, J. & Eberhart, R. (1995). Particle swarm optimization, Proceedings of ICNN'95 - International Conference on Neural Networks, (pp. 1942-1948), Perth, WA, Australia,.: November 27- December 01.
- [179] Eberhart, R.C. & Kennedy, J. (1995). A new optimizer using particle swarm theory, Proceedings of the Sixth International Symposium on Micro Machine and Human Science, (pp. 39-43), Nagoya, Japan.: October 4-6.
- [180] Haji, V. H. & Monje, C. A. (2017). Fractional order fuzzy-PID control of a combined cycle power plant using Particle Swarm Optimization algorithm with an improved dynamic parameters selection, *Applied Soft Computing*, 58, 256-264.
- [181] Dong, R. (2009). Differential Evolution Versus Particle Swarm Optimization for PID Controller, *Fifth International Conference on Natural Computation*, (pp. 236-240), Tianjin, China.:August 14-16.
- [182] Balasubramani, K. & Marcus, K. (2013). A Comprehensive review of Artificial Bee Colony Algorithm, *International Journal of Computers & Technology*, 5(1), 15-28.
- [183] Karaboga, D. & Basturk, B. (2007). A powerful and efficient algorithm for numerical function optimization: artificial bee colony (ABC) algorithm, *Journal of Global Optimization*, 36, 459-471.
- [184] Rahmani, M., Ghanbari, A. & Ettefagh, M. M. (2016). Robust adaptive control of a bio-inspired robot manipulator using bat algorithm, *Expert Systems with Applications*, 56, 164-176.
- [185] Ali, E.S. (2014). Optimization of power system stabilizers using BAT search algorithm, *International Journal of Electrical Power & Energy Systems*, 61, 683-690.
- [186] Coelho, L.dos. S. & Mariani, V. C. (2012). Firefly algorithm approach based on chaotic Tinkerbell map applied to multivariable PID controller tuning, *Computers and Mathematics with Applications*, 64(8), 2371-2382.
- [187] **Yang, X. S. & He, X.** (2013). Firefly algorithm recent advances and applications, *International Journal of Swarm Intelligence*, 1(1), 6-50.
- [188] **Mirjalili, S., Mirjalili S. M. & Lewis, A.** (2014). Grey Wolf Optimizer, *Advances in Engineering Software*, 69, 46–61.
- [189] Gai, W., Qu, C., Liu, J. & Zhang, J. (2018). An Improved Grey Wolf Algorithm for Global Optimization, 2018 Chinese Control and Decision Conferece, (pp. 2494-2498), Shenyang, China.: June 09 -11.
- [190] Verma, S. K., Yadav, S. & Nagar, S. K. (2017). Optimization of Fractional Order PID Controller Using Grey Wolf Optimizer, *Journal of Control, Automation* and Electrical Systems, 28, 314–322.
- [191] Agarwal, J., Parmar, G., Gupta, R. & Sikander, A. (2018). Analysis of grey wolf optimizer based fractional order PID controller in speed control of DC motor, *Microsystem Technologies*, 24, 4997–5006.

- [192] Huang, Y. R. & Hu, H. B. (2011). Design of Fractional Order PID Controller Based on Artificial Immune Algorithm, Advanced Materials Research, 268-270), 1061-1066.
- [193] **Dasgupta, D.** (1999). An overview of artificial immune systems and their applications, Berlin Heidelberg, Germany.: Springer. https://link.springer.com/chapter/10.1007/978-3-642-59901-9_1.
- [194] **Hofmeyr, S. A. & Forrest, S.** (2000). Architecture for an Artificial Immune System, *Evolutionary Computation*, 8(4), 443-473.
- [195] Sikander, A., Thakur, P., Bansal, R. C. & Rajasekar, S. (2018). A novel technique to design cuckoo search based KDPID controller for AVR in power systems, *Computers and Electrical Engineering*, 70, 261-274.
- [196] Zamani, A. A., Tavakoli, S. & Etedali, S. (2017). Fractional order PID control design for semi-active control of smart base-isolated structures: A multi-objective cuckoo search approach, *ISA Transactions*, 67, 222-232.
- [197] Sharma, R., Gaur, P. & Mittal, A. P. (2015). Performance analysis of two-degree of freedom fractional order PID controllers for robotic manipulator with payload, *ISA Transactions*, 58, 279-291.
- [198] Dulău, M., Gligor, A. & Dulău, T. M. (2017). Fractional Order Controllers Versus Integer Order Controllers, *Procedia Engineering*, 181, 538–545.
- [199] Vinagre, B. M., Monje, C. A., Calderon, A. J. & Suarez, J. I. (2007). Fractional PID Controllers for Industry Application: A Brief Introduction, *Journal of Vibration and Control*, 13(9-10), 1419–1429.
- [200] Badri, V. & Tavazoei, M. S. (2013). On tuning fractional order [proportionalderivative] controllers for a class of fractional order systems, *Automatica*, 49, 2297-2301.
- [201] Birs, I., Muresan, C., Nascu, I. & Ionescu, C. (2019). A Survey of Recent Advances in. Fractional Order Control for Time Delay Systems, *IEEE Access*, 7, 30951-30965.
- [202] Tolba, M. F., AboAINaga, B. M., Said, L. A. & Radwan, A. H. (2019). Fractional order integrator/differentiator: FPGA implementation KDPID controller application, *International Journal of Electronics and Communications*, 98, 220-229.
- [203] Özbey, N., Yeroğlu, C. ve Alagöz, B. B. (2020). PIDA Denetçilerin Bozucu Dışlama Performansının Teorik İncelenmesi, Avrupa Bilim ve Teknoloji Dergisi, 18, 42-53.
- [204] **Kim, T. H., Maruta, I. & Sugie, T.** (2008). Robust PID controller tuning based on the constrained particle swarm optimization, *Automatica*, 44(4), 1104-1110.
- [205] Ates, A., Alagoz, B. B., Kavuran, G. & Yeroglu, C. (2017). Implementation of fractional order filters discretized by modified Fractional Order Darwinian Particle Swarm Optimization, *Measurement*, 107, 153-164.
- [206] Cheng, M. Y. & Prayogo, D. (2014). Symbiotic Organisms Search: A new metaheuristic optimization algorithm, *Computers and Structures*, 139, 98– 112.

- [207] Karadeniz, E., Özbey, N., Yeroğlu, C. ve Kahraman, H. T. (2018). SOS Algoritması ile Tasarlanan PIDA Denetçinin Bozucu Bastırma Etkisi, *International Conference on Artificial Intelligence and Data Processing*, Malatya, Türkiye.: Eylül 28-30.
- [208] Çelik, E. ve Öztürk, N. (2017). Doğru Akım Motor Sürücüleri için PI Parametrelerinin Simbiyotik Organizmalar Arama Algoritması ile Optimal Ayarı, *Bilişim Teknolojileri Dergisi*, 10(3), 311-318.
- [209] Tahk, M. J., Woo H. W. & Park, M. S. (2007). A hybrid optimization method of evolutionary and gradient search, *Engineering Optimization*, 39(1), 87-104.
- [210] Ezugwu, A. E. & Prayogo, D. (2019). Symbiotic organisms search algorithm: Theory, recent advances and applications, *Expert Systems with Applications*, 119, 184-209.
- [211] Zhao, P. & Liu, S. (2020). An enhanced symbiotic organisms search algorithm with perturbed global crossover operator for global optimization, *Journal of Intelligent & Fuzzy Systems*, 38(2), 1951–1965.
- [212] Gharehchopogh, F. S., Shayanfar, H. & Gholizadeh, H. (2020). A comprehensive survey on symbiotic organisms search algorithms, *Artificial Intelligence Review*, 53, 2265–2312.
- [213] **Puangdownreogn, D.** (2012). Application of Current Search to Optimum PIDA Controller Design, *Intelligent Control and Automation*, 3(4), 303-312.
- [214] Leva, A. & Seva, S. (2018). Structure-specific analytical PID tuning for load disturbance rejection, *IFAC PapersOnLine*, 51(4), 137–142.
- [215] Gao, Z. Hu, S. & Jiang, F. (2001). A novel motion control design approach based on active disturbance rejection, *Proceedings of the 40th IEEE Conference on Decision and Control*, (pp. 4877-4882), Orlando, FL, USA.: December 04-07.
- [216] Kempf, C. J. & Kobayashi, S. (1999). Disturbance observer and feedforward design for a high-speed direct-drive positioning table, *IEEE Transactions on Control Systems Technology*, 7(5), 513-526.
- [217] Zheng, Q. & Gao, Z. (2010). On practical applications of active disturbance rejection control, *Proceedings of the 29th Chinese Control Conference*, (pp. 6095-6100), Beijing, China.: July 29-31.
- [218] Veronesi, M. & Visioli, A. (2011). Simultaneous closed-loop automatic tuning method for cascade controllers, *IET Control Theory and Applications*, 5(2), 263-270.
- [219] Lu, H. C. & Lin, W. C. (1993). Robust controller with disturbance rejection for hydraulic servo systems, *IEEE Transactions on Industrial Electronics*, 40(1), 157-162.
- [220] Huang, Y. & Xue, W. (2014). Active disturbance rejection control: Methodology and theoretical analysis, *ISA Transactions*, 53(4), 963-976.
- [221] Aström, K. J., Hagglund, T., Hang, C. C. & Ho, W. K. (1993). Automatic tuning and adaptation for PID controllers - a survey, *Control Engineering Practice*, 1(4), 699-714.

- [222] Andradottir, S. (2006). An Overview of Simulation Optimization via Random Search, Handbooks in Operations Research and Management Science, 13, 617-631.
- [223] **Spall, J. C.** (2003). *Introduction to Stochastic Serach and Optimization*, NJ, USA.: John Wiley & Sons, Inc.
- [224] Andradottir, S. (2014). A Review of Random Search Methods, Handbook of Simulation Optimization, , New York, USA.: Springer Science+Business Media.
- [225] Hussien, A. M. & Attia, M. A. (2017). Comparison Between HS and TBLO to Optimize PIA Speed Controller and Current Controller For Switched Reluctance Motor, *i-manager's Journal on Circuits and Systems*, 5(1), 1-10.
- [226] Omar, O. A., Badra, N. M. & Atti, M. A. (2017). Optimization Technique For Dynamic Voltage Response Improvement In A Fixed Speed Wind Farm With PIA Controller, *i-manager's Journal on Instrumentation & Control* Engineering, 5(2), 1-7.
- [227] Sameh, M.A., Badr, M.A., Marei, M.I. & Attia, M.A. (2018). Optimized PIA Controller for Photovoltaic Systems Using Hybrid Particle Swarm Optimization and Cuttlefish Algorithms, 7th International Conference on Renewable Energy Research an Application, (pp. 1102-1108), Paris, France.: October 14-17.
- [228] **Visioli, A.** (2002). Improving The Load Disturbance Rejection Performances Of IMC-Tuned PI Controllers, *IFAC Proceedings Volumes*, 35(1), 295-300.
- [229] Tufenkci, S., Senol, B. & Alagoz, B.B. (2019). Disturbance Rejection Fractional Order PID Controller Design in v-domain by Particle Swarm Optimization, *International Artificial Intelligence and Data Processing Symposium (IDAP)*, Malatya, Turkey.: September 21-22.
- [230] **Karnopp, D. C.** (1963). Random search techniques for optimization problems, *Automatica*, 1(2), 111-121.
- [231] **Price, W. L.** (1983). Global Optimization by Controlled Random Search, *Journal Of Optimization Theory and Applications*, 40(3), 333-348.
- [232] White, R. C. (1972). A survey of random methods for parameter optimization, *Systems and Simulation In The Service Of Society*, 1(2). 197-205.
- [233] McMurty, G. J. (1970). Adaptive Optimization Procedures, *Mathematics in Science* and Engineering, 66, 243-286.
- [234] Schumer, M. A. & Steiglitz, K. (1968). Adaptive Step Size Random Search, *IEEE Transactions On Automatic Control*, 13(3), 271-276.
- [235] Baba, N. (1981). Convergence of a Random Optimization Method for Constrained Optimization Problems, *Journal Of Optimization Theory and Applications*, 33(4), 451-461.
- [236] Li, J. & Rhinehart, R. R. (1998). Heuristic random optimization, *Computers & Chemical Engineering*, 22(3), 427-444.
- [237] Zabinsky, Z. B. (2010). Random Search Algorithms, Wiley Encyclopedia of Operations Research and Management Science, 2010, 1-13.

- [238] Andradottir, S. (1999). Accelerating the Convergence of Random Search Methods for Discrete Stochastic Optimization, ACM Transactions on Modeling and Computer Simulation, 9(4), 349-380.
- [239] Jung, S. & Drof, R. C. (1996). Novel Analytic Technique for PID and PIDA Controller Design, *IFAC Proceedings Volumes*, 29(1), 1146-1151.
- [240] Sambariya, D. K. & Paliwal, D. (2016). Comparative Design and Analysis of PIDA Controller Using Kitti's and Jung-Dorf Approach for Third Order Practical Systems, *British Journal of Mathematics & Computer Science*, 16(5), 1-16.
- [241] Wu, Y., Hua, Y. & Liu, X. (2015). Design Method of Active Disturbance Rejection Variable Structure Control System, *Mathematical Problems in Engineering*, 2015, 1-9.
- [242] Oveisi, A., Aldeen, M. & Nestorovic, T. (2017). Disturbance rejection control based on state-reconstruction and persistence disturbance estimation, *Journal of the Franklin Institute*, 354(8), 8015-8037.
- [243] She, J. H., Fangi M. Ohyama, Y., Hashimoto, H. & Wu, M. (2008). Improving Disturbance-Rejection Performance Based on an Equivalent-Input-Disturbance Approach, *IEEE Transactions on Industrial Electronics*, 55(1), 380-389.
- [244] Madonski, R. & Herman, P. (2012). Model–Free Control or Active Disturbance Rejection Control? On Different Approaches for Attenuating the Perturbation, 20th Mediterranean Conference on Control & Automation, Barcelona, Spain.: July 03-06. https://ieeexplore.ieee.org/abstract/document/6265615.
- [245] Shamsuzzoha, M. & Lee, M. (2007). IMC-PID Controller Design for Improved Disturbance Rejection of Time-Delayed Processes, *Industrial & Engineering Chemistry Research*, 46(7), 2077–2091.
- [246] Xiao-Zheng, J. & Guang-Hong, Y. (2009). Robust Adaptive Fault-tolerant Compensation Control with Actuator Failures and Bounded Disturbances, *Acta Automatica Sinica*, 35(3), 305-309.
- [247] Vrancic, D., Kocijan, J. & Strmcnik, S. (2004). Simplified Disturbance Rejection Tuning Method for PID Controllers, 5th Asian Control Conference (IEEE Cat. No.04EX904), (pp. 492-497), Melbourne, Autralia.: July 20-23.
- [248] Fujimoto, H. & Hori, Y. (2000). Vibration Suppression and Optimal Repetitive Disturbance Rejection Control in Semi-Nyquist Frequency Region using Multirate Sampling Control, *Proceedings of the 39th IEEE Conference on Decision and Control (Cat. No.00CH37187)*, (pp. 3745-3750), Sydney, Australia.:December 12-15.
- [249] Fujimoto, H. & Hori, Y. (2001). Visual Servoing Based on Intersample Disturbance Rejection by Multirate Sampling Control, *Proceedings of the 40th IEEE Conference on Decision and Control (Cat. No.01CH37228)*, (pp. 334-339), Orlando, FL, USA.: December 04-07.
- [250] Feliu-Talegón, D. & Feliu-Batlle, V. (2017). Improving the position control of a two degrees of freedom robotic sensing antenna using fractionalorder controllers, *International Journal of Control*, 90(6), 1256-1281.

- [251] Howitt, G. D. & Luus, R. (1990). Model Reduction by Minimization of Integral Square Error Performance Indices, *Journal of the Franklin Institute*, 327(3), 343-357.
- [252] Tufenkci, S., Senol, B., Alagoz, B. B. & Matusu, R. (2020). Disturbance rejection FOPID controller design in v-domain, *Journal of Advanced Research*, Available online, 1-10. https://www.sciencedirect.com/science/article/pii/S2090123220300515.
- [253] Luke, S. (2015). Essentials of Metaheuristics, A Set of Undergraduate Lecture Notes 2e, Department of Computer Science, George Mason University. http://www.cs.put.poznan.pl/mkomosinski/lectures/optimization/extras/Esse ntials.pdf.
- [254] **Feedback.** (2006). *Twin Rotor MIMO System Control Experiments 33-949S*, East Sussex, UK.: Feedback Instruments Ltd. http://www.cpdee.ufmg.br/~palhares/33-942rotor.pdf
- [255] Sabatier, J., Lanusse, P., Melchio, P. & Oustaloup, A. (2015). Fractional order differentiation and robust control design, New York, USA.: Springer.
- [256] Oustaloup, A., Sabatier, J. & Moreau, X. (1998). From fractal robustness to the CRONE approach, ESAIM, 5, 177-192.
- [257] Wang, Q. & Spall, J. C. (2011). Discrete Simultaneous Perturbation Stochastic Approximation on Loss Function with Noisy Measurements, *American Control Conference*, (pp. 4520-4525), San Francisco, CA, USA.: June 29 - July 01.
- [258] Keles, C. Alagoz, B.B., Kaygusuz, A. & Alagoz, s. (2016). Cost Efficient Multi-Source Energy Mixing for Renewable Energy Microgrids by Random Search Optimization, *International Artificial Intelligence and Data Processing Symposium (IDAP'16)*, (pp. 29-33), Malatya, Turkey.: September 1718.
- [259] Xue, D. Zhao, C. & Chen Y.Q. (2006). A Modified Approximation Method of Fractional Order System, *International Conference on Mechatronics and Automation*, (pp. 1043-1048), Luoyang, Henan, China.: June 25-28.
- [260] Fung, R. F., Wang, Y. C., Yang, R. T. & Huang, H. H. (1997). A variable structure control with proportional and integral compensations for electrohydraulic position servo control system, *Mechatronics*, 7(1), 67-81.
- [261] **Xue D.** (2017). FOTF toolbox, Mathworks. Available from: https:// www.mathworks.com/matlabcentral/fileexchange/60874-fotf-toolbox.
- [262] Ramezanian, H., Balochian, S. & Zare, A. (2013). Design of Optimal Fractional-Order PID Controllers Using Particle Swarm Optimization Algorithm for Automatic Voltage Regulator (AVR) System, *Journal of Control, Automation and Electrical Systems*, 24, 601–611.
- [263] Alagoz, B. B., Kavuran, G., Ates, A. & Yeroglu, C. (2017). Reference-shaping adaptive control by using gradient descent optimizers, *PLOS ONE*, 12(11), 1-20.

ÖZGEÇMİŞ

Ad-Soyad	:Necati ÖZBEY
Doğum Tarihi ve Yeri	:1968 - Malatya
E-posta	: necati.ozbey@inonu.edu.tr

ÖĞRENİM DURUMU:

- Lisans: 1989, Marmara Üniversitesi, Teknik Eğitim Fakültesi, Elektrik Elektronik Bölümü
- Yüksek Lisans: 2001, İnönü Üniversitesi, Elektrik Elektronik Mühendisliği Bölümü
- Doktora: 2020, İnönü Üniversitesi, Bilgisayar Mühendisliği Bölümü

MESLEKİ DENEYİM:

- 1989 -1991 tarihleri arasında İstanbul'da Gültekin San. ve Tic. A.Ş. 'de Teknik Müdür olarak çalıştı.
- 1991- 1995 yılları arasında MEB'de değişik Endüstri Meslek ve Teknik liselerde öğretmen ve bölüm şefi olarak çalıştı.
- 1995-2019 yılları arasında İnönü Üniversitesi Malatya Meslek Yüksekokulu'dan Elektronik ve Otomasyon Bölümü'nde Öğretim Görevlisi ve Bölüm Başkanı olarak, 2017 – 2019 yılları arasında Yüksekokul Müdür Yardımcısı olarak çalıştı.
- 2020 yılından itibaren İnönü Üniversitesi Malatya OSB Meslek Yüksekokulu'nda Elektronik ve Otomasyon Bölümü'nde Öğretim Görevlisi ve Bölmüm Başkanı olarak çalışmaya devam etmektedir.